



Fiabilité des diélectriques low-k SiOCH poreux dans les interconnexions CMOS avancées

Emmanuel Chery

► To cite this version:

Emmanuel Chery. Fiabilité des diélectriques low-k SiOCH poreux dans les interconnexions CMOS avancées. Micro et nanotechnologies/Microélectronique. Université de Grenoble, 2014. Français. NNT : 2014GRENI011 . tel-01063862v2

HAL Id: tel-01063862

<https://theses.hal.science/tel-01063862v2>

Submitted on 7 Mar 2016

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

UNIVERSITÉ DE GRENOBLE

THÈSE

Pour obtenir le grade de

DOCTEUR DE L'UNIVERSITÉ DE GRENOBLE

Spécialité : **Matériaux, Mécanique, Génie Civil, Electrochimie**

Arrêté ministériel : 7 août 2006

Présentée par

Emmanuel CHERY

préparée au sein du **Laboratoire de Science et Ingénierie des Matériaux et Procédés (SIMaP)**, et de la société **STMicroelectronics (Crolles)** et de l'école doctorale **Ingénierie - Matériaux, Mécanique, Energétique, Environnement, Procédés, Production (I-MEP²)**.

Fiabilité des diélectriques low-k SiOCH poreux dans les intercon- nexions CMOS avancées

Thèse soutenue publiquement le **17 février 2014**,
devant le jury composé de :

M. Lionel Montagne

Professeur, Université de Lille, Président

M. Kristof Croes

Docteur, IMEC Leuven, Rapporteur

M. Alain Bravaix

Professeur, ISEN Toulon, Rapporteur

M. Jean-Marc Chaix

Professeur, Université de Grenoble, Directeur de thèse

M. Fabien Volpi

Enseignant-Chercheur, Université de Grenoble, Co-Directeur de thèse

M. Xavier Federspiel

Docteur, STMicroelectronics, Encadrant industriel

M. David Roy

Ingénieur, STMicroelectronics, Invité



Remerciements

Ce travail de thèse a été réalisé au sein de la société STMicroelectronics à Crolles en étroite collaboration avec le laboratoire SIMaP de l'université de Grenoble. Dans ces premières lignes, probablement les plus importantes de ce manuscrit, je souhaiterais remercier sincèrement les personnes qui m'ont apporté leur aide dans la réalisation de ce projet.

Ayant passé trois merveilleuses années sur le site de STMicroelectronics, j'adresse tout d'abord mes plus vifs remerciements à mes encadrants industriels. Un grand merci donc à Xavier Federspiel pour m'avoir accueilli au sein de son équipe et pour m'avoir encadré durant ces trois années. Merci de m'avoir challengé comme tu l'as fait. La qualité de cette thèse t'est due en grande partie. Mes remerciements vont également à David Roy, responsable de l'équipe Wafer Level Reliability ainsi qu'à Emmanuel Vincent, responsable de l'équipe Electrical & Characterization Reliability pour m'avoir ouvert les portes de leurs équipes et ainsi permettre la réalisation de cette thèse au sein de STMicroelectronics. Je voudrais ensuite remercier Fabien Volpi et Jean-Marc Chaix, mes encadrants universitaires, pour leur implication dans ce travail. Merci pour toutes les discussions, toutes les critiques, toutes les corrections et pour votre motivation. Votre soutien sans faille a été précieux dans les derniers mois.

J'adresse ensuite mes plus sincères remerciements aux membres du jury et particulièrement à Kristof Croes responsable des équipes fiabilité à l'IMEC et à Alain Bravaix, professeur de l'ISEN Toulon pour avoir accepté de juger la qualité de ce manuscrit. Il est important de noter l'effort consenti par Kristof Croes dont le français n'est pas la langue maternelle. Je tiens également à

remercier Lionel Montagne, professeur à l'université de Lille pour m'avoir fait l'honneur de présider le jury.

Mes pensées suivantes sont pour les membres présents ou passés de l'équipe ECR. Merci à la "Dream Team" de docteurs, doctorants, alternants et stagiaires qui ont rendu les repas du midi si vivants. Un grand merci donc à Alice, Anas, Gauthier, Imed, Lama, Laurent N et Laurent B, Max, Niccola, Pat, Romain, Remy, Thomas, Xavier B et Wafa. Cheikh et Lionel, après 6 ans de route commune, de Rennes à Crolles, il est venu le temps de nous séparer. Merci pour tous ces bons moments et tous ces débats en votre compagnie. Un grand merci Mus pour toutes les discussions que nous avons eues que ce soit à propos du claquage d'oxyde ou bien sur le niveau réel de l'équipe de France. Encore un petit effort et Sté finira bien par se qualifier en LDC. Merci pour ce superbe maillot des Reds qui me rappellera, j'espère, deux grands souvenirs dans quelques mois...

Je tiens à remercier également Alex, Aurélie, Cédric, David N, Hélène, Jean-Philippe, Jérôme, Julien, Lucile, Pascal, Sébastien, Serge, Sophie, et Stéphane pour nos discussions, vos conseils, vos suggestions mais également pour tous vos gâteaux. Carine et Gaëlle, je vous suis reconnaissant pour l'aide apportée sur le sujet du low-k TDDB et surtout pour les réponses très calmes que vous avez apportées à mes innombrables questions (ça se trouve où déjà sur le réseau ça... :)). Sonarith, un grand merci pour le lot de wafers à spacing réduit.

Mes remerciements vont à François D pour m'avoir fait confiance dans la gestion des bancs AETRIUM ainsi qu'à Denis, François N, Louis, Mickaël et Rudy pour leur aide quotidienne et leurs explications dans l'utilisation des outils de maintenance. Un grand merci à François P pour sa formidable plateforme de test qui a rendu possible les expériences sur la matrice passive. J'ai été ravi de participer au débogage et j'espère rester encore longtemps celui qui a trouvé les pires bugs :).

Ces trois années de thèse ont également été l'occasion de faire de formidables rencontres sur le plan personnel. Merci donc du fond du cœur à Tekfouy et Fabien pour les innombrables soirées billard. Fabien, tu peux venir finir cette partie de Super Mario quand tu veux. Tek, merci pour ces superbes 15 jours en Californie. Ce road-trip méritait vraiment d'être vécu. Si l'IRW reste ma meilleure conférence, c'est également grâce à toi. Je me souviendrai longtemps de nos soirées vin à trois, on remet ça quand vous voulez en Autriche...

Merci également aux doctorants et docteurs des algécos : Kaya, Hani, Julien, David, Mathieu, Miki et Cyril. Que ce soit sur un terrain de soccer 5 ou en soirée au O'Callaghan, nos rencontres m'ont toujours laissé un excellent souvenir. Je vous suis reconnaissant pour m'avoir changé les idées grâce à vos diverses propositions de sorties lors des mois de rédaction.

Tassadit, ta présence à ma soutenance a été très appréciée. De Montréal à Grenoble, je vois que nos parcours se ressemblent et je te souhaite le meilleur pour cette dernière année de thèse.

Finalement, cette liste d'amis ne serait bien entendu pas complète si je n'évoquais pas les pauses café et la visite de Cracovie passées en compagnie d'Assawer. Merci à toi pour ces agréables moments et ces bons souvenirs. Bon courage pour la suite.

Enfin, mes dernières pensées vont à ma famille. Merci à mes parents pour leur soutien sans failles. Merci également à ma famille Grenobloise, votre présence à mes côtés lors de ces trois dernières années était très agréable.

Sommaire

Introduction générale	9
1 Contexte de l'étude	13
1.1 Interconnexions en microélectronique	15
1.1.1 Introduction	15
1.1.2 Description des interconnexions	16
1.1.3 Impact de la miniaturisation sur les performances des circuits électriques	19
1.1.4 Interconnexions avancées et matériaux innovants	22
1.2 Matériaux diélectriques	24
1.2.1 Propriétés physiques des diélectriques	25
1.2.2 Matériaux diélectriques pour les interconnexions micro- électroniques	30
1.2.3 Influence du process sur les diélectriques poreux	36
1.3 Fiabilité et caractérisation électrique des diélectriques	41
1.3.1 Introduction	41
1.3.2 Test et structures de tests pour l'étude du diélectrique .	43
1.3.3 Notion de base de fiabilité	50
1.3.4 Modèle de durée de vie pour les diélectriques intermé- talliques	56
1.4 Conclusion	62
2 Caractérisation électrique du diélectrique low-κ	63
2.1 Mécanismes de conceptions dans les diélectriques low-k	65
2.1.1 Introduction	65
2.1.2 Les modes de conduction limités par l'interface	67
2.1.3 Les modes de conduction limités par le volume	69

2.1.4	Mise en évidence du mode de conduction dans les diélectriques poreux	77
2.2	Évolution des paramètres physiques lors du stress électrique . .	81
2.2.1	Mise en évidence du piégeage de charges dans le diélectrique	81
2.2.2	Déformation de la bande de conduction par le piégeage	83
2.3	Comportement du diélectrique lors du claquage	85
2.3.1	Observation à l'oscilloscope du claquage	85
2.3.2	Localisation du spot de claquage dans la structure . . .	86
2.4	Conclusion	97
3	Étude de la fiabilité du diélectrique	99
3.1	Présentation des différents signaux électriques utilisés dans cette étude	101
3.2	Guérison de défauts et additivité des dégradations	103
3.2.1	Protocole expérimental	103
3.2.2	Résultats	104
3.3	Rôle du cuivre dans le claquage des diélectriques SiOCH poreux	109
3.3.1	Introduction	109
3.3.2	Analyse du rôle du cuivre	110
3.4	Modèle de dégradation du diélectrique	113
3.4.1	Impact du courant de fuite dans la dégradation du diélectrique	114
3.4.2	Rôle du champ dans la défaillance du diélectrique	117
3.4.3	Étude de l'impact du piégeage sur la défaillance du diélectrique	120
3.5	Conclusion sur le modèle de dégradation	128
4	Modélisation de la dégradation	129
4.1	Nécessité d'un modèle de durée de vie plus pertinent	131
4.1.1	Évolution de la durée de vie des diélectriques intermétalliques en fonction des nœuds technologiques	131

4.1.2	Présentation du modèle “lucky électron”	132
4.2	Choix du modèle de durée de vie le plus pertinent	136
4.2.1	Critère de pertinence des modèles	136
4.2.2	Comparaison de la qualité de prédiction des différents modèles	137
4.3	Calcul des paramètres optimisés du modèle	140
4.3.1	Modélisation avec trois degrés de liberté	140
4.3.2	Modélisation avec un seul degré de liberté	142
4.4	Évolution de la pente de Weibull observée en fonction de la tension appliquée	147
4.4.1	Observations expérimentales	147
4.4.2	Étude des faibles niveaux de défaillance	149
4.5	Application du modèle de durée de vie : retour sur le piégeage .	152
4.6	Conclusion sur le modèle d’extrapolation	157
5	Impact des variabilités des procédés de fabrication sur la fiabilité	159
5.1	Impact de la forme de la ligne	161
5.1.1	Introduction	161
5.1.2	Modélisation de l’impact de la forme de la ligne sur le temps à la défaillance	162
5.2	Impact de la rugosité de la ligne	167
5.2.1	Introduction	167
5.2.2	Modélisation de l’impact de la rugosité de la ligne sur le temps au claquage	168
5.3	Impact de la variabilité de l’espacement puce à puce	174
5.4	Conclusion	178
	Conclusion générale	181
	Liste des publications de l’auteur	187
	Bibliographie	189

Introduction générale

À la recherche de la performance

De quelques transistors en 1958, les circuits microélectroniques se sont complexifiés et comportent aujourd'hui plusieurs milliards de transistors sur quelques centimètres carrés de silicium. Cette miniaturisation est synonyme d'une augmentation des performances ainsi que d'une réduction des coûts et permet d'ouvrir de nouveaux marchés aux circuits intégrés.

Cet accroissement de la performance a, dans un premier temps, été obtenu par une diminution de la taille des transistors puisque la vitesse de commutation des portes logiques est inversement proportionnelle à la taille des dispositifs la composant. Cette réduction des dimensions a été rendue possible par une amélioration de l'étape de photolithographie. Des progrès constants ont été réalisés sur cette étape de fabrication et il est aujourd'hui possible de réaliser des transistors dont la longueur de grille est inférieure à 20 nanomètres.

Au début, cette réduction des dimensions des transistors n'a eu que des effets positifs : accroissement de la vitesse de fonctionnement, réduction de la consommation électrique et diminution de la taille des circuits. Mais en approchant de l'échelle nanométrique de nombreux défis ont surgi et il a été nécessaire de réaliser des modifications majeures dans le procédé de fabrication afin de maintenir la performance des circuits électroniques.

Aujourd'hui, l'un des problèmes les plus importants provient des interconnexions. En effet, contrairement aux transistors, une réduction des dimensions des lignes d'interconnexions amène à une réduction de la vitesse de propagation des signaux par simple couplage capacitif. Or dans les technologies les plus avancées, la longueur des interconnexions s'élève à plusieurs kilomètres répartis sur dix niveaux. Afin de résoudre ce problème, de nouveaux matériaux ont été introduits tels que le cuivre ou les diélectriques poreux à faible

permittivité transformant alors profondément le processus de fabrication.

De la performance à la fiabilité

La recherche de la performance ne doit toutefois pas occulter la seconde caractéristique primordiale des circuits intégrés, à savoir la fiabilité. L'utilisation exponentielle des circuits amène à une hausse importante de la probabilité de défaillance des produits électroniques. Ce problème est parfaitement illustré par le secteur automobile. Si une puce sur un million est défaillante en sortie d'une usine de semi-conducteurs, après intégration dans un véhicule grand public comportant une cinquantaine de modules électroniques (ABS, ESP, airbag...), la probabilité de défaillance du véhicule est de l'ordre du pourcentage [Kanert2012].

Afin de contrôler au mieux cette notion de fiabilité, il est important de l'étudier dès le début du développement de la technologie et ainsi mieux comprendre et maîtriser l'origine des mécanismes de défaillance. Dans les technologies avancées, la capacité à être fiable est un paramètre au moins aussi important que la performance pure pour un circuit électronique.

Contexte et objectifs de cette thèse

Jusqu'au début des années 2000, la fiabilité des circuits intégrés était limitée à l'étude des mécanismes de défaillance du transistor tels que le claquage de l'oxyde de grille ou la dégradation par porteurs chauds. Mais la réduction drastique de l'espacement entre les lignes de métal puis l'introduction des diélectriques low- κ et enfin la faible réduction des tensions d'utilisation ont entraîné une diminution draconienne de la fiabilité des interconnexions.

Cette thèse porte sur l'étude de la dégradation électrique des diélectriques low- κ poreux utilisés dans les interconnexions des technologies 45 et 28 nm. Ce manuscrit est divisé en cinq chapitres, répartis comme suit :

Le chapitre 1 est un état de l'art sur la fiabilité des diélectriques SiOCH poreux. Après avoir rappelé les enjeux accompagnant l'introduction de ces matériaux dans les interconnexions, les concepts de base concernant l'étude de la défaillance de ces diélectriques sont introduits.

Le chapitre 2 concerne l'étude électrique du diélectrique. Ses propriétés fondamentales telles que la permittivité ou encore le mécanisme de conduction sont mises en évidence. Ce chapitre quantifie également l'importance du piégeage de charges dans ces matériaux.

Le chapitre 3 est dédié à l'étude de la fiabilité des diélectriques low- κ poreux. Après avoir étudié la possibilité de guérison des défauts créés, un modèle de dégradation est proposé grâce à la comparaison des résultats obtenus à l'aide de tensions continues et alternatives. Le rôle du champ électrique et du courant dans la dégradation du matériau est explicité.

Le chapitre 4 se base sur le modèle physique développé dans le chapitre précédent afin de proposer un modèle mathématique de durée de vie. Ce modèle lie le temps caractéristique à la défaillance au champ électrique appliqué sur le diélectrique. La pertinence de ce modèle est confrontée à des expériences de longue durée à faible champ.

Le chapitre 5 étudie l'impact des variabilités des procédés de fabrication sur la fiabilité du diélectrique. Les effets de ces variabilités (variation de l'espacement médian puce à puce ou à l'intérieur d'une structure de test) sont étudiés en utilisant le modèle de durée de vie présenté dans le chapitre 4. Les conséquences à la tension d'utilisation de ces variabilités sont explicitées.

CHAPITRE 1

Contexte de l'étude

Ce premier chapitre résume les principales évolutions des technologies avancées de la microélectronique, notamment dans les interconnexions entre transistors. La nécessité d'introduire des matériaux poreux dans les interconnexions sera présentée, puis nous reviendrons sur les propriétés diélectriques de ces isolants. Finalement, les structures de test et les méthodes de caractérisation utilisées pour étudier ces matériaux seront introduites. Les concepts de base de la fiabilité tels que la notion de temps à la défaillance ou la statistique de Weibull seront présentés.

Sommaire

1.1	Interconnexions en microélectronique	15
1.1.1	Introduction	15
1.1.2	Description des interconnexions	16
1.1.3	Impact de la miniaturisation sur les performances des circuits électriques	19
1.1.4	Interconnexions avancées et matériaux innovants .	22
1.2	Matériaux diélectriques	24
1.2.1	Propriétés physiques des diélectriques	25
1.2.2	Matériaux diélectriques pour les interconnexions microélectroniques	30
1.2.3	Influence du process sur les diélectriques poreux . .	36
1.3	Fiabilité et caractérisation électrique des diélectriques . . .	41
1.3.1	Introduction	41
1.3.2	Test et structures de tests pour l'étude du diélec- trique	43
1.3.3	Notion de base de fiabilité	50
1.3.4	Modèle de durée de vie pour les diélectriques in- termétalliques	56
1.4	Conclusion	62

1.1 Interconnexions en microélectronique

1.1.1 Introduction

Depuis plus de cinquante ans, l'industrie de la microélectronique est en constante évolution afin de faire face aux défis technologiques liés à la réduction de la taille des transistors. Cette miniaturisation est intimement liée à la seconde loi de Moore, énoncée en 1975 par Gordon Moore, co-fondateur d'Intel, qui a prédit que la densité de transistors intégrables sur une puce doublerait tous les 18 mois. Cette prédiction économique, qui constitue depuis de nombreuses années une feuille de route pour les fabricants de circuits intégrés, a été vérifiée pendant trois décennies : entre 1971 et 2001, le nombre de transistors dans les circuits électroniques a doublé chaque 1,96 année (Figure 1.1).

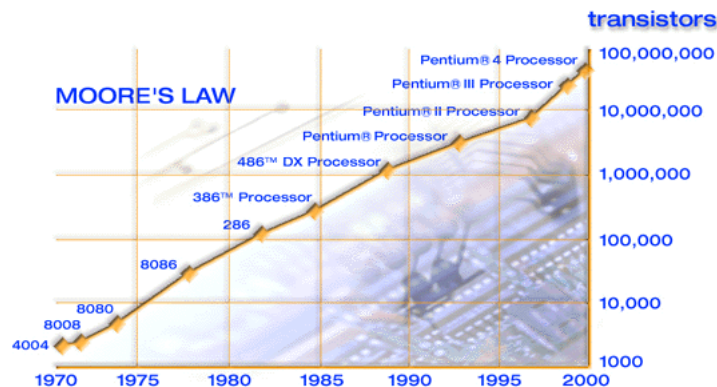


FIGURE 1.1 – Illustration de la loi de Moore par les microprocesseurs Intel

La loi de Moore a pu être suivie grâce à une réduction des dimensions critiques du transistor, rendue possible par de larges innovations technologiques dans les procédés de fabrication, transformant profondément l'architecture de ces composants. Cette miniaturisation des circuits électroniques a permis une diminution très importante des coûts et un accroissement des performances. Si en 1954, un transistor coûtait 5,52 dollars, en 2004 son prix n'était plus que d'un nano-dollar. Les circuits les plus performants actuellement réalisés comportent plus d'un milliard de transistors sur une surface de quelques centimètres carrés, reliés entre eux par des centaines de mètres d'interconnexions

métalliques alors qu'en 1965, le circuit le plus complexe comportait seulement 64 transistors.

Néanmoins, si la diminution de la taille des transistors permet d'augmenter leur vitesse de fonctionnement, l'effet inverse est observé dans les lignes métalliques des interconnexions. Des capacités de couplage se formant entre les lignes, la propagation du signal est retardé, diminuant la performance des circuits. Les interconnexions sont aujourd'hui le facteur limitant dans la recherche de la vitesse de fonctionnement et il a donc été nécessaire de les améliorer.

1.1.2 Description des interconnexions

1.1.2.A Architecture d'un circuit électronique

Les circuits intégrés sont constitués de deux parties :

- le “Front-End-of-Line” ou FEOl comprend les fonctions logiques constituées par l'assemblage des transistors CMOS du circuit intégré. Cette zone active du silicium est fabriquée en premier et est donc située plus profondément dans le substrat.
- le “Back-End-of-Line” ou BEOl rassemble l'ensemble des interconnexions assurant les liaisons entre les transistors du circuit. Un niveau d'interconnexion est constitué d'un niveau métallique et de vias le reliant au niveau supérieur.

Sur les circuits les plus récents, jusqu'à 12 niveaux de métallisation sont superposés, cumulant alors une longueur de ligne de plusieurs centaines de mètres. Ces lignes sont séparées par un diélectrique afin de les isoler électriquement et de rigidifier l'ensemble. Les premiers niveaux d'interconnexion servent à relier les transistors entre eux. Ce sont les lignes d'interconnexion locales. Les derniers niveaux sont qualifiés de lignes d'interconnexion globales. Elles sont plus longues, plus larges et interconnectent plusieurs architectures entre elles. Ces lignes sont généralement utilisées pour les alimentations et les signaux d'horloges.

1.1.2.B Réalisation des lignes d'interconnexion

À partir du nœud 130 nm, le cuivre a remplacé l'aluminium afin de diminuer la résistance électrique des lignes. Ce matériau étant difficilement gravable, un nouveau procédé de fabrication a donc été mis en place.

Dans les nœuds avancés, la gravure des motifs est réalisée à l'aide du procédé TFHM (Trench First Hard Mask) puis les lignes sont remplies par le procédé "double damascène" qui consiste à métalliser en une seule étape les lignes d'un niveau et les vias les reliant au niveau inférieur.

Dans un premier temps, le diélectrique est déposé par PECVD (Plasma-Enhanced Chemical Vapor Deposition) puis des tranchées représentant les lignes d'interconnexion y sont gravées. La couche de TiN déposée à l'étape 1 de la figure 1.2 sert de masque dur (HM ou Hard Mask) afin de protéger le diélectrique d'une contamination par la résine. Les motifs à graver sont tout d'abord transférés sur le masque dur (étape 2-3) puis dans le diélectrique (étape 4). Ainsi la couche de TiN remplit le rôle de masque physique et doit résister à la gravure du diélectrique afin de permettre un transfert optimal du motif. En plus de protéger le diélectrique d'une contamination par la résine, le masque dur permet la gravure de motifs plus profond avec un ratio "hauteur/largeur" plus important [Hinsinger2004]. Le procédé est qualifié de Trench First puisque la ligne est réalisée en trois étapes. Dans un premier temps, le masque dur est gravé, puis une partie du via est réalisée. Finalement, une gravure produit simultanément la fin du via et la ligne.

Le procédé "double damascène" est ensuite réalisé. Dans un premier temps, la barrière de TaN/Ta est déposée (étape 6). Elle permet d'éviter la diffusion du cuivre dans le diélectrique. Après dépôt d'une couche d'accroche en cuivre, une croissance électrolytique permet de remplir la ligne et le via de cuivre. Finalement, une étape de polissage mécanico-chimique (CMP : Chemical and Mechanical Polishing) retire l'excédent de métal.

Pour l'ensemble des matériaux présents dans les interconnexions, la table 1.1 présente la méthode et la température de dépôt.

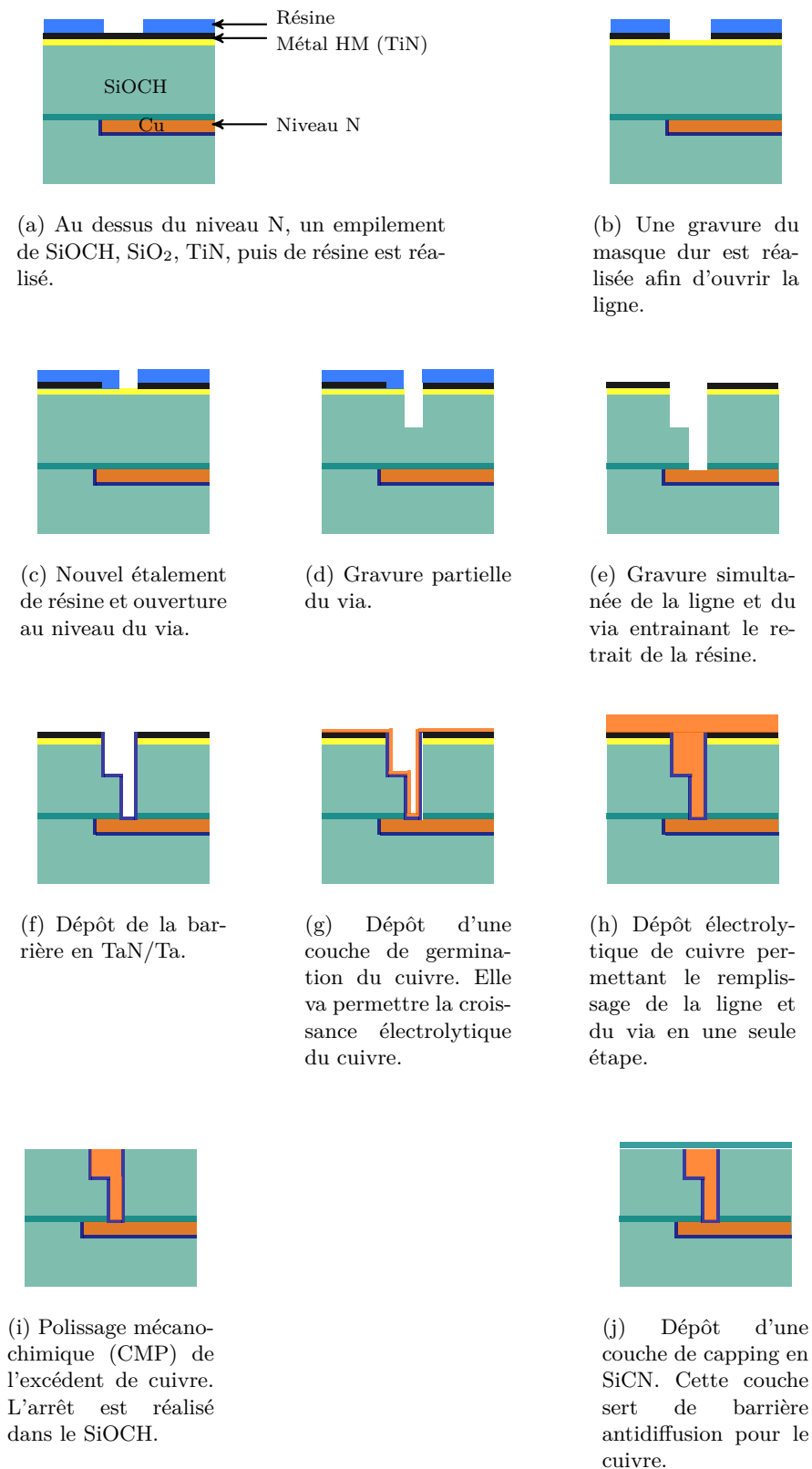


FIGURE 1.2 – Représentation des différentes étapes de fabrication d'un niveau d'interconnexion [Vilmay2010].

TABLE 1.1 – Méthode et température de dépôt des matériaux présents dans les interconnexions.

Matériaux	Méthode de dépôt	Température de dépôt
SiCN	PECVD	350°C
SiOCH	PECVD	260°C
TaN	PVD	<50°C
Ta	PVD ou ALD	<50°C
Couche de germination du cuivre	PVD	<50°C
Cuivre massif	Électrochimie	<50°C

1.1.3 Impact de la miniaturisation sur les performances des circuits électriques

Si la miniaturisation des circuits a permis une augmentation des performances des transistors et un gain de place, elle a également entraîné de fortes contraintes dans les interconnexions. Parmi les principaux effets observés, l'augmentation des délais de propagation est le plus critique.

1.1.3.A Problématique du délai de transmission dans les interconnexions

L'industrie de la microélectronique cherche constamment à améliorer la vitesse de fonctionnement des circuits. Or, dans les nœuds avancés, le délai de transmission lié aux lignes d'interconnexion est aujourd'hui un facteur limitant. La figure 1.3 représente le délai de propagation du signal électrique dû à un transistor et à une ligne métallique en fonction du nœud technologique. Si pour un transistor, une réduction des dimensions correspond à une amélioration de la vitesse de fonctionnement, l'effet inverse se produit dans les lignes métalliques. En effet, une réduction des dimensions dans ces composants entraîne une augmentation des résistances de lignes ainsi que des capacités présentes entre les lignes et finalement du délai de propagation.

Ce phénomène est modélisé par le modèle RLCG qui est le plus utilisé

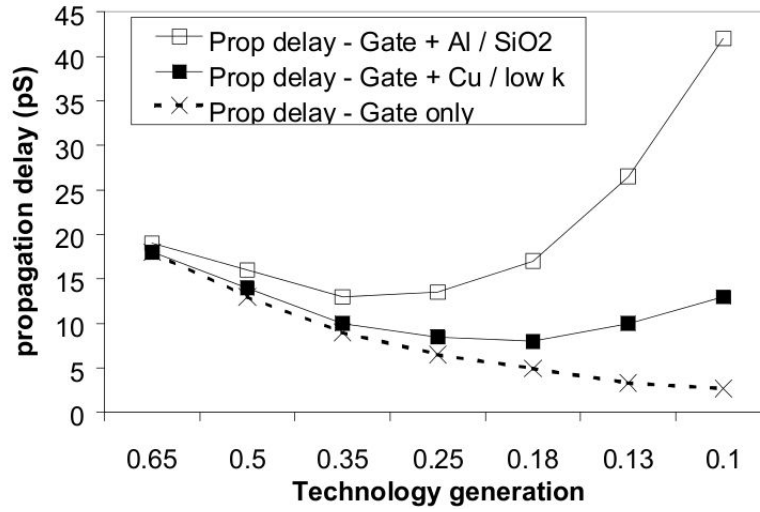


FIGURE 1.3 – Évolution du temps de propagation dans un transistor et dans une interconnexion en fonction de la génération technologique [Buchanan2002].

pour décrire les interconnexion. Il prend en compte les effets inductifs (L), capacitifs (C), les pertes métalliques (R) et diélectriques (G) (figure 1.4). Le courant de fuite étant très faible, les pertes diélectriques G par effet joule sont négligeables. À basse fréquence, la résistance R est plus importante que l'effet inductif $L\omega$ et le modèle peut être approximé par un modèle RC. La capacité à prendre en compte étant la capacité de couplage entre les lignes (C sur la figure 1.4) comme démontré par Chern et Joshi [Chern1992, Joshi2011].

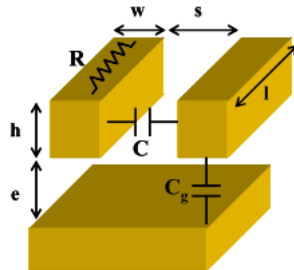


FIGURE 1.4 – Représentation schématique des lignes de métal [Aimadeddine2008].

Le retard à l'établissement du signal τ dans la ligne s'exprime alors par

$$\tau = R \cdot C \quad (1.1)$$

où R , la résistance de la ligne de métal, liée aux propriétés intrinsèques du matériau et de ses dimensions, se définit comme étant

$$R = \frac{\rho \cdot L}{W \cdot H} \quad (1.2)$$

avec ρ , la résistivité du matériau en $\Omega \cdot m$, L , W et H , la longueur, largeur et hauteur de la ligne respectivement (exprimées en mètre).

La capacité située entre deux lignes de métal est exprimée par :

$$C = \varepsilon_0 \varepsilon_r \frac{L \cdot H}{S} \quad (1.3)$$

où, ε_0 correspond à la permittivité du vide ($8,85 \cdot 10^{-12} \text{ F} \cdot \text{m}^{-1}$), ε_r est la permittivité relative du diélectrique et S , la distance entre 2 lignes de métal.

En combinant les deux équations précédentes, il est possible d'exprimer le délai dans les interconnexions τ par

$$\tau = R \cdot C = \frac{\varepsilon_0 \cdot \varepsilon_r \cdot \rho \cdot L^2}{S \cdot W} \quad (1.4)$$

À partir de cette équation, il apparaît qu'il est nécessaire de diminuer ε_r et ρ afin de limiter le délai de propagation du signal dans les interconnexions.

1.1.3.B Puissance consommée

La puissance consommée est le deuxième facteur critique lié à la réduction des dimensions des interconnexions. L'augmentation de la fréquence de fonctionnement ainsi que de la densité des circuits électroniques conduit à une augmentation de la puissance consommée. La puissance consommée peut être classée en deux catégories :

- la puissance statique : elle correspond aux fuites de courant entre les lignes métalliques ce qui explique pourquoi la mesure du courant de fuite dans un diélectrique est un paramètre qu'il est important de maîtriser,

- la puissance dynamique : elle s'exprime en fonction de l'activité de la ligne α (temps d'utilisation de la ligne), de la fréquence f , de la tension appliquée V et de la capacité C par

$$P = \alpha \cdot C \cdot f \cdot V^2 . \quad (1.5)$$

La capacité C correspond à la somme des capacités des transistors avec celle liée à la ligne de métal.

La puissance dynamique est dissipée à chaque fois qu'un signal traverse une ligne. Afin de la minimiser, une diminution de la capacité de la ligne est donc nécessaire. Comme pour le délai d'interconnexion, le choix du diélectrique intermétallique est donc crucial et s'orientera vers des matériaux à faible permittivité.

1.1.3.C Diaphonie

La diaphonie ou crosstalk est liée aux phénomènes de couplages capacitifs et inductifs entre deux lignes adjacentes [Lopez2004]. Lorsqu'une ligne commute, une fraction du signal est induit sur la ligne voisine, perturbant le bon fonctionnement de celle-ci. Ce phénomène est connu dans les systèmes de communication depuis l'ère du télégraphe. La diminution des dimensions des circuits a accentué l'effet de diaphonie. L'amplitude des signaux utilisés diminuant dans les nœuds avancés, le signal est de plus en plus vulnérable aux parasites. Une diminution de la diaphonie est possible par diminution de la capacité de la ligne.

1.1.4 Interconnexions avancées et matériaux innovants

Les équations 1.4 et 1.5 montrent que la réduction des dimensions dans les circuits intégrés et l'augmentation de la longueur des lignes de métal ne jouent pas en faveur de l'amélioration du délai de propagation du signal.

Afin d'optimiser toujours plus les performances, il est nécessaire de diminuer la capacité de couplage entre les lignes (C) ainsi que la résistance des

lignes (R). Ces diminutions sont réalisées grâce à une modification des propriétés physiques des matériaux utilisés.

1.1.4.A Introduction du cuivre dans les interconnexions

En 2001, avec le nœud 120 nm, STMicroelectronics a décidé de remplacer l'aluminium par du cuivre afin de diminuer la résistance de ligne et donc le délai de propagation. En effet, la résistivité du cuivre est inférieure de 37% à celle de l'aluminium ($\rho_{Cu} = 1,95 \mu\Omega \cdot cm$ contre $\rho_{Al} = 2,67 \mu\Omega \cdot cm$) [Alam2005, Bolz1973] ce qui a permis de gagner 37% dans le délai de propagation.

L'utilisation de ce matériau a toutefois nécessité une modification majeure du processus de fabrication des lignes d'interconnexion comme décrite à la partie 1.1.2.B.

1.1.4.B Introduction des diélectriques low- κ comme isolants intermétalliques

Afin de réduire l'impact de la miniaturisation sur les interconnexions, la diminution des capacités entre les lignes métalliques est nécessaire. Cette diminution est rendue possible par l'utilisation de matériaux de faible permittivité (couramment appelée ε_r ou κ en microélectronique) comme isolants interlignes. Pour l'oxyde de silicium (SiO_2) traditionnellement utilisé, la permittivité est de 4,2. Tous les diélectriques ayant une permittivité plus faible que celle de ce matériau sont qualifiés de low- κ .

Ces diélectriques à faible permittivité ont été introduits avec le nœud 120 nm. Le FSG (Fluorinated Silicon Glass), un SiO_2 dopé au fluor d'une permittivité de 3,6 a remplacé le SiO_2 standard. Dans un second temps, le $SiOCH$ est apparu pour diminuer la permittivité à 2.5 dans les nœuds les plus avancés. Le tableau 1.2 résume l'évolution des diélectriques utilisés et de leurs constantes diélectriques.

L'International Technology Roadmap for Semiconductors (ITRS) recommande une diminution régulière des permittivités des matériaux utilisés afin

TABLE 1.2 – Évolution des matériaux diélectriques low- κ utilisés en tant qu'isolants intermétalliques en fonction du nœud technologique.

Année	2001	2004	2007	2010	2012	2014
Nœud technologique (nm)	120	90	65	45	32	22
Matériaux	FSG (SiO ₂ dopé au Fluor)	SiOCH	SiOCH	SiOCH poreux	SiOCH poreux	SiOCH poreux
Permittivité	3.6	2.9	2.9	2.5	2.5	2.3-2.5

de satisfaire les critères de délais de propagation du signal. Cette évolution est présentée sur la figure 1.5.

Plusieurs enjeux apparaissent dans le suivi de cette ligne directrice. Dans un premier temps, de nombreuses solutions innovantes doivent être développées afin de créer et d'intégrer des matériaux possédants des permittivités toujours plus faibles. Ensuite, il est important de noter que cette recherche d'une constante diélectrique toujours plus réduite se fait bien souvent au détriment de la fiabilité du produit final.

L'un des enjeux de cette thèse sera donc l'étude de la dégradation des diélectriques low- κ utilisés dans les interconnexions des nœuds avancés afin de permettre l'introduction de matériaux de plus faible permittivité dans les technologies futures.

1.2 Matériaux diélectriques

La propriété principale des isolants réside dans la valeur de leur constante diélectrique qui provient elle même de la polarisation diélectrique.

Cette section s'attache à expliquer l'origine physique de la permittivité puis les matériaux low- κ poreux et les étapes de fabrication associées seront introduits.

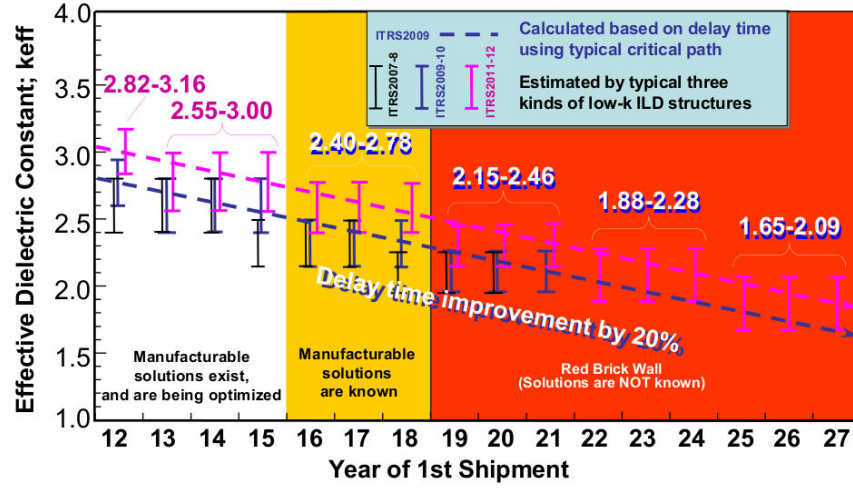


FIGURE 1.5 – Évolution souhaitée par l'ITRS de la permittivité des matériaux low- κ dans les interconnexions des circuits microélectroniques. [ITRS2012]

1.2.1 Propriétés physiques des diélectriques

1.2.1.A Polarisation

Sous l'effet d'un champ électrique, un déplacement des charges composant la matière est observé provoquant alors un mécanisme de polarisation. Il existe principalement trois types de polarisation : électronique, ionique et dipolaire. Si elles se produisent, ces polarisations participent à la valeur de la constante diélectrique et doivent être réduites au maximum afin d'obtenir des matériaux à faible permittivité.

Il existe une relation microscopique reliant la polarisation P au champ électrique E et à la polarisabilité globale α :

$$\vec{P} = N \cdot \alpha \cdot \vec{E} \quad (1.6)$$

où N représente la densité de dipôles dans le matériau (m^{-3}). α est défini comme la somme des polarisations électronique, ionique et d'orientation [Kao2004] :

$$\alpha = \alpha_E + \alpha_i + \alpha_p \quad (1.7)$$

Polarisation électronique La polarisation électronique est obtenue par déplacement du nuage électronique de l'atome par rapport au noyau. Le bary-

centre des charges négatives ne coïncide plus avec celui des charges positives. Un moment dipolaire apparaît alors. Ce phénomène est extrêmement rapide et son temps d'établissement est de l'ordre de 10^{-15} seconde. La polarisation électronique α_E est définie par :

$$\alpha_E = 4 \cdot \pi \cdot \varepsilon_0 \cdot r^3 \quad (1.8)$$

avec r , le rayon atomique. Cette polarisation sera donc d'autant plus importante que le rayon atomique est grand donc que l'élément considéré se situe en bas et à droite du tableau périodique.

Polarisation ionique Cette polarisation est obtenue par déplacement des atomes dans le matériau, entraînant une distorsion des liaisons et ainsi la création d'un moment dipolaire. Les éléments déplacés étant plus lourds que dans le cas de la polarisation électronique, son temps d'établissement est plus long (environs 10^{-12} seconde). La polarisation ionique α_i est décrite comme

$$\alpha_i = \frac{Z^2 \cdot e^2}{k} \quad (1.9)$$

où Z représente le nombre de charges, e la charge électronique et k la force de rappel de la liaison.

Polarisation d'orientation Elle existe lorsque des dipôles sont déjà présents dans le matériau et sont susceptibles de changer d'orientation sous l'effet du champ électrique entraînant la formation d'un moment dipolaire. Cette polarisation est lente, de l'ordre de 10^{-11} à 10^{-9} seconde puisqu'elle met en jeu des groupes d'atomes. La polarisation d'orientation α_p d'un dipôle de moment p dépend de la température T et s'exprime comme :

$$\alpha_p = \frac{p^2}{3 \cdot k_B \cdot T} \quad (1.10)$$

Ce mécanisme contrairement aux deux précédents dépend de la température selon une loi de Curie (variation en T^{-1}).

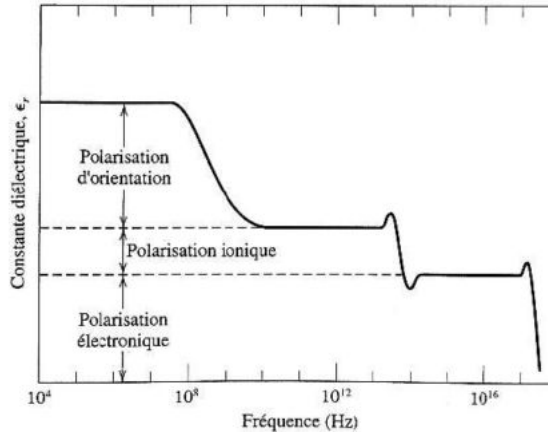


FIGURE 1.6 – Effet de la fréquence sur la polarisabilité et sur la constante diélectrique [Jonscher1983].

La polarisation de la matière étant dépendante de la fréquence du signal appliqué, elle évolue avec celle-ci. La figure 1.6 montre l'effet des différentes polarisations sur la permittivité en fonction de la fréquence du signal.

1.2.1.B Permittivité diélectrique

Un matériau est dit diélectrique lorsqu'il ne contient pas de charges susceptibles de se déplacer macroscopiquement. C'est donc un isolant électrique. Ils sont généralement utilisés dans la réalisation de condensateurs. Ce dispositif électronique se caractérise par la valeur de sa capacité qui s'exprime en fonction de la permittivité ε , de la surface des armatures S et de l'épaisseur du diélectrique d :

$$C = \frac{S \cdot \varepsilon}{d} \quad (1.11)$$

La permittivité ε est le produit de la permittivité du vide ε_0 ($\varepsilon_0 = 8,85 \cdot 10^{-12}$ F/m) avec la permittivité relative du diélectrique ε_r (encore nommée constante diélectrique) :

$$\varepsilon = \varepsilon_0 \cdot \varepsilon_r \quad (1.12)$$

La permittivité relative est définie comme le rapport des capacités entre

un condensateur vide et un condensateur possédant un diélectrique :

$$\varepsilon_r = \frac{C}{C_0} \quad (1.13)$$

L'augmentation de capacité observée avec un matériau diélectrique est liée à la polarisabilité du matériau utilisé. Sous l'action d'un champ électrique, la formation de dipôles est observée permettant la polarisation interne du matériau. Le rapport de l'excitation électrique D et de l'intensité du champ électrique E représente la permittivité ε du matériau :

$$\varepsilon = \frac{|\vec{D}|}{|\vec{E}|} \quad (1.14)$$

Dans le cas d'un condensateur, D représente l'état de charge σ des armatures métalliques. Lorsqu'aucun diélectrique n'est présent entre les armatures, l'équation précédente devient :

$$\vec{D}_0 = \varepsilon_0 \cdot \vec{E} \quad (1.15)$$

Avec l'introduction d'un diélectrique, une densité de charge supplémentaire σ_p est nécessaire pour annuler le déséquilibre électronique introduit par l'effet de la polarisation. La nouvelle densité de charge s'exprime alors comme :

$$\vec{D} = \vec{D}_0 + \vec{P} \quad (1.16)$$

où encore

$$\vec{D} = \varepsilon_0 \cdot \vec{E} + \vec{P} . \quad (1.17)$$

Dans l'hypothèse d'un milieu isotrope, la polarisation peut également s'exprimer en fonction de la susceptibilité χ comme :

$$\vec{P} = \chi \cdot \varepsilon_0 \cdot \vec{E} . \quad (1.18)$$

L'équation 1.17 devient donc :

$$\vec{D} = \varepsilon_0 \cdot \vec{E} + \varepsilon_0 \cdot \chi \vec{E} = \varepsilon_0(1 + \chi) \vec{E} \quad (1.19)$$

Par comparaison entre les équations 1.14 et 1.19, il vient alors

$$\chi = \varepsilon_r - 1 \quad (1.20)$$

La constante diélectrique représente donc l'aptitude du matériau à se polariser sous l'action d'un champ électrique extérieur.

1.2.1.C Le modèle de Clausius-Mossoti-Lorentz

Les calculs effectués précédemment ne sont valables que pour la matière à l'état dilué comme un gaz, où la concentration moléculaire est faible. Dans ce cas, les interactions inter-atomique ou inter-molécules sont négligeables et le champ électrique local est considéré comme identique au champ électrique appliqué. Dans le cas de phases condensées comme un solide possédant une concentration de molécules polaires suffisante, le champ local est différent du champ appliqué du fait de ces interactions. H. A. Lorentz propose d'utiliser une cavité sphérique imaginaire autour d'un atome ou d'une molécule, grande par rapport aux dimensions moléculaires. Il considère alors que la polarisation à l'extérieur de la sphère n'est pas modifiée par le champ appliqué. Pour cela, il tapisse l'interface de la sphère avec des charges et un champ électrique apparaît à l'intérieur tel que :

$$\frac{\vec{P}}{3 \cdot \varepsilon_0} = \frac{\varepsilon - \varepsilon_0}{3 \cdot \varepsilon_0} \vec{E} \quad (1.21)$$

\vec{P} étant la polarisation induite dans la sphère comme représenté sur la figure 1.7.

Le champ local est défini comme étant :

$$\vec{E}_{loc} = \vec{E} + \frac{\vec{P}}{3 \cdot \varepsilon_0} = \frac{\varepsilon + 2 \cdot \varepsilon_0}{3 \cdot \varepsilon_0} \vec{E} \quad (1.22)$$

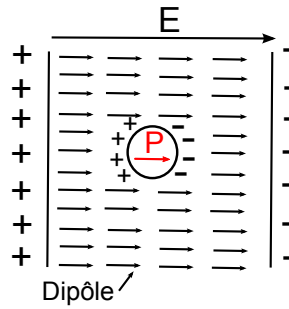


FIGURE 1.7 – Représentation de la polarisation locale induite au niveau d'une molécule par la présence de dipôles avoisinants. Modèle du champ de Lorentz. Extrait de [Vilmay2010].

Par une combinaison des équations 1.6, 1.18 et 1.22, nous arrivons à l'équation de Clausius-Mossotti-Lorentz :

$$\frac{\varepsilon_r - 1}{\varepsilon_r + 2} = \frac{N \cdot \alpha}{3 \cdot \varepsilon_0} \quad (1.23)$$

où N représente la densité de dipôles. Cette équation peut également s'écrire sous la forme suivante :

$$\varepsilon_r = \frac{3 \cdot \varepsilon_0 + 2 \cdot N \cdot \alpha}{3 \cdot \varepsilon_0 - N \cdot \alpha} \quad (1.24)$$

Il apparaît donc que la permittivité d'un diélectrique diminue lorsque la polarisabilité du matériau diminue ou lorsque le nombre de molécules polarisables est réduit.

1.2.2 Matériaux diélectriques pour les interconnexions microélectroniques

1.2.2.A Évolution historique des diélectriques utilisés

Afin de répondre aux enjeux des délais dans les interconnexions, l'oxyde couramment utilisé, le SiO_2 a été progressivement remplacé par des substituts à faible permittivité.

Dans un premier temps, en se basant sur l'équation 1.24, l'idée a été d'introduire des atomes de faible polarisabilité dans le dioxyde de silicium afin de diminuer la constante diélectrique. C'est le FSG, un oxyde de silicium dopé au fluor qui a été utilisé avec le nœud 120 nm ($\kappa=3,6$). Afin de diminuer encore la permittivité, des matériaux de type $\text{SiO}_x\text{C}_y\text{H}_z$ ont été introduits avec la technologie 90 nm. Ces matériaux qui sont appelés low- κ , permettent de descendre jusqu'à des valeurs de κ de 2,9 [Aimadeddine2008]. Cette diminution de la permittivité est obtenue par une réduction du nombre de liaisons polaires. En effet, les liaisons Si-O ont un moment dipolaire de 3,1 Debye. La polarisabilité du matériau peut être diminuée en remplaçant ces liaisons par des liaisons Si-C, et C-H de moments dipolaires plus faibles (1,7 D et 1,46 D respectivement).

Avec le nœud 45 nm, la seule introduction de liaisons à faible moment dipolaire n'est plus suffisante. Afin de diminuer encore la permittivité des diélectriques, l'étape suivante a été l'introduction de porosité au sein du matériau. Cette porosité diminue le nombre de liaisons polarisables dans le matériau en les remplaçant par de l'air ($\kappa=1$) et permet ainsi d'abaisser encore la constante diélectrique.

La permittivité d'un matériau possédant un taux de porosité P peut être calculée à l'aide de l'équation suivante, dérivée de la relation de Clausius-Mossoti,

$$\frac{\varepsilon_r - 1}{\varepsilon_r + 2} = P \cdot \frac{\varepsilon_1 - 1}{\varepsilon_2 + 2} + (1 - P) \frac{\varepsilon_2 - 1}{\varepsilon_2 + 2} \quad (1.25)$$

avec ε_r , la permittivité du matériau poreux, ε_1 , celle des pores et ε_2 , celle de la matrice.

Puisque les cavités sont remplies par de l'air, ε_1 est égal à 1. L'équation précédente se simplifie pour devenir la relation de Lorentz-Lorentz :

$$\frac{\varepsilon_r - 1}{\varepsilon_r + 2} = (1 - P) \frac{\varepsilon_2 - 1}{\varepsilon_2 + 2} \quad (1.26)$$

Il apparaît alors évident qu'une augmentation de la porosité entraîne une diminution de la permittivité comme représentée sur la figure 1.8 [Gourhant2008]. Sur ce graphique, une augmentation de la permittivité est observée lorsque le taux de porosité devient trop important. Ce comportement est lié à un affaïssissement du diélectrique sur lui-même dû à une trop forte porosité. Cette densification du diélectrique entraîne alors une augmentation de la constante diélectrique.

1.2.2.B Structure du SiOCH dense

Les diélectriques denses de type SiOCH introduits avec les nœuds 90 et 65 nm possèdent une maille tétraédrique avec un atome de silicium au centre de la maille et des atomes d'oxygène sur les sommets. Il est possible de diminuer la constante diélectrique en substituant certains atomes d'oxygène par des groupements méthyles (CH_3). L'addition de groupements méthyles a une

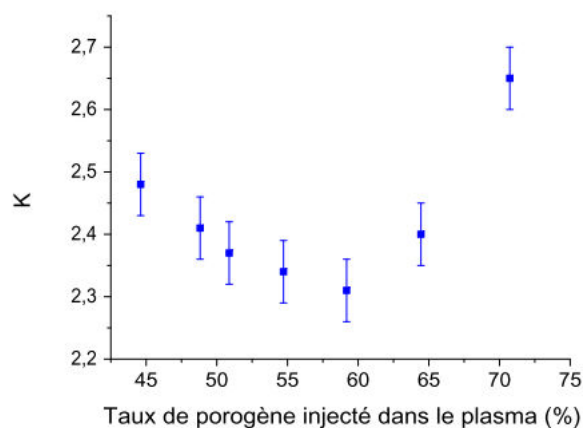


FIGURE 1.8 – Évolution de la permittivité du diélectrique en fonction du taux de porogène dans le plasma [Gourhant2008].

double action. D'une part, elle permet de réduire la polarisabilité du matériau et ainsi de diminuer la constante diélectrique. D'autre part, elle permet d'abaisser la densité de l'ensemble par une augmentation de l'encombrement stérique. À volume égal, un diélectrique présentant des groupements méthyles possède donc moins de liaisons chimiques et donc une polarisabilité plus faible. Une représentation de l'ensemble est proposée sur la figure 1.9.

Afin d'obtenir les meilleures propriétés mécaniques possibles ainsi qu'une constante diélectrique satisfaisante, Maex et al. [Maex2003] ont démontré qu'il était nécessaire que l'atome de silicium central soit entouré de deux atomes d'oxygène. L'ensemble est alors complété par une liaison Si-C et un atome d'hydrogène labile.

Ce diélectrique est obtenu par un dépôt PECVD à 260°C de diethoxymethylsilane (DEMS) de formule chimique $\text{SiH}(\text{CH}_3)(\text{CH}_2\text{H}_5\text{O})_2$. À l'issue du dépôt, un film amorphe possédant une constante diélectrique de 2,9 est obtenu (figure 1.9). Les propriétés mécaniques et électriques sont plus faibles que celles du SiO_2 ou du FSG comme rappelées dans la table 1.3. Cet abaissement du module d'Young et l'augmentation du coefficient de dilatation entraînent des délaminations aux interfaces, compromettant alors la fiabilité mécanique du BEoL.

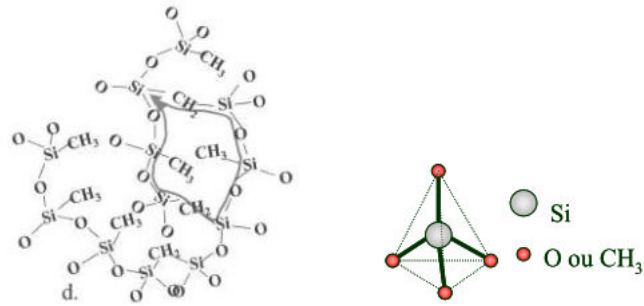


FIGURE 1.9 – Représentation du SiOCH dense obtenu après dépôt PECVD à 260°C à l'aide du précurseur DEMS. À gauche représentation d'un atome de silicium entouré d'atomes d'oxygène ou de groupements méthyle.

TABLE 1.3 – Propriétés physiques des diélectriques SiO₂, SiOF et SiOCH utilisés dans les interconnexions.

Caractéristique	SiO ₂	SiOF	SiOCH
Permittivité relative	3.9–4.2	3.5–3.7	2.9–3
Indice de réfraction	~1,47	1,43–1,44	~1,42
Densité de courant de fuite (A·cm ²)	2,3·10 ⁻¹⁰	1·10 ⁻⁹	1·10 ⁻⁹
Champ au claquage (MV·cm ⁻¹)	>12	8–9	6–7
Module d'Young (GPa)	56–72	40–50	8–11
Dureté (GPa)	8–9	5–8	1,4–1,8
Coefficient de Poisson	0,3	-	0,15
Coefficient de dilatation (ppm·°C ⁻¹)	0,8	1–5	10–14
Densité (g·cm ³)	2,3	2–2,1	1,3–1,5
Contrainte interne (MPa)	-100	-80	30–40

1.2.2.C Structure du SiOCH poreux

Afin d'améliorer les performances des circuits, la porosité a été introduite au sein des diélectriques dans le but de réduire encore la permittivité. Ce procédé permet de diminuer la densité de liaisons polarisables dans le matériau.

Les matériaux poreux peuvent être classés en trois catégories selon la taille de leurs pores :

- les matériaux *microporeux* ont des pores dont le diamètre ne dépasse pas 2 nm,
- les matériaux sont dits *mésoporeux* lorsque la taille des pores est comprise entre 2 et 50 nm,
- lorsque la taille des pores est supérieure à 50 nm, les matériaux sont qualifiés de *macroporeux*.

Deux types de porosité sont couramment observées :

- si les pores sont interconnectés entre eux et accessibles de l'extérieur, la porosité est dite ouverte,
- la porosité est dite fermée lorsque les pores ne sont pas accessibles de l'extérieur.

La réalisation de diélectrique SiOCH poreux, nécessite d'utiliser deux précurseurs lors du dépôt PECVD. Le précurseur matrice va former le squelette en SiOCH tandis qu'un matériau porogène va servir de phase sacrificielle. Après le dépôt des éléments précédents, une étape de recuit à 400°C assisté par Ultra-Violet (UV) durant 30 minutes va détruire le matériau porogène. Des pores remplis d'air sont alors créés dans le matériau (cf figure 1.10). Le porogène utilisé est le BCHD comme présenté sur les figures 1.11 et 1.12. Cette méthode permet d'obtenir des pores d'un diamètre d'environ un nanomètre.

Finalement, en introduisant 30% de porosité dans le diélectrique, il est alors possible d'atteindre des valeurs de permittivité de 2,3 [Aimadeddine2008, Vilmay2010, Verriere2011]. Toutefois, il s'agit d'une valeur théorique rarement atteinte dans la pratique. En effet, les différentes étapes de fabrication exposent le diélectrique à des dommages mécaniques ainsi qu'à un ensemble de

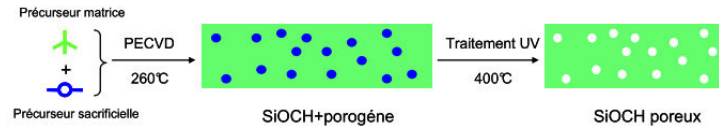


FIGURE 1.10 – Méthodologie de réalisation d'un diélectrique poreux [Vilmay2010].



FIGURE 1.11 – Représentation de la molécule de BCHD, porogène utilisé dans la fabrication du SiOCH poreux.

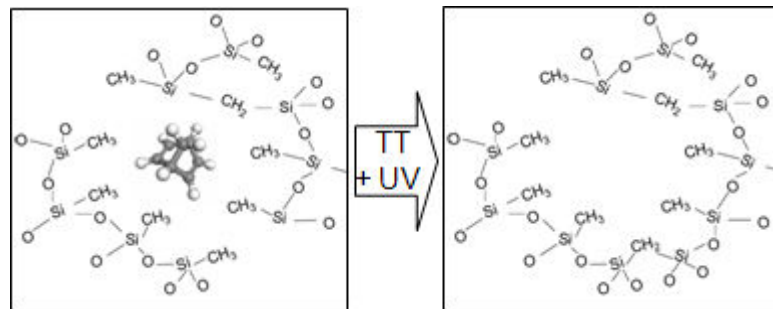


FIGURE 1.12 – Représentation du diélectrique SiOCH poreux avant et après le recuit thermique.

TABLE 1.4 – Composition chimique des diélectriques SiOCH dense et Poreux [Darnon2007].

Élément	SiOCH Dense (%)	SiOCH Poreux (%)
Si	16	24
O	22	11
C	14	30
H	48	34

produits chimiques dégradant ses propriétés électroniques. Après intégration, la permittivité effective est proche de 2,7. La composition chimique et la nature des liaisons peuvent être étudiées par spectrométrie Infrarouge à Transformée de Fourier (IRTF). Comme indiqué dans le tableau 1.4, cette composition varie légèrement, la teneur en carbone augmentant au détriment de l'oxygène.

Lee et al. ont démontré que l'utilisation de la porosité afin de diminuer la permittivité du diélectrique ne pourra pas être poursuivie pour atteindre des permittivités plus faibles que 2,3. En effet, l'accroissement de la porosité au delà d'une certaine limite, entraîne une réduction drastique de la durée de vie du diélectrique [Lee2011].

1.2.3 Influence du process sur les caractéristiques physiques et sur la fiabilité des diélectriques SiOCH poreux

L'utilisation de pores dans les diélectriques intermétalliques a eu une incidence énorme sur la fiabilité de ces diélectriques. Plusieurs raisons peuvent être avancées pour expliquer ce phénomène. Dans un premier temps, la forme particulière de ces matériaux entraîne une sensibilité accrue aux différentes étapes de fabrication et de nombreux paramètres physiques sont dégradés au cours du processus de fabrication du "Back-End-of-Line". Mais il est également important de remarquer que les résidus de porogène entraînent une augmentation du courant de fuite et donc une diminution de la durée de vie du diélectrique [Baklanov2011, VanBesien2012].

1.2.3.A Dégradations liées à la CMP

L'une des principales causes de la dégradation des low- κ est liée à l'utilisation du cuivre comme métal dans les interconnexions. En effet, ce métal étant difficilement gravable, il nécessite une technique particulière pour sa mise en forme, la CMP ou Chemical Mechanical Polishing, afin de supprimer le surplus de cuivre déposé lors de la croissance électrolytique. Le principe de cette technique, rappelé avec les figures 1.13 et 1.14, consiste à venir polir le surplus de cuivre déposé lors de la croissance électrolytique afin de plana-

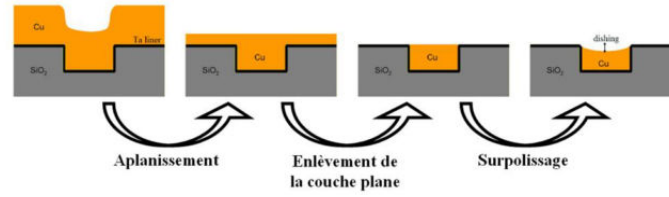


FIGURE 1.13 – Schéma de principe des étapes de la CMP [Bernard2006]

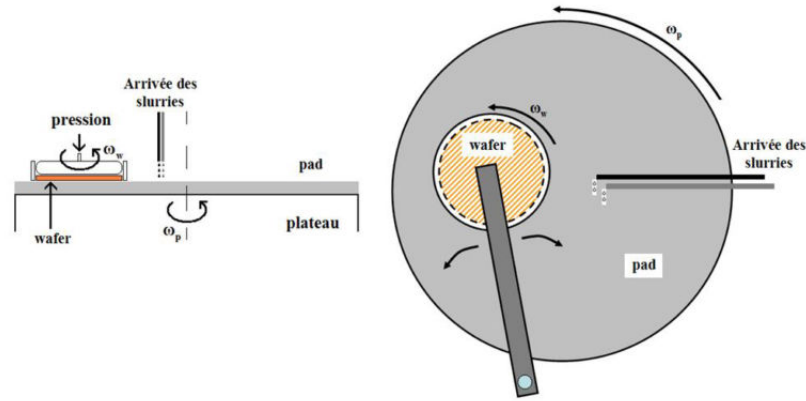


FIGURE 1.14 – Schéma du dispositif de polissage sur site de production [Bernard2006]

riser la surface du wafer. Ce polissage fait appel à des solutions chimiques incluant des nanoparticules afin d'abraser le cuivre. La composition chimique des différentes solutions ainsi que la taille des nanoparticules utilisées impacte considérablement la fiabilité du diélectrique [Gates2012, Hsieh2013].

Piégeage d'eau et de surfactants dans le diélectrique Durant cette étape, de nombreuses dégradations surviennent dans le diélectrique. Celle qui est le plus communément reportée dans la littérature est le piégeage d'eau ou de produits chimiques dans les pores malgré l'hydrophobie des diélectriques utilisés [Kondo2006, Aimadeddine2008]. L'eau ayant une permittivité très forte ($\varepsilon_{\text{eau}} = 80$), cela entraîne une augmentation de la permittivité effective du diélectrique. Li [Li2009] et Liniger [Liniger2012] notent que ce piégeage d'eau diminue la fiabilité électrique et mécanique des matériaux utilisés. Or la fiabilité mécanique est déjà affectée par l'utilisation de matériaux poreux, puisque ceux-ci ont une adhérence moindre que les matériaux denses. Ils ont

mis en évidence que la diffusion de l'eau dans l'empilement se fait préférentiellement au niveau de l'interface low- κ - SiCN, dégradant l'adhésion de la couche de capping. Or c'est également dans cette zone que le champ électrique est le plus fort, et que le claquage survient préférentiellement [Vilmay2010].

Kondo et al. ont montré que les produits chimiques utilisés lors de l'étape de polissage chimique rendent les diélectriques hydrophiles et facilitent ainsi l'absorption d'eau [Kondo2007]. Dubois et al. [Dubois2010] ont démontré que si l'eau est bien responsable d'une augmentation de la permittivité après la CMP, un recuit à forte température permet d'éliminer une grande partie de l'eau et des surfactants absorbés. La permittivité finale étant alors proche de la permittivité théorique attendue [Aimadeddine2008, Dubois2010].

Toutes ces études confirment que la connaissance de la permittivité du matériau après intégration est un enjeu majeur car elle sera différente de la valeur souhaitée et va influencer de nombreux paramètres comme nous l'avons vu précédemment.

Pour l'obtenir, Vereecke et al. [Vereecke2011] utilisent une corrélation entre simulations et mesures physiques, pour remonter à une valeur de κ à l'aide de la capacité de l'IMD. Leur modèle prend en compte les effets de la passivation et du capping. Ils ont démontré qu'une différence de 20% existe entre la valeur mesurée et la valeur attendue. Cette constatation est confirmée par les travaux de Dubois [Dubois2010].

Diffusion du cuivre Selon certains auteurs la CMP serait également responsable de la diffusion du cuivre dans le diélectrique. Or la diffusion de cuivre pourrait être l'un des facteurs prépondérants du claquage [Noguchi2003, Noguchi2005, Suzumura2006, Chen2009a, Chen2012, Chen2012a, Chen2013]. Il entrainerait la formation d'un chemin de conduction permettant le passage préférentiel du courant. Cet aspect est néanmoins sujet à caution puisque Lloyd et Chen notent que le claquage intervient même en l'absence de cuivre [Lloyd2006, Chen2012]. Selon les auteurs précédemment cité, la CMP pourrait être responsable de la diffusion du cuivre selon deux mécanismes distincts :

- Lors de l'étape de planarisation, des particules ainsi que des ions cuivre peuvent être arrachés et dispersés dans le diélectrique. Ces particules agissent comme un ensemble de défauts permettant le passage du courant et facilitant la construction d'un chemin de percolation [Hsu2011a].
- Une oxydation du cuivre en contact avec les solutions chimiques utilisées lors de l'étape de polissage est constatée. Les ions cuivre ainsi formés peuvent alors migrer dans le diélectrique (après franchissement de la barrière en TaN/Ta) et former un chemin de percolation.

Toutefois, par un suivi TEM in-situ de la dégradation du diélectrique, Yeap et al. ont montré que le claquage n'est pas lié à la diffusion du cuivre dans le diélectrique [Yeap2013].

Densification du diélectrique à l'interface supérieure La CMP entraîne une dégradation de l'interface supérieure du diélectrique. Le matériau est comprimé par le mouvement d'abrasion, ce qui entraîne une densification et donc une augmentation de la permittivité dans cette zone. La constante diélectrique globale du matériau est modifiée.

Le contact entre l'interface du diélectrique et les pads servant à la CMP crée de nombreux défauts à la surface du diélectrique favorisant le passage du courant dans cette zone. De plus, de par la forme de la ligne, le champ est maximum à l'interface SiOCH-capping qui est donc le lieu privilégié du claquage de l'oxyde. Après l'étape de polissage, l'interface dégradée du diélectrique amène à une réduction de sa durée de vie [Konishi2005, Chapelon2008, Liu2009, Hsieh2013].

1.2.3.B Dégradations liées à la gravure des lignes

Déplétion en Carbone des flancs Aimadeddine a démontré que les flancs du diélectrique en contact avec le cuivre ont une permittivité plus élevée que le reste du diélectrique car ils sont dégradés par la gravure de l'isolant avant le dépôt de métal [Aimadeddine2008]. Cet effet est accru par la nécessité de densifier les flancs des tranchées afin de garantir l'intégrité de la barrière de

TaN/Ta. En effet, la modification des flancs du diélectrique par les étapes de gravure et de nettoyage se traduit par une déplétion en carbone. Or d'après Yang et al [Yang2005a], l'absence de carbone facilite la migration de la barrière en tantale dans le diélectrique en empêchant la formation de liaisons Ta-C. L'épaisseur de la barrière diminuant de génération en génération, la diffusion limite son intégrité. Cette protection ayant pour but d'empêcher la diffusion du cuivre dans le diélectrique, sa continuité est donc cruciale.

Impact de la porosité La fiabilité de la barrière est également compromise par la présence de pores dans le matériau. Aimadeddine a ainsi mis en évidence la complète disparition de la barrière dans les pores du diélectrique lorsque la porosité est de 26% et la taille des pores de 1,2 nm. De manière plus générale, il note que la qualité de la barrière est largement dégradée avec l'augmentation de la porosité et que de fait, le confinement du cuivre n'est plus assuré. Ce phénomène est d'autant plus marqué que l'épaisseur de la barrière diminue avec chaque nœud technologique. La fiabilité du diélectrique diminue donc de génération en génération [Aimadeddine2008]. Cette constatation a été confirmée par simulation [Yanovitskaya2003].

Solution : densification des flancs Face à ces contraintes, Aimadeddine [Aimadeddine2008] a proposé l'utilisation de plasmas afin de modifier la surface des diélectriques en contact avec la barrière et ainsi limiter sa diffusion. Il a démontré que l'utilisation du plasma CH_4 permet de lutter contre l'appauvrissement des flancs en carbone, et donc de limiter l'augmentation de la permittivité. C'est également ce plasma qui permet de maximiser le champ de claquage. Darnon pense que ces résultats sont obtenus grâce à la densification des flancs obtenue par formation de SiOCH riche en carbone. La barrière de tantale peut ainsi être déposée de manière continue [Darnon2007]. En effet, lorsque le diélectrique est poreux, la barrière doit d'abord remplir les pores avant de réaliser une couche continue. Si l'épaisseur de métal déposée est trop faible, elle ne peut remplir entièrement les pores et la barrière est discontinue.

En densifiant les flancs, la rugosité est moins importante et le métal déposé peut former une couche uniforme.

Toutefois l'exposition des diélectriques SiOCH poreux à des plasmas entraîne une dégradation de la fiabilité. En effet, le matériau est dégradé par le rayonnement UV émis ainsi que par les bombardements ioniques [Nichols2012].

Finalement, toutes ces étapes de fabrication dégradant la permittivité des zones interfaciales du diélectrique, la capacité globale obtenue après intégration est 30% plus élevée que la capacité attendue.

1.3 Fiabilité et caractérisation électrique des diélectriques

L'introduction des diélectriques de type SiOCH avec les derniers nœuds technologiques est un défi important en terme de fiabilité. En effet, ces matériaux possèdent un champ au claquage plus faible que celui du SiO₂, et les champs électriques qui y règnent, augmentent régulièrement. À chaque nœud, la durée de vie du diélectrique diminue, si bien que les modèles d'extrapolation de durée de vie aujourd'hui utilisés doivent être reconsidérés.

Cette section va définir les notions de base de fiabilité, de temps à la défaillance et de durée de vie. Les méthodes de test ainsi que les structures utilisées seront présentées.

1.3.1 Introduction

Il est établi que les produits technologiques développés par l'homme ont une durée de vie finie avant qu'une panne catastrophique n'apparaisse. À partir de cette constatation, il est possible de définir la notion de fiabilité :

La fiabilité est définie comme la probabilité qu'un dispositif remplisse sa mission pendant une période de temps donnée, dans des

conditions données.

L'étude de la fiabilité permet de s'assurer que la durée de vie des produits va être plus longue que la durée ciblée et que le taux de défaillance durant la vie opérationnelle est inférieure au taux cible. Les prédictions de fiabilité font appel à des notions de probabilités puisqu'il est nécessaire de connaître les taux de défaillance de chaque composant pour connaître la probabilité de défaillance du système. Par définition, ces taux de défaillance sont obtenus sur une série d'échantillons de taille limitée et les notions de statistique occupent donc une place primordiale.

Cette caractérisation fait appel à des plans de tests en conditions accélérées afin d'obtenir des résultats dans des temps courts et les résultats obtenus sont ensuite extrapolés aux conditions d'utilisation. Cette extrapolation nécessite de connaître la probabilité cumulée de défaillance à au moins deux conditions distinctes. Les temps à la défaillance obtenus sont ensuite représentés sous forme de distribution de Weibull afin d'être analysés. Cette distribution est un standard industriel et offre une forme simple pour caractériser la fiabilité des produits. Si il est acquis que les conditions accélérées ne changent pas le mécanisme de dégradation, les résultats obtenus peuvent alors être extrapolés vers les conditions d'utilisation pour obtenir une estimation de la durée de vie du produit.

Le taux de défaillance représente le nombre de dispositifs défaillants par unité de temps. L'évolution de ce paramètre durant la vie d'un dispositif suit une courbe en "baignoire" telle que présentée à la figure 1.15, et divisée en trois grandes périodes :

- La première période représente la mortalité infantile et se caractérise par un taux de défaillance en décroissance, correspondant à l'élimination des défauts extrinsèques (1). Ces défauts sont souvent rattachés à des problèmes de process et disparaissent avec la maturité de celui-ci.
- La vie utile du produit se définit par un taux de défaillance très faible ($< \text{ppm/h}$) et relativement constant. Les défauts apparaissant ici sont

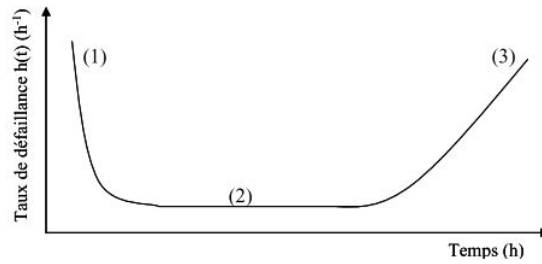


FIGURE 1.15 – Courbe en baignoire représentant l'évolution du taux de défaillance au cours du temps

révélateurs des capacités ultimes des procédés de fabrication. (2)

- Finalement, le taux de défaillance finit par augmenter rapidement avec le temps. C'est la phase de vieillissement représentative du mécanisme de défaillance intrinsèque (usure) (3). Le but étant bien entendu que cette phase caractéristique soit repoussée aussi loin que possible dans le temps.

1.3.2 Test et structures de tests pour l'étude du diélectrique

Comme rappelé dans la section précédente, la fiabilité d'un dispositif est sa capacité à fonctionner correctement pendant un temps donné dans un environnement donné. Dans le cas du diélectrique, il est important qu'il conserve ses propriétés isolantes pendant toute sa durée de fonctionnement.

L'étude de la fiabilité de ce matériau consistera à le caractériser à l'issue des étapes de fabrication puis étudier sa dégradation sous une contrainte électrique afin d'en déduire sa durée de vie.

1.3.2.A Structures de tests

Les peignes interdigités Contrairement aux autres diélectriques de la microélectronique (oxyde de grille et diélectriques des capacités MIM par exemple), il n'est pas possible de caractériser directement les diélectriques intermétalliques. Des structures particulières doivent donc être intégrées sur le wafer. Ces structures permettront une étude des propriétés électriques et de la fiabilité de ces matériaux.

1. Contexte de l'étude

L'ensemble de test le plus simple est constitué de peignes interdigités formant des capacités Métal-Isolants-Métal (MIM) sur un même niveau de métal. Elles peuvent parfois être utilisées verticalement avec 2 niveaux de métal consécutifs.

La figure 1.16 présente ces structures ainsi que leurs dimensions caractéristiques :

- L correspond à la longueur de métal en vis à vis, ce qui représente le périmètre de diélectrique testé,
- S est l'espacement entre les lignes de métal,
- W est la largeur de la ligne de métal.

La table 1.5 présente l'espacement minimal entre deux lignes d'interconnexion pour les technologies avancées utilisées dans ce manuscrit. Le périmètre généralement testé est compris entre quelques millimètres et quelques mètres.

TABLE 1.5 – Espacement minimal entre deux lignes d'interconnexion dans les technologies avancées.

Nœud	45 nm	40 nm	32 nm	28 nm
Espacement	70 nm	63 nm	50 nm	45 nm

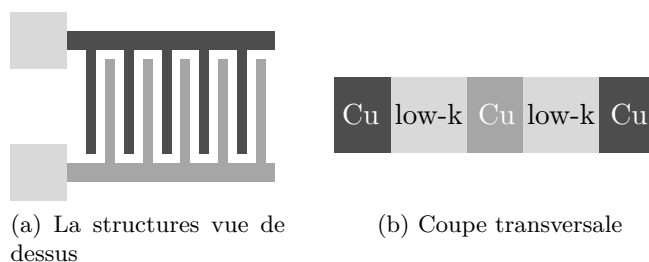


FIGURE 1.16 – Représentation schématique de la structure de test [Vilmay2010]

Les peignes serpentins Les peignes serpentins sont également utilisés afin d’étudier la fiabilité du diélectrique. Ils sont constitués d’une structure de type peignes interdigités telle que présentée dans la section précédente, séparés par un serpentin de métal (figure 1.17). La différence de potentiel nécessaire à l’étude de la durée de vie du diélectrique se situe cette fois entre le serpentin et les peignes. Dans le cadre de notre étude, cette structure sera utilisée afin de localiser la position du spot de claquage.

Les peignes serpentins ont également été utilisés dans le passé pour étudier les interactions électromigration–TDDB. Dans ce cas là, le serpentin est soumis au passage d’un fort courant afin de faire électromigrer le cuivre, puis l’étude de la fiabilité du diélectrique est réalisée. Li et al. [Li2007] ont ainsi pu démontrer que l’électromigration diminue la durée de vie du diélectrique.

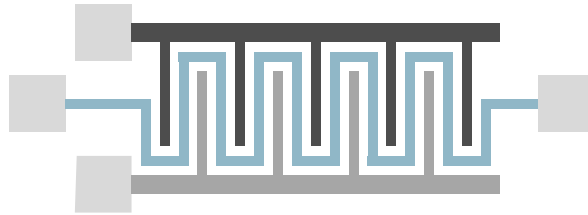


FIGURE 1.17 – Les structures de tests peignes serpentins

Mise en parallèle des structures de test Afin de réduire le temps de test et d’augmenter l’échantillonnage, une mise en parallèle des structures de test s’impose. La solution proposée par PDF Solution [Hess2003] consiste à réaliser une matrice passive (c’est à dire sans adressage logique) telle que présentée sur la figure 1.18. En appliquant une différence de tension entre les “word-lines” et les “bit-lines”, toutes les structures sont stressées en même temps à la même tension. Il est ensuite possible de caractériser chaque structure indépendamment les unes des autres en appliquant une différence de potentiel entre la “word-line” et la “bit-line” concernée selon la méthodologie décrite sur la figure 1.19. En utilisant tous les plots de contact d’une scribe, il est alors possible de tester simultanément plus d’une centaine de structures.

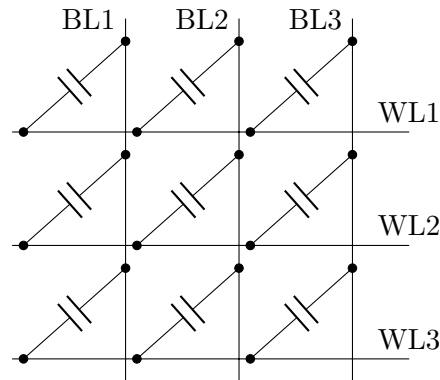


FIGURE 1.18 – Configuration en matrice passive 3x3 permettant le test et la caractérisation de 9 structures simultanément.

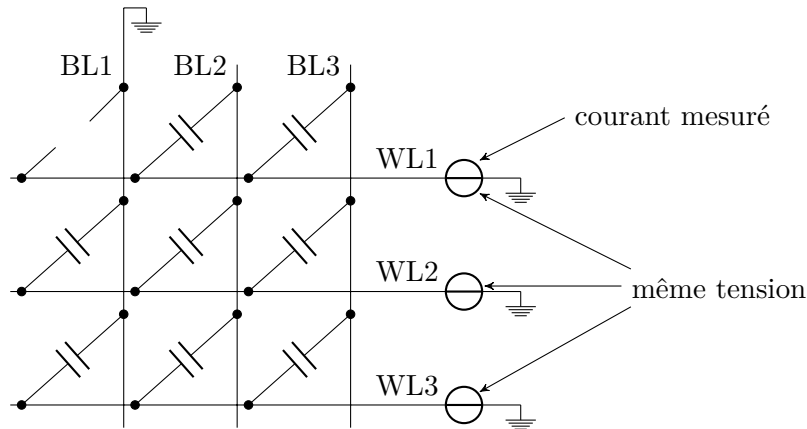


FIGURE 1.19 – Méthodologie permettant la mesure de la structure supérieure gauche entre la “Bit-line” 1 et la “word-line” 1.

1.3.2.B Méthodes de caractérisation électrique

L'étude de la fiabilité des diélectriques est réalisée grâce à des tests de vieillissement accélérés. En effet, dans les conditions nominales d'utilisation, la durée de vie garantie du produit est d'une dizaine d'années. En élevant la température, la tension ou le courant d'utilisation, la défaillance survient plus rapidement. Il est alors possible d'étudier les mécanismes de défaillance dans des délais raisonnables. La durée de vie théorique à la tension d'utilisation est obtenue par extrapolation grâce à un modèle de durée de vie.

Il existe deux méthodes de test de fiabilité électrique pour les diélectriques

du Back-End.

Rampe linéaire en tension Les LRVS (Linear Ramped Voltage Stress) sont des tests généralement rapides qui permettent d'obtenir la tension de claquage du diélectrique (Voltage to Breakdown : V_{BD}). Si cette méthode permet d'avoir une idée relativement bonne de la robustesse du diélectrique, le V_{BD} n'est pas facilement corrélable avec la durée de vie puisque des hypothèses supplémentaires doivent être faites [Berman1981]. Toutefois, cette méthode permet de comparer facilement différents diélectriques ou l'impact de différents procédés de fabrication.

Les travaux de Kerber réalisés sur l'oxyde de grille [Kerber2009] tendent à montrer qu'il serait possible de corréler rampes de tension avec les stress à tension constante. À partir de quelques rampes à faible vitesse, de nombreuses informations concernant la fiabilité des diélectriques pourraient alors être extraites. Le calcul nécessite toutefois la connaissance des pentes de Weibull des deux types de distribution (V_{BD} et t_{BD}). De fait, il est nécessaire d'avoir tout de même réalisé des tests à tension constante pour pouvoir transformer les résultats obtenus avec des LRVS en temps à la défaillance à tension constante.

Application d'une contrainte constante Cette méthode de test consiste à appliquer une contrainte plus ou moins importante sur le diélectrique et à suivre l'évolution de ses propriétés (courant de fuite, capacité...) au cours du temps. Le temps au claquage est relevé en fonction du stress appliqué et permet la détermination de la durée de vie à la tension d'opération par extrapolation.

Deux types de contraintes sont utilisées pour tester la fiabilité :

- Test CCS ou test à courant constant : le courant dans la structure est fixé et la variation de tension au cours du temps est mesurée.
- Test CVS ou test à tension constante : la tension est fixée et c'est la variation du courant qui est mesurée.

Grâce à ces deux types de test, il est possible d'obtenir avec une bonne précision le temps à la défaillance et des informations sur la dégradation du diélectrique au cours du temps. En contrepartie, ces tests se révèlent généralement longs.

De manière plus générale, ces tests peuvent être réalisés avec des signaux alternatifs de période suffisamment courte par rapport à la durée du test.

1.3.2.C Réalisation expérimentale

Un diélectrique est caractérisé par sa capacité et son courant de fuite. Afin d'obtenir ces valeurs, des mesures $C(V)$ et $I(V)$ doivent être réalisées. Les mesures $I(V)$ et $I(t)$ permettent notamment de comprendre l'origine de la fuite et le mécanisme de vieillissement du diélectrique. Dans la suite de cette étude, deux techniques de test différentes seront utilisées. Pour des tests de courte durée, la caractérisation est réalisée directement sur le wafer. Afin de réaliser des tests d'une durée supérieure à quelques heures, une mise en boîtier est réalisée.

Test au niveau wafer Ce sont les tests les plus couramment réalisés. Le wafer est placé sur un banc de test permettant un déplacement contrôlé au micromètre et autorisant la réalisation de test entre -40 et 125°C . Une carte à pointe est utilisée afin de relier les instruments de mesure aux structures à tester. Sur ce genre d'équipement, les tests sont généralement réalisés en série même s'il est possible d'en paralléliser certains grâce à des structures particulières (matrice passive, structures répétées sur les barrettes de test). Les tests réalisés sur ces bancs excèdent rarement quelques heures afin d'obtenir une statistique de résultats satisfaisante dans des temps raisonnables. L'avantage de ce type de test réside dans la non destruction du wafer.

Les mesures de capacité et de courant de fuite sur ces bancs sont réalisées respectivement avec un LCR-mètre HP4285 et par des SMU de type HP5054. Quelques mesures de fuite ont été réalisées avec un B1500 de Agilent.

Test en boîtier Afin de permettre la réalisation de test d'une durée supérieure à la journée, une mise en boîtier s'impose. Le wafer est alors découpé afin de permettre l'extraction des barrettes de test désirées. Celles-ci sont ensuite placées dans un boîtier en céramique et des fils d'or permettent la connexion entre les pattes du boîtier et les structures de test.

Des étuves permettant de tester jusqu'à 16 boîtiers sont utilisées afin de réaliser les tests en parallèle. La température est comprise entre 35 et 350°C et les tests peuvent durer plusieurs mois. Chaque structure est mesurée indépendamment des autres. Tökey et al. ne notent pas de différence de durée de vie entre des tests en boîtier et des tests sur wafer [Tokei2008].

L'inconvénient majeur de cette méthode est qu'il nécessite une destruction du wafer afin de réaliser le prélèvement des structures.

1.3.2.D Critère de défaillance

La défaillance du diélectrique est marquée par un claquage électrique, c'est-à-dire par la perte des propriétés isolantes du matériau.

Physiquement, ce claquage correspond à la formation d'un chemin de conduction (ou de percolation) entre les deux électrodes. Cette formation est rendue possible par la création de défauts dans le diélectrique au cours du stress [Degraeve1998]. Ces défauts sont générés dans le volume du matériau et lorsqu'ils sont tous interconnectés, un chemin de percolation se forme et le diélectrique claque par effet Joule (figures 1.20 et 1.21).

Une caractéristique remarquable de ce modèle est d'être relié à une loi de Weibull et d'expliquer parfaitement l'aspect statistique du claquage.

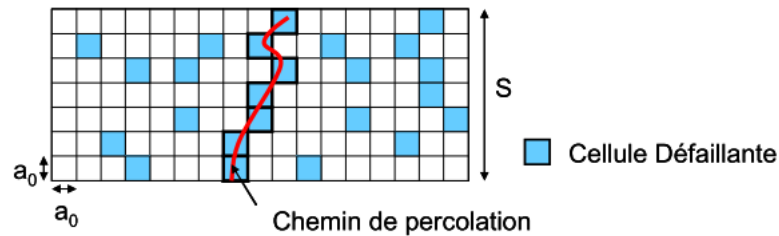


FIGURE 1.20 – Représentation schématique de la création d'un chemin de percolation durant un stress électrique. [Vilmay2010]

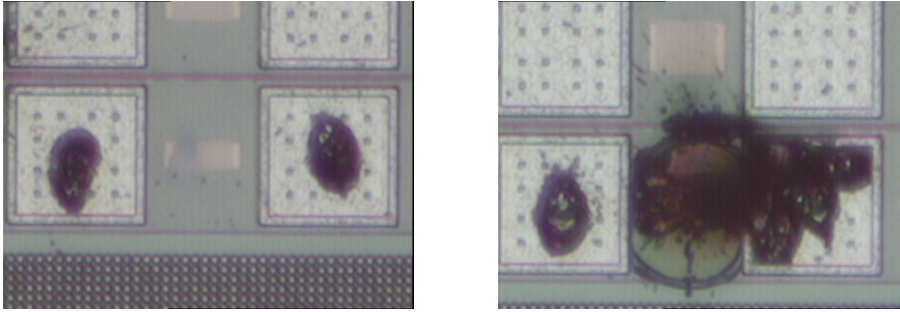


FIGURE 1.21 – Observations au microscope optique de structures claquées. À droite, le claquage fortement exothermique dépasse largement de la structure de test.

Le temps de claquage est mesuré lorsque l'on observe une augmentation ou une diminution brusque du courant de fuite lors d'un test CVS (figure 1.22). La diminution du courant correspond à la fonte d'une amenée de courant consécutivement à une élévation excessive du courant en son sein et liée au claquage du diélectrique. Pour les tests CCS, ce temps est obtenu pour une variation franche de la tension.

1.3.3 Notion de base de fiabilité

1.3.3.A Statistique pour l'étude des défaillances des diélectriques

Définition des fonctions PDF et CDF Comme expliqué précédemment, une approche statistique de la défaillance est nécessaire à la compréhension des mécanismes de défaillance des produits.

Le temps à la défaillance étant naturellement dispersé : deux composants identiques, fabriqués de la même manière, n'auront pas le même temps à la défaillance sous une contrainte rigoureusement identique. Il est donc extrêmement important de ne plus travailler avec une notion de temps à la défaillance mais à l'aide d'une probabilité de défaillance pour un temps donné.

La fonction de densité de probabilité de défaillance $f(t)$ (ou PDF : probability density function) représente la variation de la probabilité de défaillance

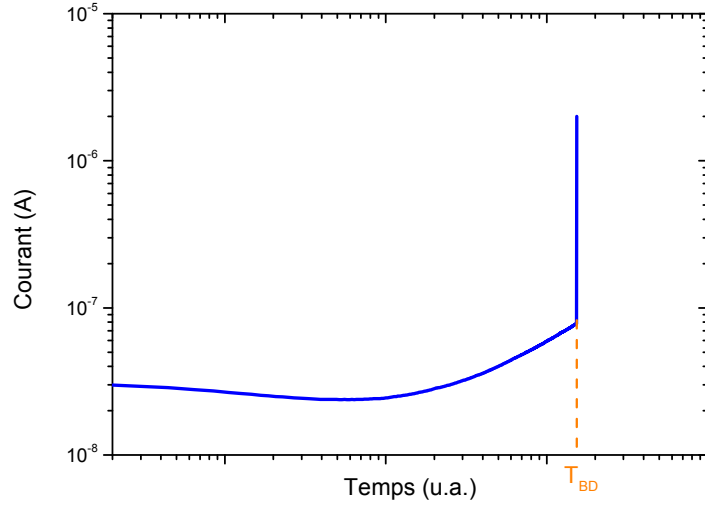


FIGURE 1.22 – Évolution caractéristique du courant au cours d'un stress à tension constante. Le temps au claquage est détecté par la variation brusque du courant.

en fonction du temps. Elle donne la probabilité qu'un système défaille entre un temps t et un temps $t + dt$.

L'intégration de la fonction de densité de probabilité donne la fonction de distribution cumulée de défaillance $F(t)$ (encore nommée CDF : cumulative distribution function). Elle donne la probabilité qu'un système ait défailli à un temps t :

$$F(t) = \int_0^t f(t) \cdot dt \quad (1.27)$$

Loi de Weibull La distribution de Weibull est une distribution utilisée par les ingénieurs en fiabilité pour représenter de nombreux systèmes. C'est une distribution de choix pour les systèmes possédant de nombreux éléments identiques ayant tous la même probabilité de défaillance et dont la défaillance de l'élément le plus faible entraîne la défaillance du système. En fonction des paramètres choisis, la loi de Weibull permet de décrire toutes les parties de la courbe en baignoire.

La fonction de densité de probabilité est donnée par la relation :

$$f(t) = (\beta/t)(t/\varphi)^\beta \exp \left[-(t/\varphi)^\beta \right] \quad (1.28)$$

Par intégration de la relation précédente, il est possible d'exprimer la fonction de distribution cumulée :

$$F(t) = \int_0^t f(x) \cdot dx = 1 - \exp \left[-(t/\varphi)^\beta \right] \quad (1.29)$$

Ces fonctions sont définies pour $t \geq 0$. Une représentation de la fonction de densité et de la fonction de distribution cumulée est proposée sur les figures 1.23 et 1.24.

En introduisant deux fois le logarithme, il est possible de linéariser la relation précédente :

$$\ln [-\ln [1 - F(t)]] = \beta \ln t - \beta \ln \varphi \quad (1.30)$$

Le terme de gauche est appelé “Weibit”. Le tracé de ce terme en fonction de $\ln(t)$ est une droite.

Les deux paramètres caractéristiques d'une distribution de Weibull sont la pente β et le temps caractéristique φ . Au temps $t=\varphi$, l'équation 1.29 devient

$$F(t) = 1 - \exp (-[\varphi/\varphi]^\beta) = 1 - e^{-1} = 0,632$$

ce qui signifie que pour $t = \varphi$, 63,2% de la population est défaillante.

Le deuxième paramètre caractéristique, la pente β est le reflet de la dispersion des mesures. En fonction de la valeur de β , le taux de défaillance représente une partie de la courbe en baignoire :

- $\beta < 1$: le taux de défaillance est décroissant,
- $\beta = 1$: le taux de défaillance est constant,
- $\beta > 1$: le taux de défaillance est croissant.

Distribution log-normale ou Weibull ? Si la théorie semble imposer l'utilisation d'une distribution de Weibull pour le claquage de l'oxyde (répétition d'éléments identiques dont la défaillance de l'un entraîne la défaillance du système), Chen et al. considèrent que les données expérimentales sont mieux décrites par une loi log-normale [Chen2007]. Toutefois, ces mêmes auteurs notent qu'en utilisant une loi log-normale, il est impossible d'estimer la durée

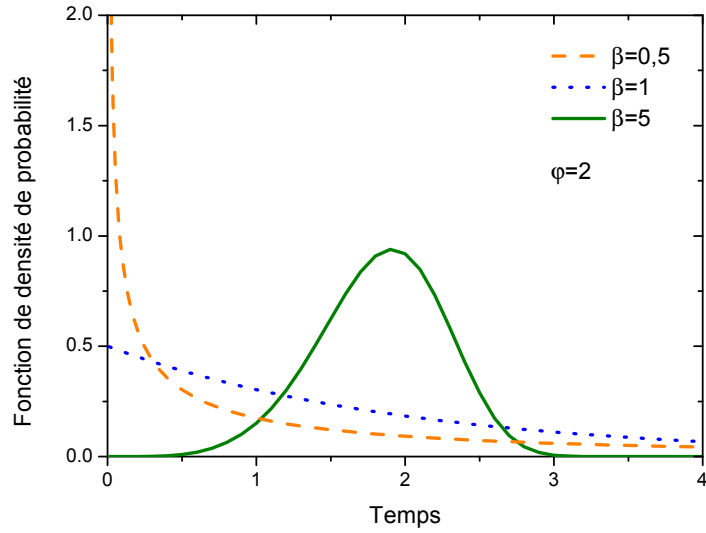


FIGURE 1.23 – Représentation de la PDF pour la distribution de Weibull avec 3 valeurs du paramètre de forme β et un temps caractéristique ϕ de 2 [Strong2009].

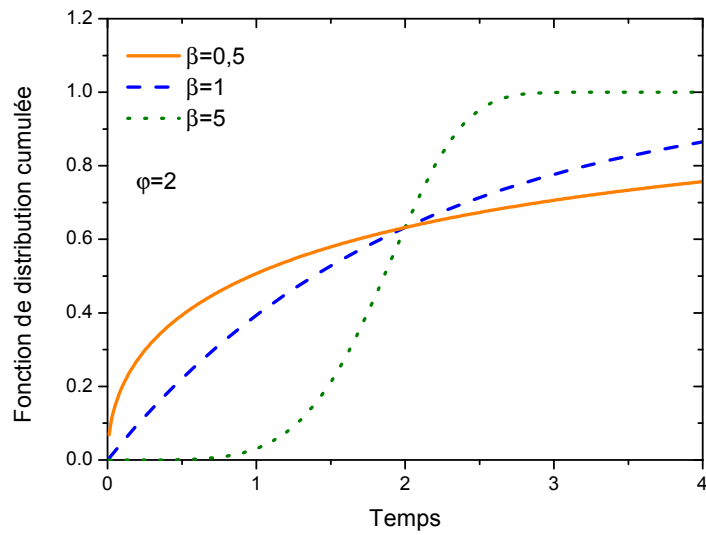


FIGURE 1.24 – Représentation de la CDF pour la distribution de Weibull avec 3 valeurs du paramètre de forme β et un temps caractéristique ϕ de 2 [Strong2009].

de vie d'une structure en connaissant celle d'une structure de longueur différente. Cette opération est en revanche réalisable à l'aide d'une loi de Weibull [Wu2000a]. De plus, en utilisant un échantillonnage important, Wu a démontré qu'il n'existait pas de variation entre les données expérimentales et la loi de Weibull aux faibles taux de défaillance. En revanche, un écart entre les données et le modèle est observé avec la loi log-normale [Wu2000b]. Il existe actuellement un consensus de la communauté scientifique pour l'utilisation de la loi de Weibull dans le cadre de l'étude du claquage des oxydes.

Estimateur de fraction Afin de pouvoir tracer des distributions de probabilités cumulées, il est nécessaire de définir un estimateur de fraction. Pour une distribution cumulée, le plus simple serait sans doute de tracer le pourcentage de défaillance en fonction du temps. Mais cela impliquerait d'avoir un point à 100% de défaillance, ce qui dans un graphique logarithmique n'est pas envisageable. Pour palier ce problème, les points de traçage sont généralement définis par la relation suivante :

$$F(t_i) = \frac{i}{n+1} \quad (1.31)$$

avec n le nombre total de points et i le point considéré. Deux autres relations sont également employées :

$$F(t_i) = \frac{i - 1/2}{n} \quad (1.32)$$

et

$$F(t_i) = \frac{i - 0,3}{n + 0,4} \quad (1.33)$$

Lorsque le nombre d'échantillons considéré est grand, aucune différence significative n'est observée entre ces trois méthodes.

1.3.3.B Extrapolation en surface

La réalisation de structures de tests ayant la même longueur qu'un produit n'est pas réaliste. Il est donc nécessaire d'extrapoler les résultats obtenus sur des structures de petites tailles vers les dimensions des produits. Cette opération peut être réalisée grâce à la statistique de Weibull, associée à la théorie

de la percolation. Suñé [Sune2001] suppose qu'il est nécessaire d'obtenir une densité critique de défauts, N_{BD} afin de générer un claquage et que cette densité critique suit un formalisme de Poisson. Il peut alors exprimer cette densité critique en fonction de la surface comme étant :

$$N_{BD} = \frac{1}{a^3} \exp \left(-\beta \ln \left(\frac{S}{a_0^2} \right) \right) \quad (1.34)$$

avec S la surface du diélectrique, β la pente de Weibull et a_0 la taille des défauts.

Puisque le temps au claquage est directement proportionnel au nombre de défauts dans le diélectrique et si l'apparition des défauts est aléatoire dans le volume du matériau, il apparaît que :

$$\frac{TTF_1}{TTF_2} = \left(\frac{S_2}{S_1} \right)^{1/\beta} \quad (1.35)$$

ce qui est similaire à la loi de Poisson.

Si ce travail a été réalisé sur les oxydes de grille, Chen a démontré qu'il restait parfaitement valable dans les diélectriques low- κ [Chen2007]. Dans le cas des diélectriques testés à STMicroelectronics, ce formalisme reste valable. Un exemple est présenté à la figure 1.25.

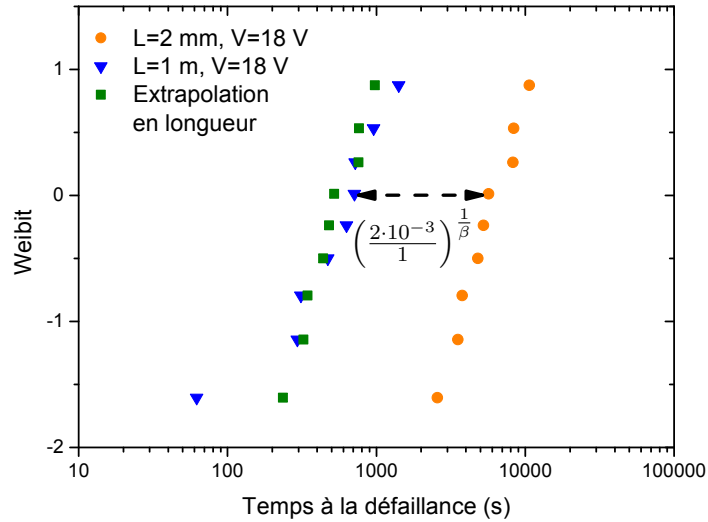


FIGURE 1.25 – Illustration expérimentale de l'extrapolation en longueur des distributions de Weibull du temps à la défaillance. (SiOCH poreux, $T=125^\circ\text{C}$).

1.3.3.C Extrapolation en fonction du taux de défaillance

Le développement des modèles de durée de vie et plus généralement l'étude de la fiabilité des diélectriques est réalisée en utilisant le temps à 63% de défaillance, point le plus précis de la distribution. Pour le client, la problématique est différente, puisqu'il souhaite n'avoir aucune défaillance pendant une durée très longue. Pour cela, des spécifications sont imposées au fabricant de semiconducteur. Généralement le taux de défaillance recherché est de quelques parties par million (ppm) pour 10 ans d'utilisation.

À l'aide de la statistique de Weibull, il est possible d'extrapoler les durées de vie obtenues expérimentalement vers les très faibles taux de défaillance (figure 1.26). À partir d'un taux de défaillance F_1 connu, il est possible d'obtenir la durée de vie pour un taux de défaillance F quelconque à partir de l'équation suivante :

$$TTF(F) = TTF(F_1) \cdot \exp\left(\frac{\ln(-\ln(1-F)) - \ln(-\ln(1-F_1))}{\beta}\right) \quad (1.36)$$

La figure 1.26 est une illustration de l'importance de la pente de Weibull. En effet pour un niveau de défaillance donné (par exemple 0.1%), la durée de vie est d'autant plus longue que la pente de Weibull, β est forte. L'objectif est donc d'obtenir la pente de Weibull la plus importante. Pour cela, un processus de fabrication optimisé est nécessaire. En effet, β étant lié aux propriétés du matériau, il est constant pour une épaisseur donnée. Seules les variations process qui impactent le claquage changent la pente de Weibull.

1.3.4 Modèle de durée de vie pour les diélectriques intermétalliques

Afin d'estimer la durée de vie d'un produit à la tension d'utilisation à partir des durées de vie obtenues à fortes tensions, un modèle de durée de vie est nécessaire. Plusieurs ont été proposés et justifiés dans la littérature au fil des années, certains étant plus pessimistes que d'autres aux bas champs, mais tous étant très cohérents avec les résultats des tests accélérés. Pourtant le choix puis l'utilisation du bon modèle est crucial car la différence de durée

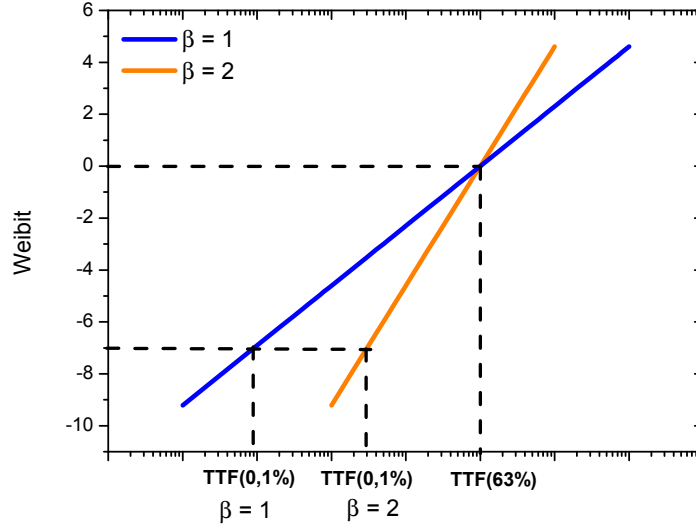


FIGURE 1.26 – Illustration de l'importance de la pente de Weibull sur l'extrapolation vers les faibles taux de défaillance.

de vie aux faibles tensions entre deux modèles peut varier de plusieurs décades comme illustré sur la figure 1.27.

La réduction de l'espacement entre les lignes de métal ne s'étant pas accompagnée d'une réduction aussi importante des tensions appliquées, le champ électrique subi par les diélectriques augmente avec chaque nœud technologique. Par conséquent, la durée de vie se réduit drastiquement à chaque nouvelle génération et il est crucial de reconsidérer le choix du modèle de durée de vie afin d'utiliser le modèle le plus réaliste possible et non plus un modèle trop pessimiste. Du choix de ce modèle, découle la nécessité ou non de réaliser des améliorations du process.

1.3.4.A Les modèles proposés dans la littérature

Dans la littérature, quatre mécanismes sont envisagés afin d'expliquer la dégradation du diélectrique et en utilisant ces différents mécanismes, différents modèles de durée de vie ont été proposés. Les modèles les plus couramment cités dans la littérature sont les suivants :

- modèle en E ($t_{63\%} \sim \exp(\gamma E)$)
- modèle en \sqrt{E} ($t_{63\%} \sim \exp(\gamma \sqrt{E})$)

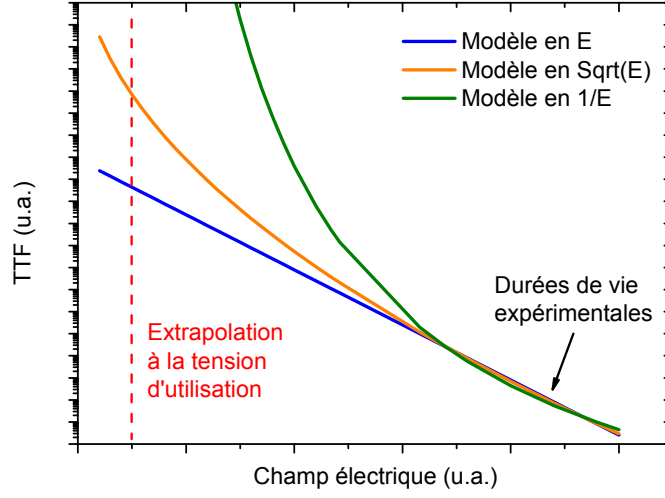


FIGURE 1.27 – Impact du choix du modèle sur la durée de vie extrapolée

- modèle en loi de puissance ($t_{63\%} \sim E^n$)
- modèle en $1/E$ ($t_{63\%} \sim \exp(\gamma/E)$)
- modèle de dégradation par impact ($t_{63\%} \sim A \exp(\gamma E + \alpha/E)$) de Lloyd [Lloyd2005].

Dans les paragraphes suivants, une description de chaque modèle est proposée ainsi que des bases physiques sur lesquelles il repose.

Le modèle en E Ce modèle suppose que la durée de vie du diélectrique est liée au champ électrique E tel que [Noguchi2005] :

$$TTF = A \exp\left(-\frac{E_a}{kT}\right) \exp(-\gamma E) \quad (1.37)$$

avec A , une constante, E_a , l'énergie d'activation (eV), k la constante de Boltzmann, T , la température et γ , le facteur d'accélération.

Pour défendre le modèle en E , il a été supposé que les liaisons du diélectrique pouvaient se briser sous l'action d'un champ électrique [Haase2005, Kim2007] ou encore que la diffusion et la migration du cuivre dans le diélectrique sous l'effet d'un champ électrique forme un chemin de conduction qui amène au claquage [Wu2003]. Wu et al. notent toutefois que la corrélation est moins bonne à faibles champs et Allers remet ce modèle en cause puisqu'il

n'explique pas le fait que la charge ayant traversée le diélectrique entre le début du stress et le claquage est constante [Allers2004].

Le modèle en \sqrt{E} Le modèle en \sqrt{E} se base sur l'observation que les deux principaux phénomènes de conduction observés dans le diélectrique (Poole Frenkel et Émission Schottky) ont une dépendance en \sqrt{E} du courant de fuite [Allers2004, Chen2006, Suzumura2006, Yiang2009]. Ce remplaçant du modèle en E permet d'expliquer que la charge ayant traversée le diélectrique lors du claquage est constante.

Ce modèle est également utilisé dans la cas où le claquage résulte de la migration du cuivre dans le diélectrique puisque la migration a une dépendance en racine [Suzumura2008] :

$$TTF = E^{-1} \exp \left[\frac{q}{k_b T} \left(\phi - \left(\frac{q}{\pi \varepsilon_0 k} \right)^{\frac{1}{2}} \sqrt{E} \right) \right] \quad (1.38)$$

Vilmay [Vilmay2010] a construit un modèle de durée de vie de manière empirique (sans aucune considérations sur un éventuel mécanisme de défaillance) en se basant sur la forte corrélation existant entre le temps à la défaillance et le courant de fuite. Son modèle présente alors une dépendance en \sqrt{E} .

Si ces deux modèles (E et \sqrt{E}) sont physiquement acceptables, il est néanmoins difficile de les différencier aux tensions de stress tant ils décrivent les données expérimentales de manière égale. Des tests à bas champ, de durée très longue (supérieure à 1 an) doivent donc être réalisés afin de les discriminer. Chen et Shinosky ont réalisé ce travail et concluent que le modèle en E ne fonctionne pas avec toute la gamme de champs et que le modèle en \sqrt{E} semble correspondre le mieux [Chen2009a].

Croes et Tökey [Croes2010] ont également réalisé des tests en boîtiers à faibles champs, qu'ils ont corrélés avec des extrapolations obtenues suivant les différents modèles de la littérature. Les durées de vie mesurées lors de ces tests sont nettement supérieures à celles attendues par les modèles E et \sqrt{E} . Les auteurs en ont déduit que ces deux modèles sont trop pessimistes.

Le modèle en $1/E$ Suite à la démonstration du caractère pessimiste du modèle en \sqrt{E} , Zhao propose d'utiliser le modèle en $1/E$ [Zhao2011], ce qui est cohérent avec les travaux de Lloyd [Lloyd2006] mais ne correspond pas aux observations de Haase [Haase2009], de Chen [Chen2011] ou encore de Croes [Croes2011a] qui considèrent qu'à bas champ ce modèle est trop optimiste. Ils conseillent l'utilisation du modèle en \sqrt{E} afin de limiter les erreurs, même si il est convenu que celui-ci est pessimiste.

Les travaux de Zhao [Zhao2011] doivent toutefois être nuancés car ils sont réalisés sur des structures MIS, avec un isolant constitué de SiO_2 non poreux, donc ne correspondant pas aux structures MIM de tests des diélectriques low- κ intermétalliques.

Les modèles en $1/E$ ont généralement été proposés pour décrire la durée de vie de l'oxyde de grille. Ils sont basés sur une création de défaut par collision entre les porteurs et le diélectrique. L'énergie des porteurs provenant alors du champ électrique appliqué.

Le modèle “lucky électron” [Lloyd2005] Partant du constat que ni le modèle en E ni celui en $1/E$ ne sont satisfaisants aux conditions d'utilisation, Lloyd a proposé en 2005 un modèle faisant l'hypothèse que les électrons présents dans le diélectrique sont accélérés par le champ, acquièrent une énergie et finalement rentrent en collision avec le matériau et génèrent un défaut si l'énergie est suffisante. Ces défauts participent alors au chemin de conduction et donc au claquage et leur création est d'autant plus rapide que le courant est fort.

En se basant sur l'hypothèse que le courant de conduction est de type Poole-Frenkel et que la distribution des distances entre collision est de type exponentielle, ce modèle associe une partie en \sqrt{E} et une dépendance en $1/E$. La durée de vie du diélectrique s'exprime alors selon la relation suivante :

$$\tau = \frac{B}{E} \exp \left(-\gamma \sqrt{E} + \frac{\alpha}{E} \right) \quad (1.39)$$

avec

$$B = \frac{(N_f - N_0)}{A} .$$

N_0 et N_f représentent respectivement le nombre de défauts présents initialement et présent lors du claquage. A et γ proviennent du modèle de Poole-Frenkel. Les calculs détaillés sont disponibles dans la partie 4.1.2.

Ce modèle semble le plus cohérent pour le calcul de la durée de vie [Croes2013].

Modèle en loi de puissance Ce modèle purement mathématique peut se transformer en tous les autres modèles par simple variation de l'exposant n . Cette grande souplesse lui permet de modéliser facilement les données expérimentales. Il n'est basé sur aucune considération physique mais sa simplicité permet de faciliter les calculs. Croes propose donc de le garder en complément pour faciliter le travail d'extrapolation [Croes2013].

1.3.4.B Domaine de validité du modèle

Afin de pouvoir estimer la durée de vie du diélectrique à la tension d'opération à l'aide d'un modèle conçu à forts champs, il est nécessaire que le mode de dégradation soit identique à bas champ et à fort champ. Selon, Croes et al., cette caractéristique n'est pas vraie et le mode de défaillance ne serait pas le même dans les deux régions [Croes2008, Croes2011]. Ce problème avait déjà été reporté par Lloyd en 2006 [Lloyd2006] et est confirmé par Chen et al. [Chen2011]. Pour Croes, le mécanisme de dégradation n'est pas le même en fonction du type de stress appliqué. À bas champs, la dégradation serait liée à la diffusion du cuivre, plus marquée. Le comportement au moment du claquage est moins abrupte, plus bruité. La conclusion de l'étude serait que la diffusion du cuivre est plus apparente à bas champ alors qu'à fort champ, la dégradation est dominée par le courant de fuite.

Il est extrêmement important de noter que ces résultats sont obtenus sur des structures modifiées, avec notamment une absence de barrière en TaN/Ta dont le but est d'empêcher la diffusion du cuivre dans le diélectrique. Une étude ayant conclu que le cuivre n'a pas d'impact sur le claquage du diélectrique dans

le cadre du process STMicroelectronics puisque nos structures embarquent des barrières antidiffusion en TaN/Ta [Vilmay2010], nous pouvons donc considérer que le mécanisme de dégradation est le même à bas champ et à fort champ pour nos échantillons. Ce point sera rediscuté dans le chapitre 3 et notamment dans les sections 3.3 et 3.4.

1.4 Conclusion

Ce premier chapitre a justifié l'utilisation des diélectriques low- κ poreux comme isolant des interconnexions afin de diminuer l'impact de ces capacités parasites sur la transmission du signal. Dans ces isolants, l'augmentation du courant de fuite amène à une diminution de la fiabilité et donc à une réduction de la durée de vie.

Ce chapitre a introduit les notions essentielles à l'étude de la fiabilité de ces matériaux. Les tests couramment réalisés ainsi que les structures de test utilisées ont été présentés. Ce chapitre s'est conclu sur des notions de statistiques associées à une présentation des différents modèles de durée de vie.

À l'aide de méthodes conventionnelles de caractérisation (mesure de capacité ou de fuite), le chapitre 2 présente une caractérisation du matériau et démontrera son mécanisme de conduction. Le chapitre 3 introduit les premiers éléments de fiabilité et le mécanisme de dégradation sera mis en évidence. Un modèle de durée de vie sera présenté dans le chapitre 4 avant qu'une étude approfondie de ses propriétés mathématiques soit réalisée dans le chapitre 5.

Caractérisation électrique du diélectrique low- κ

Ce second chapitre introduit la caractérisation électrique des matériaux diélectriques. La première partie présente les mécanismes de conduction prépondérants dans les diélectriques. La conduction dans les diélectriques poreux SiOCH est alors décrite. Dans un second temps, l'évolution des paramètres physiques (capacité, fuite) au cours du stress est exposée. Finalement, le comportement du diélectrique lors du claquage sera introduit. Une étude statistique de la localisation du site de claquage à l'aide d'une structure dédiée est proposée.

Sommaire

2.1	Mécanismes de conduction dans les diélectriques low- κ . .	65
2.1.1	Introduction	65
2.1.2	Les modes de conduction limités par l'interface . .	67
2.1.3	Les modes de conduction limités par le volume . .	69
2.1.4	Mise en évidence du mode de conduction dans les diélectriques poreux	77
2.2	Évolution des paramètres physiques lors du stress électrique	81
2.2.1	Mise en évidence du piégeage de charges dans le diélectrique	81
2.2.2	Déformation de la bande de conduction par le pié- geage	83
2.3	Comportement du diélectrique lors du claquage	85
2.3.1	Observation à l'oscilloscope du claquage	85
2.3.2	Localisation du spot de claquage dans la structure	86
2.4	Conclusion	97

2.1 Mécanismes de conduction dans les diélectriques low-k

Le chapitre 1 a introduit la nécessité de réaliser une caractérisation électrique complète du diélectrique afin d'obtenir des informations importantes sur les mécanismes physiques se produisant dans le matériau.

Il est possible de distinguer deux paramètres élémentaires qualifiant un diélectrique :

- le courant de fuite, lié au mécanisme de conduction. Ce courant qualifie la dégradation du matériau.
- la capacité. Elle est une image de la performance du diélectrique.

Ces paramètres sont liés à des caractéristiques physiques du matériau :

- sa permittivité ε_r ,
- son angle de perte δ . Le facteur de dissipation diélectrique, $\tan \delta$, est représentatif de la qualité du diélectrique. Plus il est faible, plus le matériau est isolant.
- son champ de claquage (encore appelée rigidité diélectrique),
- sa densité et distribution de pièges à la surface et dans le volume du diélectrique.

Afin de mieux comprendre la dégradation du matériau au cours d'un stress électrique, il est donc important d'étudier les mécanismes de conduction dans le diélectrique mais également d'étudier la variation de la capacité et du courant de fuite au cours du stress.

2.1.1 Introduction

Idéalement, aucun courant ne devrait pouvoir traverser un diélectrique. Dans la réalité, lorsque qu'une tension est appliquée aux bornes de ces matériaux, un courant de fuite apparaît en leurs seins et évolue au cours du temps selon quatre phases (figure 2.1) :

- dans un premier temps, une décroissance est observée. Elle peut être rattachée à divers mécanismes en fonction de la nature du diélectrique

comme le piégeage ou à des phénomènes de polarisation intervenant dans le matériau (1).

- Suit un palier correspondant au courant de conduction (courant direct) (2).
- La dégradation du matériau entraîne une croissance du courant (3).
- Enfin le diélectrique claque et le courant augmente (ou diminue, dans le cas où les amenées de courant fondent) brusquement. Le claquage est le résultat d'un emballement thermique au sein du matériau. Le passage du courant entraîne une élévation de la température par effet Joule, ce qui amène à une élévation du courant de fuite. Cet emballement entraîne finalement une forte libération d'énergie, et une dégradation irréversible du matériau. Le diélectrique n'est plus isolant (4).

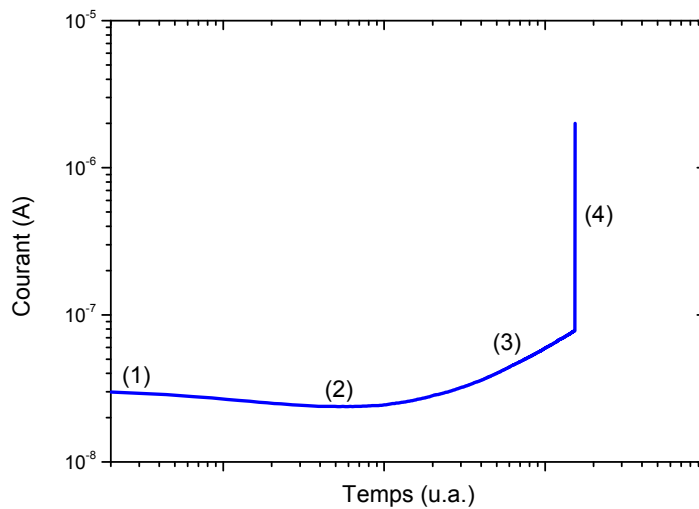


FIGURE 2.1 – Évolution caractéristique du courant de fuite dans un diélectrique soumis à une contrainte électrique

L'étude des mécanismes de conduction dans les diélectriques apporte de nombreuses informations sur la fiabilité de ces matériaux grâce à la compréhension des phénomènes physiques intervenant dans le volume du matériau ou aux interfaces. Pour qu'il y ait conduction, il doit y avoir injection de charges dans la bande de conduction du matériau. La figure 2.2 représente le profil

des bandes à l'interface métal-diélectrique. En l'absence de champ électrique appliqué, la hauteur de la barrière énergétique entre le métal et le diélectrique (Φ_b) est donnée par le travail de sortie (Φ_M) de l'électron du cuivre vers le vide (E_0) ainsi que par le positionnement de la bande interdite du diélectrique par rapport à l'énergie du vide (défini par l'affinité électronique χ) (figure 2.2a). L'application d'un champ électrique (figure 2.2b) entraîne une modification de la hauteur de la barrière par une courbure de la bande de conduction.

La conduction dans un diélectrique peut être limitée soit par la hauteur de la barrière (limitation par l'interface) soit par le volume. Les différents mécanismes de conduction sont listés et explicités dans les paragraphes suivants.

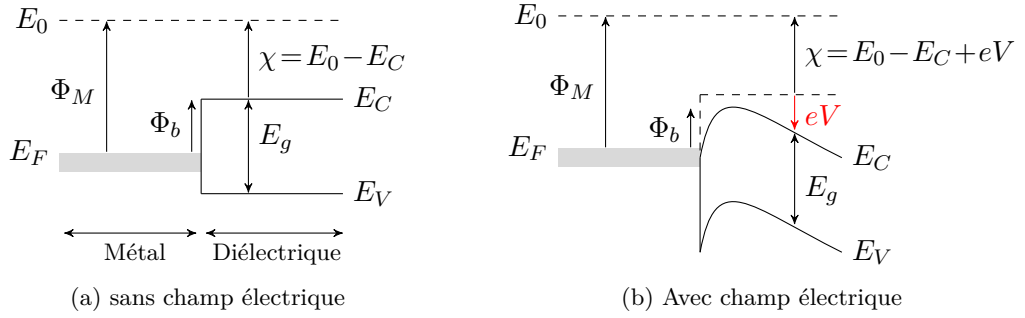


FIGURE 2.2 – Niveaux d'énergie à l'interface métal-diélectrique

2.1.2 Les modes de conduction limités par l'interface

2.1.2.A Le courant tunnel

La mécanique quantique prévoit que si l'épaisseur T_{ox} du diélectrique est suffisamment faible, les électrons peuvent traverser par "effet tunnel".

La tension appliquée aux bornes du diélectrique modifiant la forme de la barrière, deux cas de figure se présentent :

- $eV < \Phi_b$: la barrière est trapézoïdale et la conduction est dite "*Tunnel Direct*" (figure 2.3a). La transition est "isoénergétique" car les porteurs traversent balistiquement la barrière et n'interagissent pas avec le diélectrique. Il n'y a donc pas de perte d'énergie. La densité de courant

est donnée par l'équation suivante :

$$J = \frac{4\pi q m^*}{\hbar^3} \int_{E_F}^{\infty} T(E) \cdot kT \cdot \ln \left(1 + \exp \left(-\frac{E - E_F}{kT} \right) \right) dE \quad (2.1)$$

où E_F est le niveau de fermi du métal et m^* la masse effective du porteur dans le diélectrique.

- $eV > \Phi_b$: la barrière est triangulaire et la conduction est dite “*Fowler-Nordheim*” (figure 2.3b). L'épaisseur de la barrière est définie par le champ E et par sa hauteur Φ_b et non par T_{ox} . Les porteurs la traversent par effet tunnel et transitent dans la bande de conduction du diélectrique. Le transit est diffusif et il est possible qu'ils interagissent avec l'oxyde ce qui les amène à une perte d'énergie. Un piégeage ou une création de défauts peut alors être observé. Pour ce phénomène, la densité de courant s'exprime en fonction du champ électrique et de la hauteur de barrière par :

$$J = \frac{q^2}{8\pi\hbar\phi_b} E^2 \exp \left(-\frac{8\pi\sqrt{2m^*q\phi_b^3}}{3\hbar E} \right) \quad (2.2)$$

Il est intéressant de noter que $\ln(J/E^2)$ varie linéairement en fonction de $1/E$. Ce mécanisme de conduction varie en $\exp(-1/E)$ et est indépendant de la température.

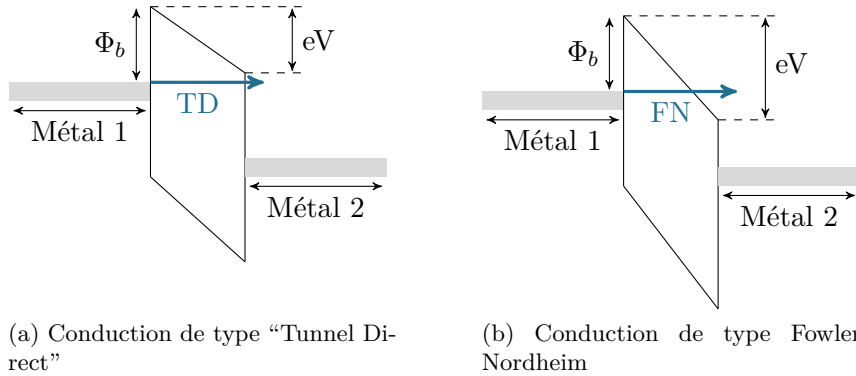


FIGURE 2.3 – Schéma de la bande de conduction dans le cas “Tunnel Direct” et Fowler-Nordheim

2.1.2.B Émission Thermoïonique

Le courant thermoïonique ou émission Schottky, est obtenu par passage d'électrons au-dessus de la barrière ($E_{\text{électron}} > q \cdot \Phi_b$). Comme expliqué à la figure 2.2, l'application d'un champ électrique abaisse la barrière de potentiel et favorise l'injection de charges [Simmons1967]. La nouvelle hauteur de barrière, Φ est exprimée par

$$\Phi = \Phi_B - \beta_{SE} \cdot \sqrt{E} \quad (2.3)$$

où β_{SE} est la constante de Schottky, dont la valeur dépend du diélectrique étudié :

$$\beta_{SE} = \sqrt{\frac{q}{4\pi\epsilon_0\epsilon_r}} \quad (2.4)$$

La densité de courant obtenue par ce mécanisme est définie comme

$$J = A^* T^2 \exp\left(\frac{q(-\phi_b + \beta_{SE} \cdot \sqrt{E})}{kT}\right) \quad (2.5)$$

avec A^* , la constante effective de Richardson :

$$A^* = \frac{4\pi q m^* k^2}{h^3} \quad (2.6)$$

et $A=120 \text{ A}\cdot\text{cm}^{-2}\cdot\text{K}^{-2}$ pour les électrons libres.

Le flux de courant dépend de la température. L'énergie d'activation est donnée par

$$E_a(E) = -\phi_b + \beta_{SE} \cdot \sqrt{E} \quad (2.7)$$

et à une température donnée, le courant observe une variation exponentielle avec \sqrt{E} . La pente de $\ln(J/T^2)$ en fonction de $E^{1/2}$ permet de calculer β_{SE} tandis que la variation de $J(0)$ avec la température permet de déterminer l'énergie d'activation (c'est à dire la hauteur de la barrière ϕ_b). La figure 2.4 schématise le phénomène.

2.1.3 Les modes de conduction limités par le volume

2.1.3.A Conduction Ohmique

À faibles champs (quelques $\text{kV}\cdot\text{cm}^{-1}$), les diélectriques obéissent à la loi d'Ohm et la densité de courant J peut s'exprimer en fonction de la conductivité

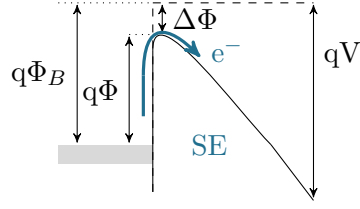


FIGURE 2.4 – Schéma de la bande de conduction pour l'émission Schottky

σ du matériau par

$$J = \sigma \cdot E \quad . \quad (2.8)$$

La conductivité d'un diélectrique est sa capacité à transporter des charges en son volume. Elle est définie par

$$\sigma = q \cdot \mu \cdot n(x) \quad (2.9)$$

avec μ la mobilité des porteurs et $n(x)$ la densité de ces derniers dans le matériau. La mobilité est une caractéristique difficilement maîtrisable car elle varie énormément en fonction de la composition physico-chimique des matériaux. Les étapes de fabrication, les contraintes et les défauts présents dans le diélectrique l'impactent directement.

2.1.3.B Conduction Poole Frenkel

Théorie classique de la conduction de Poole-Frenkel Cette conduction dépend des propriétés volumiques du diélectrique puisqu'elle stipule que si des pièges donneurs sont présents en densité suffisante dans le matériau, la conduction devient possible par émission d'électrons des sites donneurs vers la bande de conduction (figure 2.5).

Pour que l'émission se produise, il faut que le piégeage soit peu profond, ce qui revient à dire que la hauteur de barrière de dépiégeage (Φ_{PF}) doit être inférieure à 1 eV.

Le comportement observé est identique à l'effet Schottky, puisque sous l'action d'un champ électrique, la barrière s'abaisse, ce qui entraîne une variation de courant. En effet, l'énergie nécessaire pour faire passer un électron vers la bande de conduction diminue avec l'abaissement de la barrière et l'ionisation

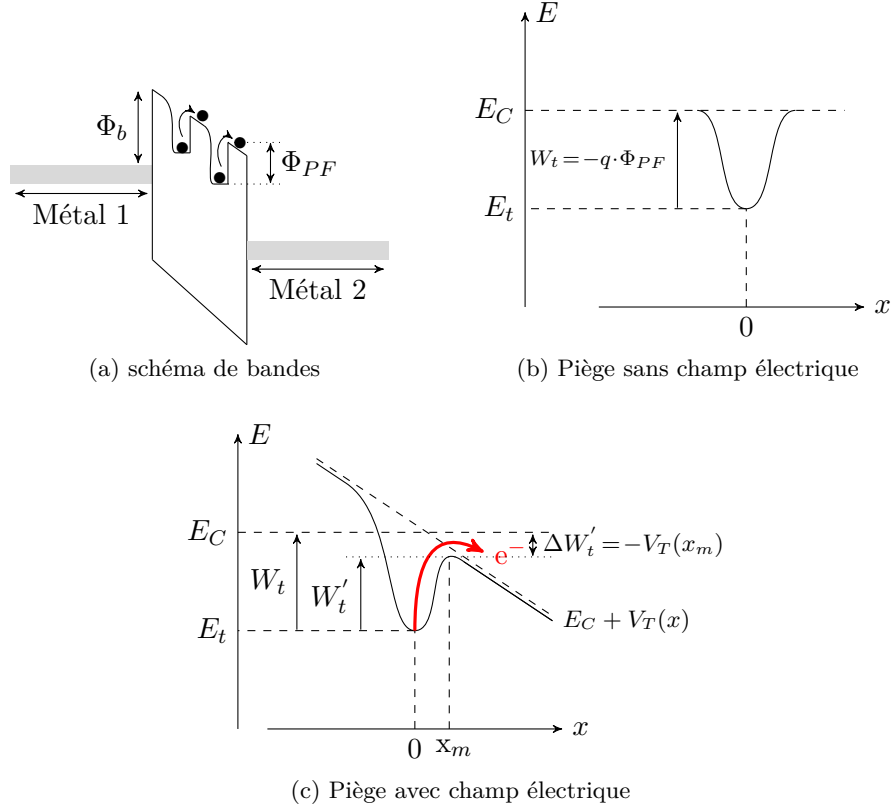


FIGURE 2.5 – Schéma de la bande de conduction pour la conduction de Poole-Frenkel. La pente de la ligne pointillée est proportionnelle à la tension appliquée.

des pièges augmente. Il y a donc plus d'électrons libres dans le matériau, donc plus de courant.

La barrière W_t des pièges est définie par plusieurs éléments tels que les interactions coulombiennes, la différence d'énergie entre les pièges et le plus bas niveau de la bande de conduction, et le champ électrique local. Une diminution de la barrière est obtenue par l'ajout d'un champ électrique extérieur selon la relation suivante :

$$W'_t = W_t - \beta_{PF} \cdot \sqrt{E} \quad (2.10)$$

avec W_t la profondeur du piège sans champ et W'_t la hauteur modifiée par la présence du champ. Le facteur de Poole-Frenkel β_{PF} , qui dépend des propriétés du diélectrique et notamment de sa permittivité ϵ_r , peut être exprimé

par :

$$\beta_{PF} = \sqrt{\frac{q}{\pi \varepsilon_0 \varepsilon_r}} = 2 \cdot \beta_{SE} \quad (2.11)$$

Le courant de Poole-Frenkel est dû au déplacement des électrons libres sous l'effet d'un champ électrique. Ces électrons ayant une mobilité μ , la conductivité du diélectrique s'exprime comme $\sigma = n \cdot q \cdot \mu$. La conductivité du matériau dépend ici du champ puisque la densité de porteurs varie en fonction du champ appliqué. La fuite en fonction du champ est définie par :

$$J(E) = n(E) \cdot q \cdot \mu \cdot E \quad (2.12)$$

Lorsque le diélectrique ne contient que des pièges donneurs, ou “pièges non compensés”, la concentration d'électrons libres n s'exprime comme :

$$n = \left(\frac{N_C \cdot N_D}{2} \right)^{1/2} \cdot \exp \left[\frac{q \left(-\phi_D + \beta_{PF} \cdot \sqrt{E} \right)}{2 \cdot k \cdot T} \right]. \quad (2.13)$$

Finalement, la densité de courant est donnée par :

$$J_{PF} = q \cdot \mu(T) \cdot \left(\frac{N_C \cdot N_D}{2} \right)^{1/2} \cdot E \cdot \exp \left[\frac{q \left(-\phi_D + \beta_{PF} \cdot \sqrt{E} \right)}{2 \cdot k \cdot T} \right]. \quad (2.14)$$

Ce modèle présente une dépendance exponentielle du courant avec $E^{1/2}$ à une température fixée. La pente de $\ln(J/E)$ en fonction de $E^{1/2}$ permet de calculer le facteur de Poole-Frenkel β_{PF} . Elle est identique à celle du mécanisme d'émission thermoïonique et ne permet donc pas de distinguer les deux modes de conduction. Les mécanismes pourront être différenciés en utilisant le critère de l'énergie d'activation pour déterminer la hauteur de barrière.

$$-E_a(E) = -\Phi_{PF} + \beta_{PF} \cdot \sqrt{E} \quad (2.15)$$

Théorie de Poole-Frenkel par compensation Différents modèles de calcul de la densité de porteurs ont été proposés, corrigeant légèrement la densité de courant. Ils se distinguent par la prise en compte ou non de pièges accepteurs ou neutres en plus des pièges donneurs [Simmons1967, Yeargan1968, Mark1968, Harrell1999, Ongaro1989]. La figure 2.6 présente trois cas de figure.

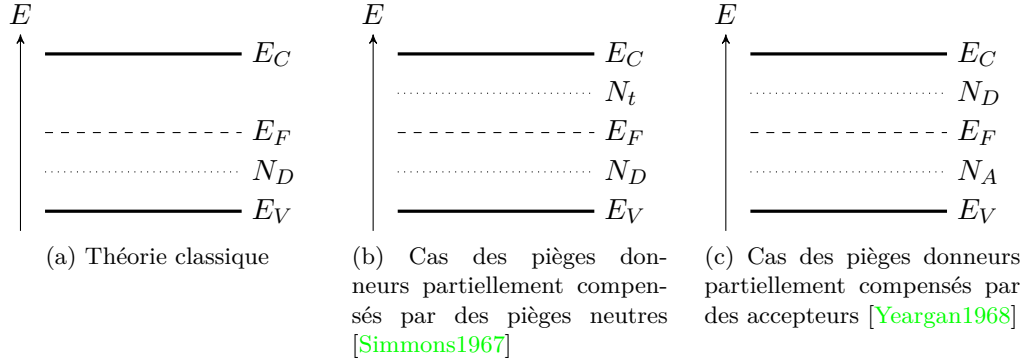


FIGURE 2.6 – Différentes configurations possibles pour la conduction de Poole-Frenkel.

Dans la théorie de Simmons, le diélectrique est supposé posséder un niveau donneur et un niveau de pièges neutres situés respectivement en dessous et au dessus du niveau de Fermi (figure 2.6b) [Simmons1967]. Ce cas est considéré comme étant le plus généraliste. Avec cette structure électronique, Simmons obtient la densité d'électrons libres suivante :

$$n = N_C \cdot \left(\frac{N_D}{N_t} \right)^{1/2} \cdot \exp \left[\frac{q(-\phi_D + \phi_t)}{2 \cdot k \cdot T} \right] \quad (2.16)$$

Puisque seule la barrière est abaissée par le champ électrique, le modèle de Simmons prévoit une densité de courant de :

$$J_{PF}(E) = q \cdot \mu(T) \cdot N_C \cdot \left(\frac{N_D}{N_t} \right)^{1/2} \cdot E \cdot \exp \left[\frac{q(-\phi_{PF} + \phi_t + \beta_{PF} \cdot \sqrt{E})}{2 \cdot k \cdot T} \right] \quad (2.17)$$

La distinction entre les modes de conduction de Schottky et de Poole-Frenkel est impossible dans ce cas puis la méthode de la pente de $\ln(J/E)$ en fonction de $E^{1/2}$ amène à un préfacteur $\beta_{PF}/2$ soit β_{SE} .

Dans ce modèle, le niveau de pièges neutres ne permet que de localiser le niveau de Fermi.

Dans le modèle de Yeargan et Taylor, un niveau accepteur est situé sous le niveau de Fermi [Yeargan1968]. À l'aide des mêmes calculs que précédemment,

il est possible d'obtenir la densité d'électrons libres :

$$n = \left(\frac{N_D - N_A}{N_A} \right) \cdot \exp \left[\frac{q \left(-\phi_{PF} + \beta_{PF} \cdot \sqrt{E} \right)}{k \cdot T} \right] \quad (2.18)$$

puis la densité de courant :

$$J_{PF}(E) = q \cdot \mu(T) \cdot N_C \cdot \left(\frac{N_D - N_A}{N_A} \right) \cdot \frac{E}{2} \cdot \exp \left[\frac{q \left(-\phi_{PF} + \beta_{PF} \cdot \sqrt{E} \right)}{k \cdot T} \right]. \quad (2.19)$$

Avec ce modèle le pré-facteur observé doit être β_{PF} , la caractéristique du modèle de Poole-Frenkel. Il existe toutefois deux cas à considérer :

1. Si la densité d'accepteurs est faible par rapport aux donneurs et aux électrons libres ($N_A \ll N_D$, $N_A \ll n$), le pré-facteur observé est égal à $\beta_{PF}/2$.
2. Si la densité d'électrons libres est faible par rapport au nombre de sites accepteurs et donneurs ($n \ll N_D$, $n \ll N_A$), le pré-facteur observé est égal à β_{PF} .

Finalement, un troisième modèle a été proposé par Mark et Hartman. Il prend en compte un niveau accepteur (ϕ_A , N_A), un niveau donneur (ϕ_D , N_D) et un niveau neutre (ϕ_t , N_t) [Mark1968]. Avec ce modèle, la concentration d'électrons libres peut s'exprimer comme étant :

$$n = N_C \cdot \left(\frac{N_D - N_A}{N_t - N_D + N_A} \right) \cdot \exp \left[\frac{-q \cdot \phi_t}{2 \cdot k \cdot T} \right] \quad (2.20)$$

avec l'hypothèse que $N_t > N_D - N_A$ et $\phi_t < \phi_D$.

Il est donc possible d'unifier les modèles en exprimant la conductivité du diélectrique sous la forme :

$$\sigma(E) = \sigma_0 \cdot \exp \left(\frac{\beta_{PF} \cdot \sqrt{E}}{r \cdot k \cdot T} \right) \quad (2.21)$$

où r est une constante comprise entre 1 et 2 et dépendante de la structure électronique considérée. Le coefficient r permet de tenir compte de l'influence

des centres accepteurs et neutres ainsi que des densités relatives entre les différents centres et les électrons libres [Harrell1999]. La densité de courant s'exprime alors en fonction de ce coefficient r :

$$J_{PF}(E) = q \cdot \mu(T) \cdot C \cdot E \cdot \exp \left[\frac{q \left(-\phi_{PF} + \beta_{PF} \cdot \sqrt{E} \right)}{r \cdot k \cdot T} \right] \quad (2.22)$$

où C est un coefficient dépendant de la structure électronique et prenant en compte la densité de donneurs, d'accepteurs et de sites neutres. Ces sites peuvent provenir de liaisons rompues, de lacunes, de liaisons pendantes ou encore d'atomes situés sur des sites interstitiels du diélectrique.

Finalement, l'énergie d'activation de la conduction de Poole-Frenkel peut également être généralisée :

$$-E_A(E) = \frac{\left(-\phi_{PF} + \beta_{PF} \cdot \sqrt{E} \right)}{r} \quad (2.23)$$

Comme précédemment, une extrapolation à champ nul permet d'extraire la hauteur des pièges qui sera dépendante du facteur de compensation r .

Il apparait donc qu'il est extrêmement difficile de séparer les mécanismes de Poole-Frenkel et de Schottky par simple comparaison de la pente β (obtenue par un tracé de $\ln(J/E)$ en fonction de $E^{1/2}$). Seule une étude de la hauteur de barrière, obtenue par traitement de l'énergie d'activation du mécanisme permet une différenciation des modèles.

2.1.3.C Conduction par sauts

Lorsqu'une forte concentration de pièges est présente, et que l'énergie des électrons est inférieure à l'énergie maximum de la barrière entre deux pièges, les porteurs peuvent transiter par effet tunnel entre les pièges (figure 2.7). Ce mécanisme appelé "hopping" se définit par une probabilité de transition p entre deux états ayant une différence d'énergie ΔE et séparés d'une distance R par

$$p = \nu_{ph} \exp \left(-2\gamma R - \frac{\Delta E}{kT} \right) \quad (2.24)$$

avec ν_{ph} , la fréquence maximale des phonons et γ^{-1} , le rayon de localisation des états localisés.

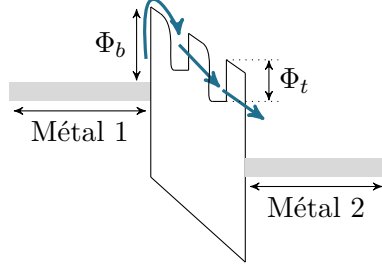


FIGURE 2.7 – Schéma de la bande de conduction pour la conduction par saut

Le densité de courant de ce phénomène est donnée par la relation suivante :

$$J = \frac{q^2}{kT} \frac{a^2}{\tau_0} n^* E \exp \left(-\frac{2m^*}{\hbar} \Phi_b a \right) \quad (2.25)$$

où m^* correspond à la masse effective de l'électron, ϕ_b à l'énergie de la barrière, τ_0 à la constante de temps (environ $7 \cdot 10^{-14}$ seconde), n^* la densité de pièges, et a la distance entre 2 pièges.

2.1.3.D Conduction par charge d'espace

Dans les mécanismes de conduction précédents, le champ électrique est supposé constant. Or lorsque l'injection dans l'isolant est très importante, cette hypothèse n'est plus vérifiée. Quand la cathode ne limite jamais l'injection de charge, le courant dépend alors de la capacité du diélectrique à les transporter et à les évacuer vers l'anode. La conduction est alors limitée par la création d'une zone de charge d'espace.

La densité de courant est donnée par la relation de Child :

$$J = \frac{9\epsilon_r\epsilon_0\mu V^2}{8d^3} \quad (2.26)$$

avec μ la mobilité des porteurs, V le champ électrique et d l'épaisseur du diélectrique.

2.1.4 Mise en évidence du mode de conduction dans les diélectriques poreux

Le mécanisme de conduction dans les diélectriques SiOCH est toujours discuté dans la littérature. Néanmoins, il semble que le courant de fuite admette une dépendance en $\exp(\sqrt{E})$ [Ngwan2004, Guedj2006, Chen2008, Wang2008]. Les mécanismes Schottky et Poole-Frenkel sont donc à privilégier. Or expérimentalement, ils sont difficilement distinguables. À l'aide de l'énergie d'activation, Vilmay a pu montrer que le mécanisme de conduction était de type Poole-Frenkel avec compensation par des pièges accepteurs pour les diélectriques denses [Vilmay2010].

Dans le cas des diélectriques poreux, la conduction est modifiée par la présence de pores associés à un nouveau mode d'élaboration. De nouveaux défauts sont donc présents dans le matériau et de l'eau peut être piégée. Toutefois, une conduction de Poole-Frenkel est également reportée dans ces diélectriques [Guedj2006, Aimadeddine2008, Vilmay2010].

La figure 2.8 présente une courbe I-V expérimentale modélisée à l'aide du modèle de Poole-Frenkel. L'écart observé à fort champ entre les données expérimentales et le modèle provient du piégeage de charges dans le diélectrique. Lors de la rampe en tension, les pièges présents dans le diélectrique sont progressivement remplis et la structure de bande change. À fort champ la conduction est alors modifiée et une divergence par rapport au modèle est observée. Ce phénomène est expliqué dans le cas des oxydes minces SiO₂ par Solomon [Solomon1977], par Allers pour les diélectriques SiO₂ utilisés dans les structures MIM [Allers2004] et par Vilmay pour les low- κ SiOCH [Vilmay2010]. La mise en évidence du piégeage dans les diélectriques SiOCH poreux est réalisée à la section 2.2.

À travers la modélisation des caractéristiques I-V à l'aide d'un modèle de conduction de type Poole-Frenkel, il est possible d'extraire la permittivité du diélectrique. La figure 2.9 présente ce travail pour trois dimensions différentes de diélectrique. Il apparaît que le type de conduction n'est pas modifié par la diminution des dimensions des interconnexions tandis que la permittivité

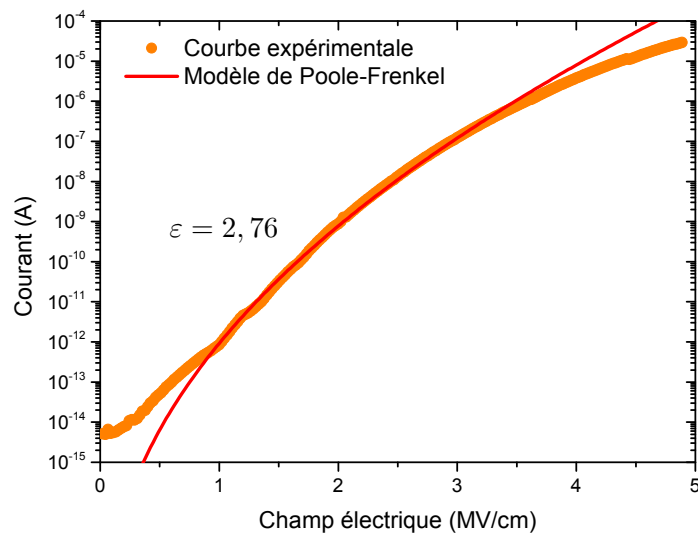


FIGURE 2.8 – Comparaison entre une courbe I-V expérimentale et le modèle de Poole-Frenkel. [S=45 nm, W=45 nm, L= 2mm, T=125°C]

augmente régulièrement de 2,9 à 6,6 . Avec une réduction de la largeur du diélectrique, l'influence relative des bords (permittivité dégradée par la gravure et le dépôt de la barrière) est plus importante, entraînant une augmentation de la permittivité effective totale de l'empilement diélectrique. L'évolution de la permittivité en fonction de la taille du diélectrique est résumée dans la table 2.1.

Le même travail réalisé à l'aide d'un modèle de conduction de Schottky amène à une permittivité de 0,45 ce qui est physiquement impossible puisque inférieur à 1. Le mécanisme de conduction de Schottky est donc à exclure dans la suite de cette étude.

TABLE 2.1 – Évolution de la permittivité de l'IMD calculée à partir de la conduction en fonction du l'espacement entre les lignes de métal.

Espacement	45 nm	38 nm	32 nm	26 nm
Permittivité	2,76	2,9	5,3	6,6

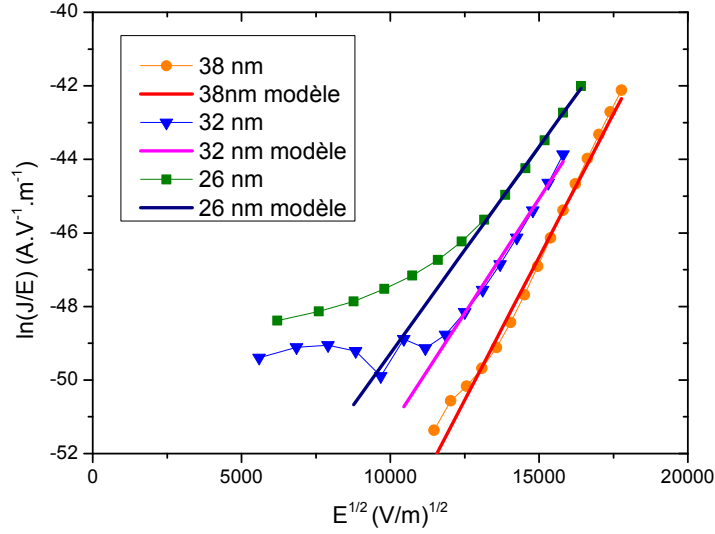


FIGURE 2.9 – Modélisation de caractérisations I-V à l'aide d'un modèle de Poole-Frenkel pour des diélectriques SiOCH de spacing variant entre 26 et 38 nm. [$L=1$ m, $T=25^\circ\text{C}$]

Une évolution du courant de fuite en fonction de la température est représentée à la figure 2.10. Elle permet d'extraire l'énergie d'activation de la fuite en fonction du champ électrique telle que présentée dans la figure 2.11. L'extrapolation à champ nul de cette courbe amène à la hauteur de barrière ϕ_{PF} . En considérant le modèle de Poole-Frenkel compensé par des accepteurs, ϕ_{PF} vaut $0,95 \pm 0,6$ eV. Cette valeur est cohérente avec les valeurs communément admises de 0,9 à 1 eV [Guedj2006, Aimadeddine2008, Vilmay2010]. Il n'est pas illogique de considérer que les low- κ SiOCH contiennent des pièges accepteurs puisqu'ils sont soumis à un fort piégeage lorsqu'une tension est appliquée à leurs bornes. Le modèle de Yeargan peut donc être utilisé afin de connaître la hauteur de barrière.

Physiquement, l'origine des défauts reste très peu comprise. En effet, peu d'études sur la nature des pièges et sur leur profondeur ont été réalisées.

Le tableau 2.2 récapitule les valeurs de permittivités relatives et de hauteurs de barrière extraites avec les différents modèles étudiés. Dans la suite de ce manuscrit, seule la conduction de Poole-Frenkel sera utilisée puisque les autres modèles amènent à des résultats qui ne sont pas physiques.

2. Caractérisation électrique du diélectrique low- κ

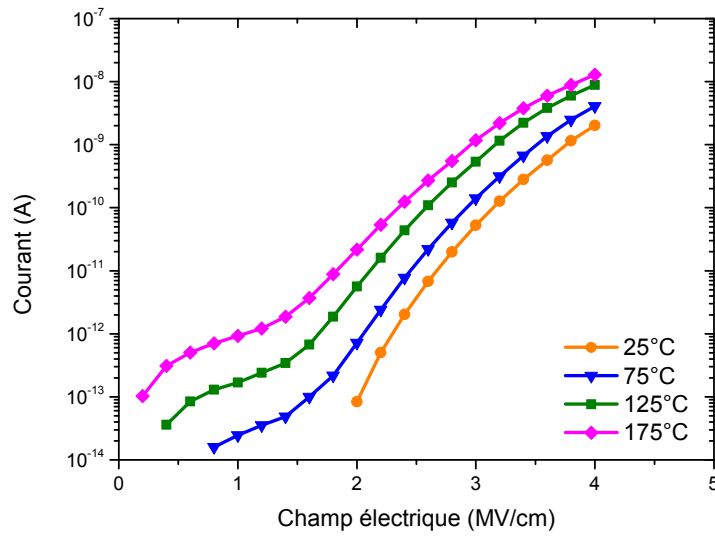


FIGURE 2.10 – Caractéristiques I-V de diélectrique poreux low- κ à trois températures différentes. [S=50 nm, W=50 nm, L=2 mm]

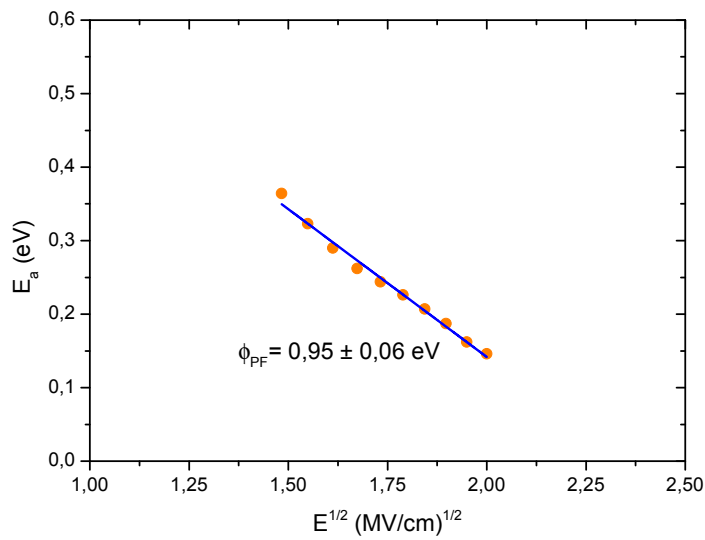


FIGURE 2.11 – Énergie d'activation en fonction de la racine carrée du champ électrique appliqué. [S=50 nm, W=50 nm, L=2 mm]

TABLE 2.2 – Comparaison des permittivités relatives et hauteurs de barrières calculées à l'aide des modèles de Schottky et de Poole-Frenkel.

Modèle de conduction	Permittivité relative	Hauteur de barrière (eV)
Poole-Frenkel	2,76	$0,95 \pm 0,6$
Schottky	0,45	$0,88 \pm 0,8$

2.2 Évolution des paramètres physiques lors du stress électrique

2.2.1 Mise en évidence du piégeage de charges dans le diélectrique

Lorsqu'une tension est appliquée aux bornes du diélectrique, un piégeage de charge est observé, entraînant une décroissance du courant traversant le matériau (phase 1 sur la figure 2.1).

Ce phénomène de piégeage peut également être mis en évidence par la réalisation de deux caractéristiques I–V consécutives (figure 2.12). Un décalage entre les courbes est observé. Lors de la première I–V, la conduction à champ moyen est de type Poole-Frenkel et des électrons sont piégés dans le diélectrique. Une modification du diagramme de bande est observée et la transparence du diélectrique est réduite (cf. figure 2.13). Cette modification de la conduction entraîne une diminution du flux d'électrons dans le matériau et à fort champ, une divergence entre la fuite et le modèle est observée. À la fin de la première I–V, les pièges sont remplis. La seconde I–V possède donc un courant plus faible pour un même champ appliqué, ce qui explique le décalage observé dans les courbes. Cette caractéristique I–V peut être modélisée par une conduction de Poole-Frenkel même à fort champ.

Ce piégeage est réversible puisqu'un stockage du diélectrique à forte température pendant plusieurs heures permet de retrouver l'état initial [Vilmay2010].

Il est également possible de mettre en évidence le piégeage de charges dans le diélectrique par une mesure de la variation de la capacité du diélectrique au cours du stress. En effet, la capacité mesurée dépend directement de la quantité de charges piégées dans le diélectrique selon l'équation suivante [Vilmay2009c] :

$$C = C_0 + q^2 \left(1 - \frac{x_0}{T_{ox}}\right) \cdot \frac{\partial}{\partial E} \int_{-\infty}^{E_f(V)} n(E, x, T) \cdot dE \quad (2.27)$$

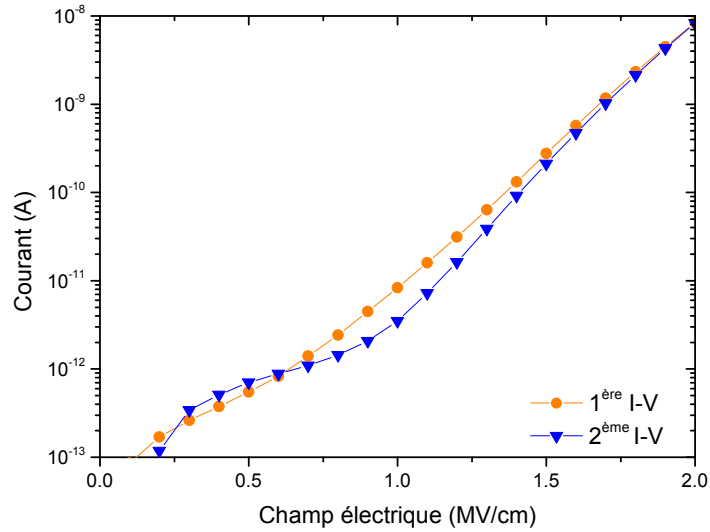


FIGURE 2.12 – Démonstration du piégeage dans les diélectriques poreux SiOCH par observation du décalage entre deux I-V consécutives. [$S=45\text{nm}$, $W=45\text{ nm}$, $L=1\text{ m}$, $T=125^\circ\text{C}$]

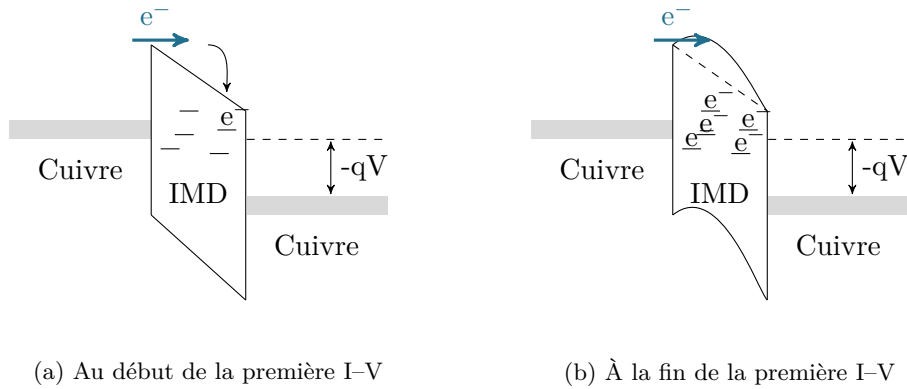


FIGURE 2.13 – Évolution du diagramme de bande entre le début et la fin de la première I-V liée au piégeage de charges dans le diélectrique.

où $n(E, x, T)$ représente la quantité de charges piégées dans le diélectrique, fonction de la profondeur des pièges, de leur position au sein du matériau et de la température. L'épaisseur du diélectrique est nommée T_{ox} tandis que x_0 est la position de la charge piégée.

La figure 2.14 montre l'accroissement de la capacité au cours de trois stress électriques à tension constante successif. Entre les stress électriques, le diélectrique est laissé sous potentiel flottant pendant 3h et 8h respectivement afin de le laisser se vider de ses charges. L'accroissement de la capacité puis sa diminution lors des pauses met en évidence le piégeage des charges dans le diélectrique.

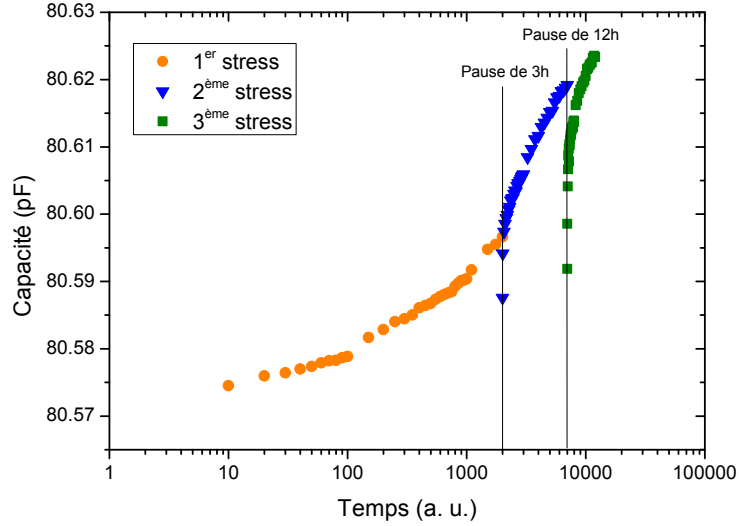


FIGURE 2.14 – Évolution de la capacité lors de stress à tension constante. Des pauses de 3 et 12 heures sont marquées entre les stress 1 et 2 et 2 et 3 respectivement. [S=45 nm, W=45 nm, L=1 m et T=125°C]

2.2.2 Déformation de la bande de conduction par le piégeage

Le décalage (ΔV) entre deux caractéristiques I-V consécutives est lié au nombre de charges stockées dans le matériau mais également à leur répartition.

La présence d'une charge dans le diélectrique modifie le champ électrique dans le matériau par une modification de la répartition du potentiel. L'équation de Poisson permet de lier la densité de charge et leur répartition au

champ électrique. Considérant une distribution de charges $\rho(x)$ répartie dans le matériau (figure 2.15) telle que

$$\rho(x) = -q \cdot n_t(x) \quad (2.28)$$

alors l'équation de Poisson s'exprime comme

$$\frac{d^2 V(x)}{dx^2} = -\frac{\rho(x)}{\varepsilon} \quad (2.29)$$

avec $n_t(x)$ la densité de charges (m^{-3}) et $V(x)$ le potentiel électrique.

Par résolution de l'équation de Poisson, le champ électrique E et le potentiel V dans le diélectrique se définissent comme :

$$E(x) = \frac{V_A}{T_{ox}} - \frac{1}{\varepsilon} \cdot \left(1 - \frac{\bar{x}}{T_{ox}}\right) \cdot Q_{ox} + \frac{1}{\varepsilon} \cdot \int_0^x \rho(x) \cdot dx \quad (2.30)$$

et

$$V(x) = \frac{-V_A \cdot x}{T_{ox}} + \frac{x}{\varepsilon} \cdot \left(1 - \frac{\bar{x}}{T_{ox}}\right) \cdot Q_{ox} - \frac{x}{\varepsilon} \cdot \int_0^x \rho(x) \cdot dx + \frac{1}{\varepsilon} \cdot \int_0^x x \cdot \rho(x) \cdot dx + V_A \quad (2.31)$$

où V_A est le potentiel appliqué en $x=0$. Q_{ox} représente la charge totale piégée dans le diélectrique ($\text{C} \cdot \text{m}^{-2}$) :

$$Q_{ox} = \int_0^{T_{ox}} \rho(x) \cdot dx \quad (2.32)$$

et \bar{x} , le barycentre des charges piégées (exprimé en mètre) :

$$\bar{x} = \frac{\int_0^{T_{ox}} x \cdot \rho(x) \cdot dx}{Q_{ox}} \quad (2.33)$$

Il est possible de relier le décalage ΔV entre deux caractéristiques I-V consécutives et le nombre de pièges dans le matériau à l'aide de la relation suivante [Barbottin1986] :

$$\Delta V = -\frac{T_{ox}}{\varepsilon_0 \varepsilon_r} \cdot \left(1 - \frac{\bar{x}}{T_{ox}}\right) \cdot Q_{ox} \quad (2.34)$$

La figure 2.12 montre un décalage de 0,7 volts entre les deux courbes. Il vient donc que la charge totale piégée Q_{ox} est estimée à $7,16 \cdot 10^{-4} \text{ C/m}^2$ soit encore $1,59 \cdot 10^4 \text{ C/m}^3$ en faisant l'hypothèse que le barycentre des charges est

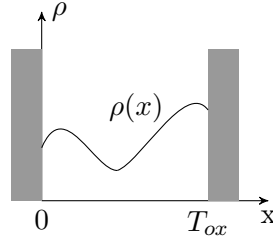


FIGURE 2.15 – Représentation d’une distribution de charges quelconque dans le diélectrique.

situé au milieu du diélectrique ($\bar{x} = T_{ox}/2$). La quantité de charges piégées dans le matériau est donc de $9,94 \cdot 10^{22}$ charges/m³. Cette valeur est en accord avec d’autres mesures de décalage d’I–V réalisées sur ces diélectriques [Vilmay2010, Verriere2011] ou avec des mesures de la densité de pièges réalisées par spectrométrie à photocourant par Atkin [Atkin2008]. Dans cette étude, la densité mesurée pour un diélectrique SiOCH poreux de constante $\kappa=2,4$ est de $6 \cdot 10^{22}$ pièges/m³.

La figure 2.16 présente une modélisation de Poole-Frenkel pour les deux caractéristiques I–V réalisées consécutivement sur un diélectrique de spacing 45 nm. Il est possible d’extraire une permittivité relative comprise entre 2 et 2,6. Entre les deux I–V, les permittivités calculées sont très proches, signe que le mécanisme de conduction ne change pas avec le piégeage.

2.3 Comportement du diélectrique lors du claquage

2.3.1 Observation à l’oscilloscope du claquage

Le claquage des diélectriques est un phénomène extrêmement rapide qui est difficile à observer avec des instruments de mesure conventionnels tels que les SMU. L’utilisation d’instruments de mesure très rapides est nécessaire afin de capturer avec une bonne précision les instants suivants un claquage.

L’oscilloscope est l’un des instruments pouvant être utilisés pour cette expérience. Il permet de réaliser un point de mesure toutes les 2 nanosecondes ce

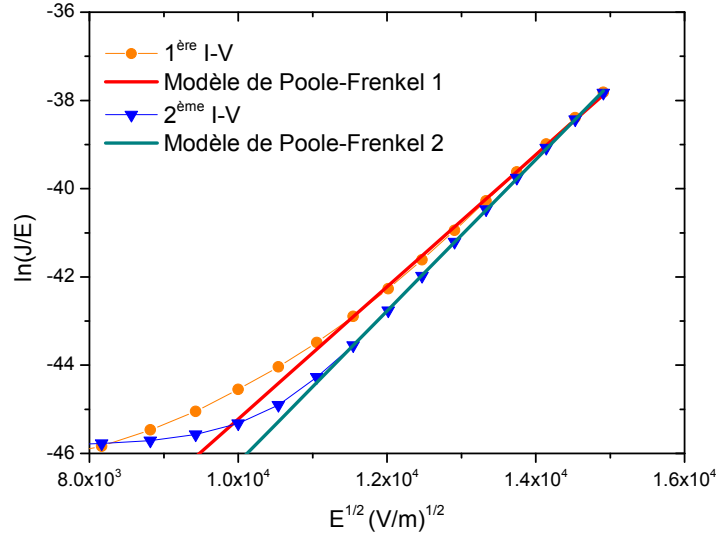


FIGURE 2.16 – Modélisation de Poole-Frenkel pour les deux I–V consécutives. [S= 45nm, W=45 nm, L=1 m, T=125°C]

qui est suffisant pour décrire avec une très grande précision les microsecondes suivant le claquage. La figure 2.17 montre les deux microsecondes suivant le début du claquage. Il est possible d’observer sur cette image la montée abrupte du courant. Le pic présent à 500 nanosecondes indique que la création du chemin de percolation est terminée à ce moment. Ensuite comme, le montre la figure 2.18, la sécurité logicielle des instruments de mesure tente de limiter le courant dans le diélectrique (décroissance de la tension aux bornes de l’échantillon). Finalement, la tension retombe à 0 volt suite à l’arrêt du test.

Ces observations à l’oscilloscope démontrent que le claquage est un phénomène physique extrêmement rapide. C’est un phénomène instantané et non progressif.

2.3.2 Localisation du spot de claquage dans la structure

Afin de mieux comprendre la dégradation des diélectriques low- κ , une étude de l’emplacement du point de claquage est nécessaire. Différentes techniques de caractérisation physique peuvent être employées afin de localiser le point de rupture (OBIRCH, MEB...) mais toutes ont en commun d’être lentes,

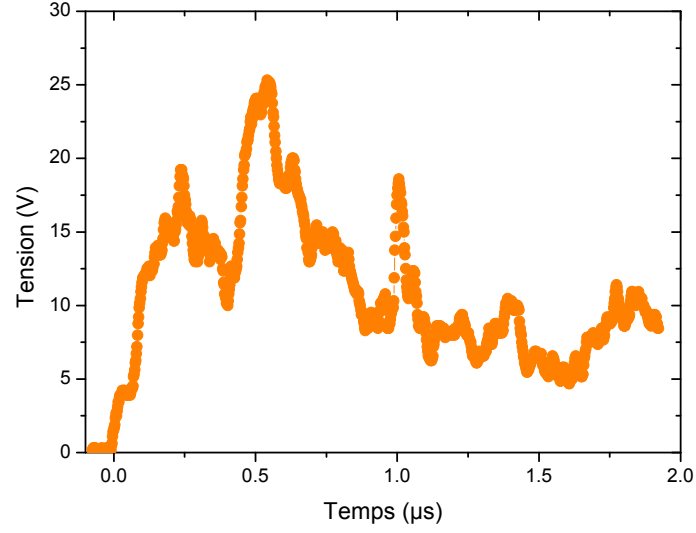


FIGURE 2.17 – Observation des deux premières microsecondes d'un claquage de diélectrique à l'aide d'un oscilloscope. Le temps 0 correspond au déclenchement du trigger. [$L=1$ m, $S=50$ nm, $W=50$ nm, $T=25^{\circ}\text{C}$, $V=24$ volts]

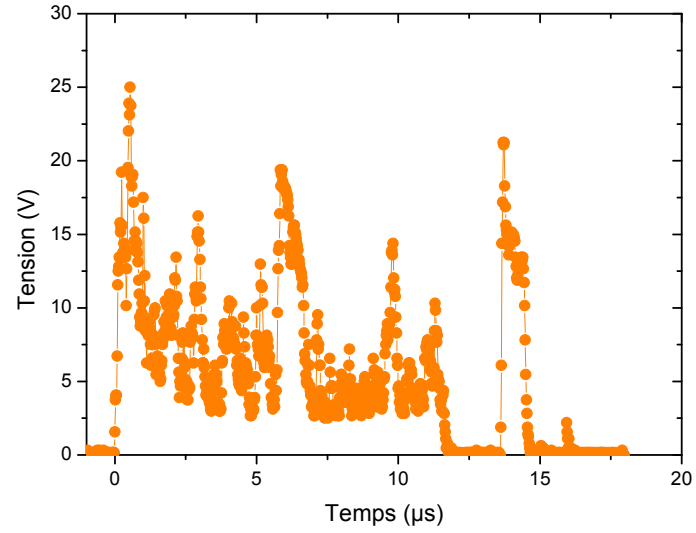


FIGURE 2.18 – Observation d'un claquage de diélectrique à l'aide d'un oscilloscope. Le temps 0 correspond au déclenchement du trigger. [$L=1$ m, $S=50$ nm, $W=50$ nm, $T=25^{\circ}\text{C}$, $V=24$ volts]

et peu reproductibles à grande échelle. Obtenir une bonne image MEB de la zone de claquage peut nécessiter la réalisation de 100 clichés et 5 ou 6 heures de préparation. De plus, la préparation des échantillons pour ces caractérisations étant destructive, une étude statistique est impossible.

Traditionnellement, la localisation rapide du claquage est réalisée grâce à l'OBIRCH, une technique d'analyse de défaillance basée sur l'utilisation d'un laser. L'idée est d'alimenter le circuit à tester par une tension V continue et de mesurer les variations de courant liées au passage d'un laser au-dessus du circuit. La zone de claquage ayant une résistance différente du reste du circuit, le courant la traversant est également différent. La figure 2.19 présente le résultat typique d'une caractérisation OBIRCH. Le spot vert représente la zone de claquage. Afin d'améliorer la précision sur cette méthode, un déprocessing est généralement réalisé, ce qui consiste à retirer les niveaux supérieurs de métallisation pour ne pas gêner l'observation du spot lumineux. Ce déprocessing implique une destruction de l'échantillon qui peut survenir avant la réalisation de la mesure et la taille de l'équipement oblige à travailler avec un morceau de plaque et non un wafer entier. Si une étude statistique de la localisation du claquage par OBIRCH est possible, celle-ci reste néanmoins très longue et destructrice. L'OBIRCH semble donc inapproprié pour ce travail.

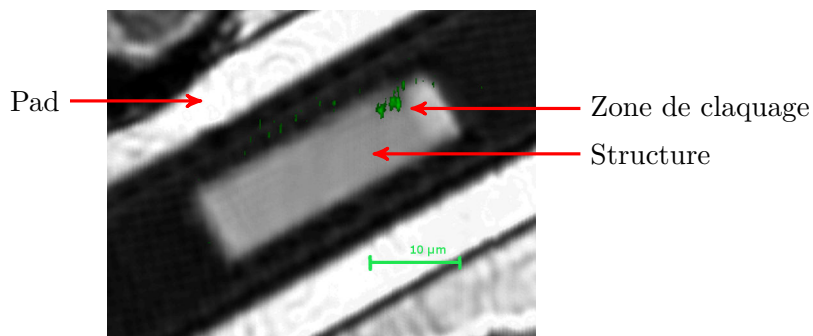


FIGURE 2.19 – Localisation du chemin de percolation par la technique OBIRCH.

Idéalement, la méthode de caractérisation employée devrait remplir les conditions suivantes afin de rendre l'étude possible :

- mesure non destructive pour le wafer,
- rapide afin d'être reproduite un grand nombre de fois pour une étude statistique,
- précise,
- simple à mettre en œuvre.

Ces propriétés sont obtenues avec une méthode de caractérisation électrique, directement réalisée sur le wafer après avoir stressé et claqué le diélectrique [Chery2012b].

Théorie Afin de mettre en œuvre une méthode de mesure électrique, une structure particulière doit être employée. Il s'agit d'une structure de type peigne-serpentin telle qu'introduite dans la partie 1.3.2.A. La structure utilisée est décrite dans la figure 2.20. Le serpentin possède quatre pads de prise de contact (2, 3, a et b) afin de réaliser une mesure plus précise de sa résistance. Toutefois, l'utilisation d'un serpentin présentant quatre pads possède un second avantage. Le claquage de la structure est réalisé en utilisant le pad (a) ou (b) où l'amenée de courant est plus fine. Celle-ci jouera le rôle de fusible pendant le claquage. En effet, le fort courant circulant dans la structure lors du claquage peut entraîner la fonte des amenées de courant, ce qui rendrait alors la structure impossible à tester. Si une telle fonte devait se produire, ce serait l'amenée la plus fine qui serait impactée. Après le claquage, il serait alors toujours possible de tester la structure au travers des pads (2) et (3).

Afin de détecter l'emplacement du spot de claquage, une mesure de la résistance du serpentin R_{23} est réalisée avant le claquage. Le diélectrique est ensuite claqué en utilisant soit une contrainte à tension constante soit une rampe de tension au travers des pads (1) et (2) (ou (1) et (3)). La rampe en tension présente l'avantage d'être plus rapide mais également plus destructrice qu'une contrainte constante.

Après le claquage et si les conditions expérimentales étaient bien choisies,

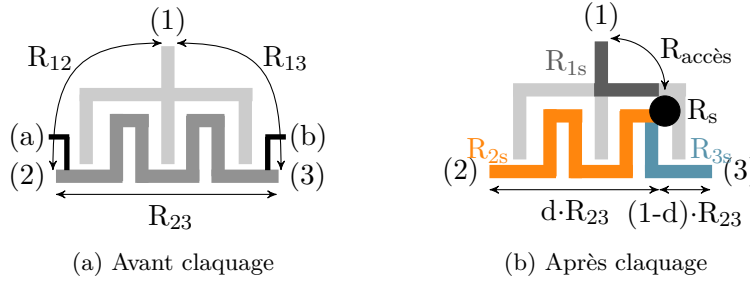


FIGURE 2.20 – Description de la structure peignes–serpentin utilisée pour localiser le point de claquage. La résistance du spot de claquage est notée R_s et la somme de la résistance du spot et de l’amenée de courant entre le plot (1) et le spot est notée $R_{\text{accès}}$

la structure n’est pas totalement détruite et peut être caractérisée afin de localiser le point de claquage. Au travers de la mesure de la résistance du serpentin R_{23} ainsi que des deux résistances peigne–serpentin (R_{12} et R_{13} sur la figure 2.20), il est possible d’obtenir la position du point de claquage à l’aide des équations suivantes :

$$\begin{aligned}
 R_{12} + R_{13} &= R_{2s} + R_s + R_{1s} + R_{3s} + R_s + R_{1s} \\
 &= d \cdot R_{23} + R_{\text{accès}} + (1 - d) \cdot R_{23} + R_{\text{accès}} \\
 &= R_{23} + 2 \cdot R_{\text{accès}}
 \end{aligned} \tag{2.35}$$

où d représente la distance entre le plot (2) et le point de claquage. Il vient alors :

$$R_{\text{accès}} = \frac{R_{12} + R_{13} - R_{23}}{2}. \tag{2.36}$$

Après avoir corrigé les résistances mesurées par celle d’accès, qui inclus la résistance du spot ainsi que la résistance de l’amenée de courant du peigne, il est possible d’extraire la distance d entre le plot (2) et le point de claquage :

$$d = \frac{R_{2s}}{R_{23}} = \frac{R_{12} - R_{\text{accès}}}{R_{23}}. \tag{2.37}$$

La distance d est donnée en distance relative par rapport à la longueur totale du serpentin.

TABLE 2.3 – Exemples de comparaison entre les localisations électriques et par OBIRCH des positions de points de claquage dans la structure. La distance est donnée depuis le plot (2).

Structure	Méthode électrique	OBIRCH	Erreur
1500 μm	225 μm	255 μm	1,7%
3000 μm	1890 μm	1890 μm	0%
10000 μm	3100 μm	3000 μm	1%

Précision et incertitude de la méthode Afin d'éprouver la précision de la méthode de localisation, une comparaison entre les résultats obtenus électriquement et ceux obtenus par une caractérisation physique OBIRCH est réalisée dans le tableau 2.3. Il apparaît que les résultats des deux mesures sont très proches ce qui démontre la justesse de la méthode électrique.

L'incertitude d'une localisation par la technique OBIRCH peut être estimée comme suit : le point vert de la figure 2.19 présentant un diamètre de 500 nm, et sachant que l'épaisseur du diélectrique et la largeur de la ligne de métal sont de 45 nm, soit une période de 90 nm, alors il est possible d'en déduire que le point de claquage est situé dans une zone comportant cinq doigts de la structure. Puisque chaque doigt a une longueur de 30 μm , l'erreur absolue maximale commise sur le positionnement est donc de 150 μm ($\pm 75 \mu\text{m}$). En fonction de la taille de la structure testée, l'erreur relative varie de $\pm 0,75\%$ pour la plus grande longueur jusqu'à $\pm 5\%$ pour la structure la plus petite.

Pour estimer l'incertitude sur la méthode de localisation électrique, il est nécessaire de considérer que cette méthode a été développée sur un cas simplifié où la zone de claquage est confinée entre deux doigts de la structure. La figure 2.21 présente un cas plus réaliste où la zone de claquage déborde sur trois doigts et de fait, une partie du serpentín est court-circuitée. Il est donc nécessaire de reprendre les équations précédentes pour prendre en compte cette configuration. La résistance du serpentín s'exprime maintenant comme étant :

$$R_{23} = R_{2s} + R_{3s} + \frac{R_{\text{accès}} \cdot R_{\text{short}}}{R_{\text{accès}} + R_{\text{short}}} \quad (2.38)$$

et les résistances entre les bornes du serpentín et le peigne peuvent s'écrire

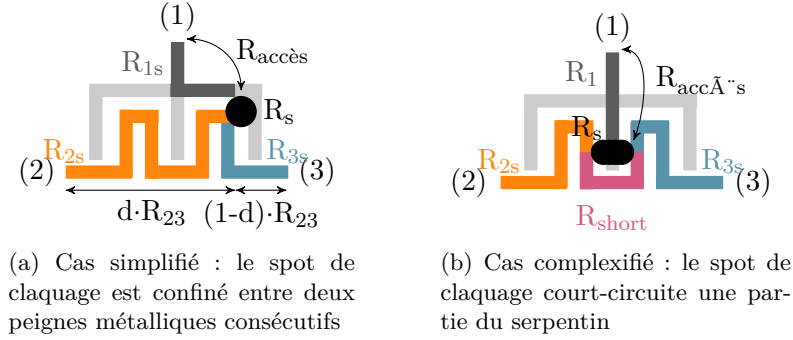


FIGURE 2.21 – Description complexifiée de la structure peignes-serpentin utilisée pour localiser le point de claquage afin de calculer l’erreur relative sur la localisation.

comme :

$$R_{12} = R_{2s} + R_1 + \frac{R_{accès} \cdot R_{short}}{R_{accès} + R_{short}} \quad (2.39)$$

$$R_{13} = R_{3s} + R_1 + \frac{R_{accès} \cdot R_{short}}{R_{accès} + R_{short}}. \quad (2.40)$$

Comme précédemment, il est possible d’extraire $R_{accès}$ par addition de R_{12} et R_{13} :

$$R_{accès} = 2 \cdot R_1 + \frac{R_s \cdot R_{short}}{R_s + R_{short}}. \quad (2.41)$$

Il est alors possible d’obtenir la distance d du point de claquage par rapport au plot 2 :

$$d = \frac{R_{12} - R_{accès}}{R_{23}} = \frac{R_{2s} - R_1}{R_{23}}. \quad (2.42)$$

Par comparaison entre les équations 2.37 et 2.42, il est possible d’extraire l’erreur commise. Celle-ci est égale à R_1/R_{23} . En utilisant les mêmes structures que dans le cas du calcul d’erreur de la méthode OBIRCH, il apparait que l’erreur relative commise est comprise entre $\pm 0,25\%$ (plus grande structure) et $\pm 1,5\%$ (structure la plus petite).

La méthode électrique de localisation de la zone de claquage se révèle donc systématiquement plus précise par un facteur trois au minimum.

Étude statistique du claquage Afin d’étudier la répartition statistique des zones de claquages, 171 puces provenant des technologies 28 et 40 nm ont

été rassemblées. Trois structures de longueurs différentes sont utilisées dans cette étude. La moitié des structures a subi un stress entre les plots (1) et (2), tandis que l'autre moitié de la population a été stressée en utilisant les plots (1) et (3). La figure 2.22 présente l'ensemble des résultats, sans distinction de longueur de structure, de technologie ou de plot utilisé pour le stress. La distance est une distance relative par rapport au plot numéro (2).

Le nombre de structures utilisées étant faible (171 pour 10 classes d'histogramme), l'erreur relative commise est relativement importante et est globalement égale à 24% pour chacune des classes. Pour mémoire, l'erreur relative E commise dans chaque classe est calculée selon la formule suivante :

$$E = \frac{\sqrt{n}}{n} \quad (2.43)$$

où n est le nombre d'objet dans chaque classe.

L'erreur commise dans chaque classe étant relativement importante, il n'est pas possible de conclure avec certitude sur la répartition des claquages. Néanmoins, il semble que la probabilité de claquage soit la même en tout point de la structure, ce qui est cohérent avec la théorie de percolation et l'utilisation des lois de Weibull.

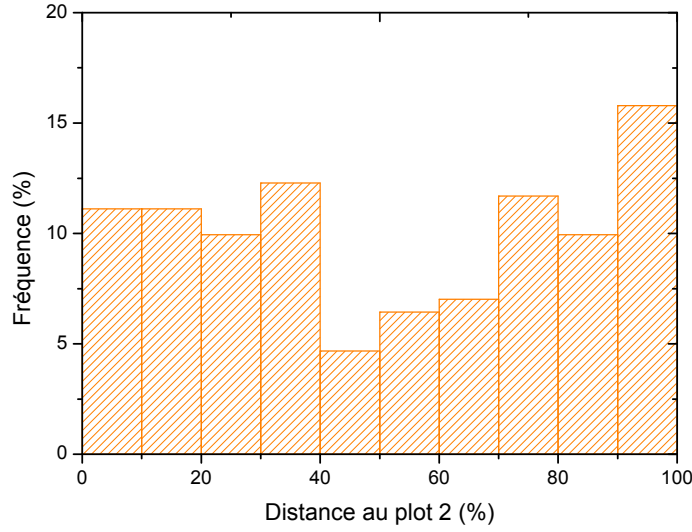


FIGURE 2.22 – Probabilité de claquage en fonction de la distance au plot (2). La distance exprimée est une distance relative à la longueur totale du serpent.

Les figures 2.23 et 2.24 représentent la probabilité de présence du spot de claquage en fonction de la distance au plot (2) lorsque la structure est stressée en utilisant les plots (1) et (2) puis (1) et (3) respectivement. Le nombre maximal de classes utilisables pour la réalisation d'un histogramme étant donné par \sqrt{n} , n représentant la taille de la population [Box2005], les données sont réparties en 5 classes. L'erreur relative commise dans chaque classe est globalement de 25%.

Sur les figures 2.23 et 2.24, le plot utilisé pour stresser les structures semble avoir une influence. Afin de vérifier cette hypothèse, un test d'homogénéité du χ^2 est proposé dans les tables 2.4 à 2.6. Ce test consiste à comparer les valeurs observées (expérimentales) avec les valeurs espérées (valeurs théoriques attendues si les séries sont indépendantes). Le critère de comparaison, nommé χ^2 est une image de la distance entre ces valeurs. Il est obtenu par la formule suivante :

$$\chi^2 = \sum_{i=1}^n \frac{(O_i - E_i)^2}{E_i} \quad (2.44)$$

où n représente le nombre de classes. Le lecteur intéressé pourra se rapporter à un ouvrage de statistique pour une description du calcul des valeurs espérées.

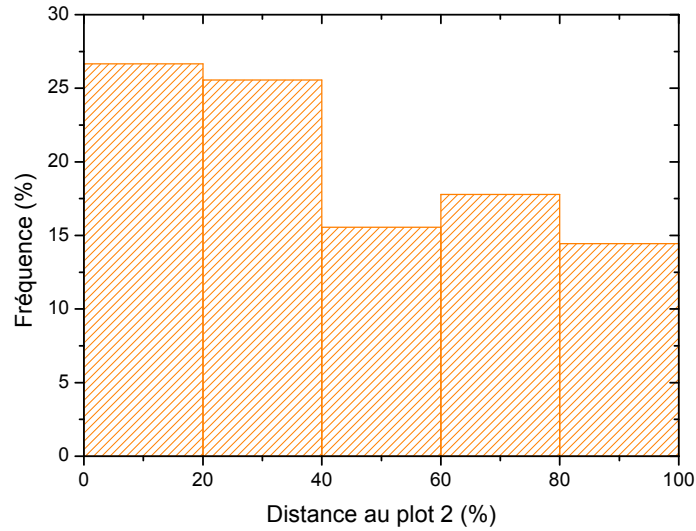


FIGURE 2.23 – Probabilité de claquage en fonction de la distance au plot 2 lorsque la structure est stressée par le plot 2. La distance exprimée est une distance relative à la longueur totale du serpentin.

D'après les tables de la fonction χ^2 , en acceptant un risque d'erreur de 5%, il est possible de dire que les deux séries sont statistiquement identiques si le critère χ^2 est inférieur à 9,5 [Box2005]. Pour les deux séries de données présentées, le critère χ^2 calculé est égal à 15,85. Il apparaît donc qu'il existe une liaison statistiquement significative entre le plot utilisé pour faire claquer le diélectrique et la position de la zone de claquage. Physiquement il est possible d'expliquer ce phénomène par une perte de charge dans le serpentin, créant alors une dissymétrie dans le champ appliqué. Près du plot où la tension est appliquée, le champ est maximal ce qui entraîne une probabilité maximale de claquage. Avec l'éloignement au plot, les pertes de charges entraînent une baisse du champ électrique dans le diélectrique et donc une diminution de la probabilité de claquage comme le montre la figure 2.25. Celle-ci présente la probabilité de claquage en fonction de la distance au plot utilisé lors du stress. Cette probabilité est décroissante le long du serpentin.

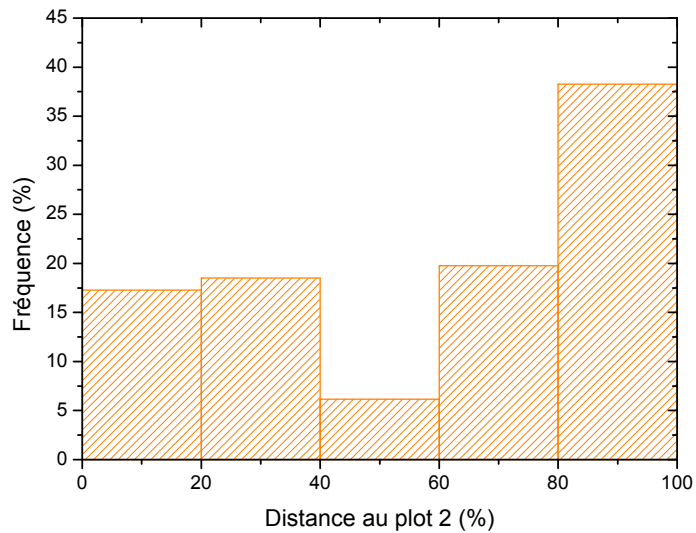


FIGURE 2.24 – Probabilité de claquage en fonction de la distance au plot 2 lorsque la structure est stressée par le plot 3. La distance exprimée est une distance relative à la longueur totale du serpent.

TABLE 2.4 – Table des observées du test d'homogénéité χ^2 pour les séries de données des figures 2.23 et 2.24.

Classe	0–20	21–40	41–60	61–80	81–100	Total
Gauche	24	24	13	16	13	90
Droite	15	15	4	16	31	81
Total	39	39	17	32	44	171

TABLE 2.5 – Table des espérées du test d'homogénéité χ^2 pour les séries de données des figures 2.23 et 2.24.

Classe	0–20	21–40	41–60	61–80	81–100	Total
Gauche	20,53	20,53	8,95	16,84	23,16	90
Droite	18,47	18,47	8,05	15,16	20,84	81
Total	39	39	17	32	44	171

TABLE 2.6 – Table des distances du test d'homogénéité χ^2 pour les séries de données des figures 2.23 et 2.24.

Classe	0–20	21–40	41–60	61–80	81–100	Total
Gauche	0,59	0,59	1,84	0,04	4,46	7,51
Droite	0,65	0,65	2,04	0,05	4,96	8,34
Total	1,24	1,24	3,86	0,09	9,41	15,85

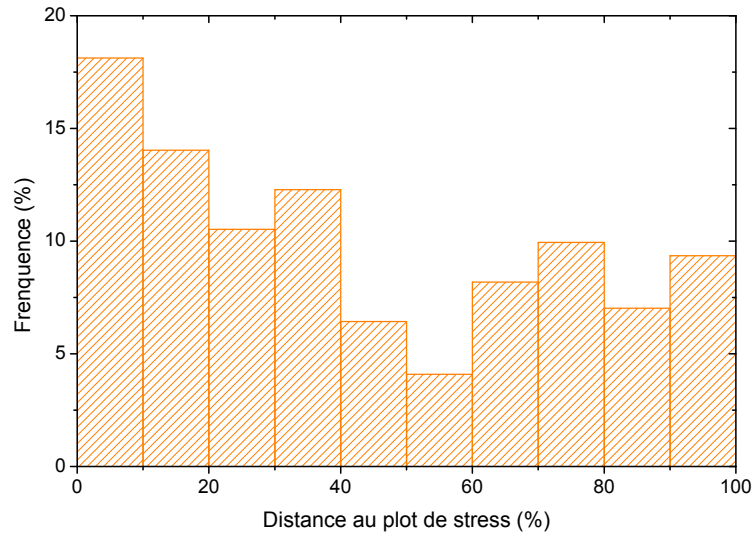


FIGURE 2.25 – Probabilité de claquage en fonction de la distance au plot utilisé pour le stress. La distance exprimée est une distance relative à la longueur totale du serpent.

2.4 Conclusion

Au cours de ce second chapitre, le diélectrique low- κ poreux a été caractérisé et le mécanisme de conduction dominant a été mis en évidence. La conduction au sein de ces matériaux est liée à un mécanisme de type Poole-Frenkel avec compensation par pièges accepteurs tel que décrit par Yeargan [Yeargan1968]. À l'aide de ce mécanisme, il est possible d'extraire une profondeur de pièges de 0,95 eV et une permittivité de 2,6.

Ce chapitre a également mis en évidence la forte sensibilité de ces diélectriques au piégeage de charges et rappelé que la conduction est modifiée en présence de ces charges piégées. En utilisant l'équation de Poisson, il a été démontré que le champ électrique au sein du matériau n'est plus uniforme dans ce cas de figure.

Finalement, une étude statistique de la localisation du site de claquage au sein de la structure est proposée. Au travers de cette étude, il a été démontré que la probabilité de claquage est maximale près des plots utilisés pour le stress électrique, c'est-à-dire là où la tension appliquée est maximale.

Étude de la fiabilité du diélectrique

Ce troisième chapitre concerne l'étude de la fiabilité des diélectriques low- κ poreux. Dans un premier temps, la possibilité de guérir les défauts ainsi que le rôle de la contamination du diélectrique par le cuivre seront analysés. Les effets du courant de fuite et du champ électrique sur la dégradation du matériau seront présentés afin d'introduire un nouveau modèle de dégradation permettant d'expliquer la différence de comportement observée entre des tests à tension constante et des tests en tension alternative.

Sommaire

3.1	Présentation des différents signaux électriques utilisés dans cette étude	101
3.2	Guérison de défauts et additivité des dégradations	103
3.2.1	Protocole expérimental	103
3.2.2	Résultats	104
3.3	Rôle du cuivre dans le claquage des diélectriques SiOCH poreux	109
3.3.1	Introduction	109
3.3.2	Analyse du rôle du cuivre	110
3.4	Modèle de dégradation du diélectrique	113
3.4.1	Impact du courant de fuite dans la dégradation du diélectrique	114
3.4.2	Rôle du champ dans la défaillance du diélectrique	117
3.4.3	Étude de l'impact du piégeage sur la défaillance du diélectrique	120
3.5	Conclusion sur le modèle de dégradation	128

La réduction des tensions au sein des interconnexions métalliques n'ayant pas été aussi drastique que celle des dimensions, la fiabilité des diélectriques intermétalliques est aujourd'hui un enjeu crucial pour l'industrie de la microélectronique. Au cours de la dernière décade, l'étude de ces matériaux a fait l'objet d'une attention particulière de la part des industriels tout comme de la communauté scientifique afin d'améliorer la précision des modèles d'extrapolation. Cette amélioration ne peut être réalisée qu'au travers d'une meilleure compréhension des mécanismes de dégradation du diélectrique. En effet, l'amélioration des procédés ne vise pas simplement une augmentation de la tenue du diélectrique au claquage mais également l'obtention de la meilleure performance possible pour une fiabilité donnée permettant de répondre aux besoins du client.

Suite aux différentes mesures électriques introduites au chapitre précédent et à l'aide d'une étude des durées de vie du diélectrique, ce chapitre introduit un nouveau modèle de dégradation en mettant en évidence le rôle du courant de fuite et du champ électrique dans la création des défauts.

3.1 Présentation des différents signaux électriques utilisés dans cette étude

Aujourd'hui l'étude de la fiabilité des diélectriques est réalisée en utilisant des contraintes en tension constante. Pourtant lors de son fonctionnement réel à l'intérieur du produit final, le diélectrique est sollicité de manière discontinue avec des tensions variant au cours du temps, pouvant être positives ou négatives. Afin de mieux comprendre la dégradation du diélectrique dans des conditions proches des conditions réelles de fonctionnement, la suite de cette étude sollicite le diélectrique en utilisant différents signaux électriques périodiques dont nous allons faire varier les amplitudes, fréquences et ratios de fonctionnement. Ces différents signaux sont présentés sur la figure 3.1. Le signal de référence est une tension continue ("stress DC") appliquée aux bornes du diélectrique telle que décrite sur la figure 3.1a. Ce test en tension continue

3. Étude de la fiabilité du diélectrique

sera comparé à des signaux alternatifs unipolaires (c'est-à-dire une alternance d'une période de tension non nulle et d'une période de relaxation telle que le montre la figure 3.1b), bipolaires (alternance de deux tensions différentes non nulles, figure 3.1c) et bipolaires avec relaxation (les deux alternances sont séparées par une période de relaxation, figure 3.1d) [Chery2012].

Pour ces trois derniers signaux, il sera également possible de varier le rapport cyclique (RC). Cette caractéristique représente le rapport entre le temps de stress (tension non nulle) sur la période du signal. Alors que les signaux de la figure 3.1 présentaient un rapport cyclique de 0,5, des exemples de signaux possédant différents rapports cycliques sont représentés sur la figure 3.2.

Dans le cas des signaux unipolaires et bipolaires avec relaxation, le temps de relaxation contenu dans une période doit être pris en compte pour le calcul du temps de claquage effectif, c'est-à-dire le temps cumulé de stress. Le temps au claquage effectif est donc le produit du rapport cyclique par le temps à la défaillance mesuré :

$$TTF_{\text{effectif}} = TTF_{\text{mesurée}} \cdot RC \quad (3.1)$$

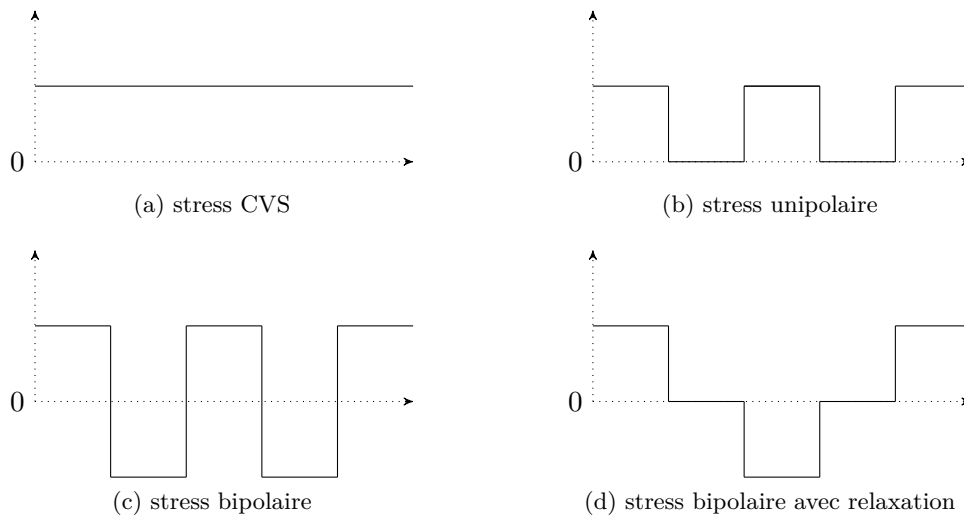


FIGURE 3.1 – Liste des stress électriques proposés

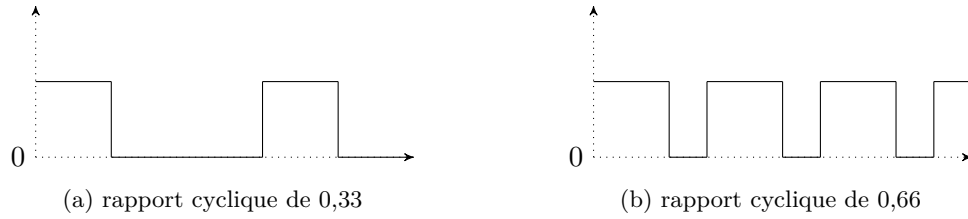


FIGURE 3.2 – Signaux possédant des rapports cycliques différents

3.2 Guérison de défauts et additivité des dégradations

3.2.1 Protocole expérimental

La nature des défauts présents dans le diélectrique étant peu connue, il est difficile de déterminer *a priori* si il est possible de réparer ce matériau lorsqu'il a été dégradé par un stress électrique. Traditionnellement, la science des matériaux utilise des étapes de recuit afin d'ajuster les propriétés physicochimiques des matériaux massifs tels que les alliages métalliques ou les aciers. Ces recuits à plus ou moins hautes températures permettent l'élimination des défauts et des contraintes, et une recristallisation. Dans le cas des semiconducteurs, tels que le silicium, les recuits permettent la reconstruction des états d'interface après une étape de fabrication telle qu'une gravure plasma.

Dans la suite de cette étude, nous allons vérifier si un recuit permet de réparer les défauts créés dans le diélectrique lors d'un stress électrique et ainsi d'accroître la durée de vie de ce matériau. Pour cela, un plan de test incluant des stockages à haute température a été mis en place. Dans un premier temps, la moitié de la population est pré-stressée pendant un temps correspondant à 36% du temps au claquage afin de créer des défauts dans le matériau tout en gardant une probabilité de claquage modérée. La moitié des puces pré-stressées ainsi que les 50% de la population n'ayant pas vu de pré-stress est alors stockée pendant 15 jours à une température de 250°C. Cette température est choisie puisqu'elle est inférieure à la température du recuit final que subit le diélectrique à la fin des étapes de fabrication. Ainsi les propriétés

3. Étude de la fiabilité du diélectrique

physico-chimiques du matériau ne sont pas modifiées lors de notre stockage. Toutefois, cette température est relativement importante puisqu'elle est deux fois supérieure à la température maximale d'utilisation du produit. Les échantillons restants servent de référence. L'ensemble de la population est finalement stressé à tension constante jusqu'au claquage. Le plan d'expérience est rappelé sur la figure 3.3.

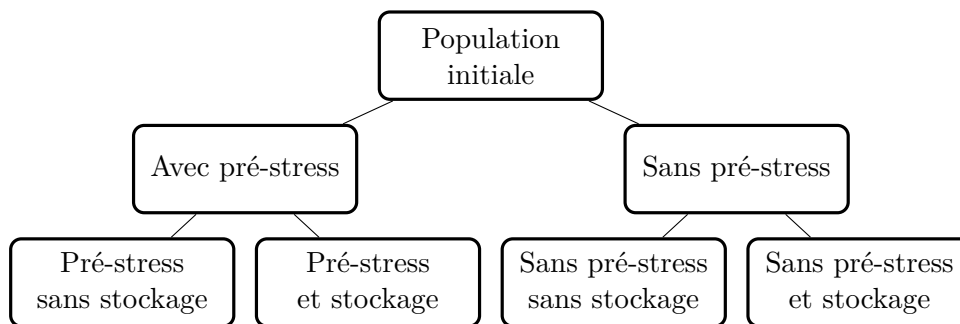


FIGURE 3.3 – Plan d'expérience mis en place pour tester l'effet de la réparation des défauts sur la durée de vie du diélectrique.

3.2.2 Résultats

La figure 3.4 présente la probabilité de défaillance en fonction de la présence ou non d'un pré-stress ou d'un stockage à haute température. Le temps à la défaillance représente le temps total de stress, pré-stress inclus. Aucune modification de la durée de vie n'étant observée entre les différents échantillons, il est possible de conclure qu'un stockage prolongé à 250°C ne permet pas d'augmenter la durée de vie des diélectriques pré-stressés en réparant les défauts précédemment créés. Toutefois, afin d'éliminer l'hypothèse d'une influence du temps de pré-stress, une seconde expérience est mise en place. Le temps de pré-stress est accru afin de représenter 50% du temps à la défaillance et ainsi amplifier la création des défauts au sein du diélectrique. Les puces sont ensuite stockées à 250°C pendant une durée variant d'une heure à dix jours. Les résultats sont présentés sur la figure 3.5. Aucune augmentation de la durée de vie n'étant observée lors de cette seconde expérience, il est donc possible de conclure qu'aucune amélioration de la durée de vie des diélectriques low- κ

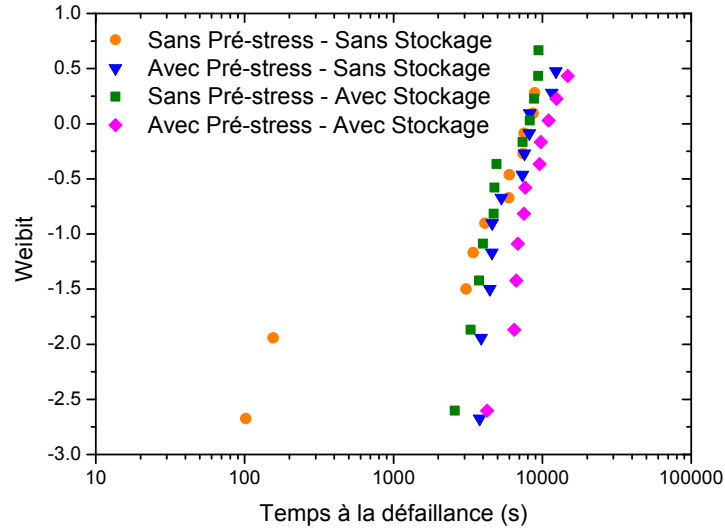


FIGURE 3.4 – Temps à la défaillance en fonction de la présence d'un pré-stress ou d'un stockage à forte température. Le pré-stress correspond à 36% du temps au claquage. Le stockage a été réalisé à 250°C pendant 15 jours. [S=63 nm, W=63 nm, L=1,5 mm et T=25°C]

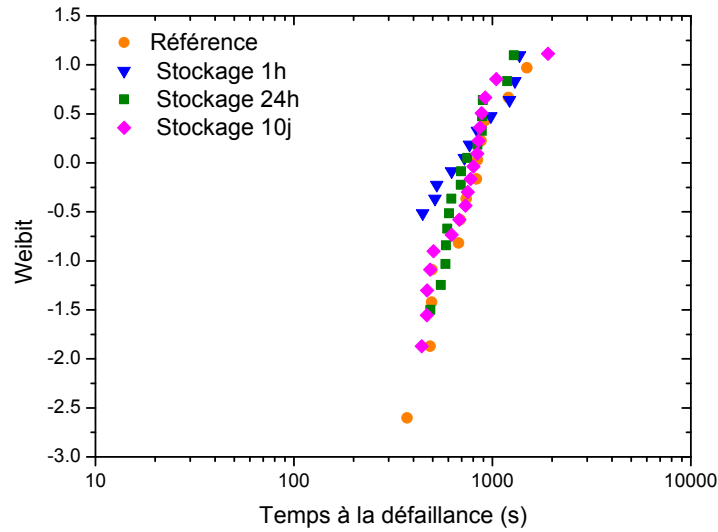


FIGURE 3.5 – Temps à la défaillance en fonction du temps de stockage à haute température. Les diélectriques sont pré-stressés à 50% du temps au claquage. Trois temps de stockage à 250°C ont été utilisés : 1h, 24h et 10j. [S=72 nm, W=63 nm, L=1,5 mm et T=25°C]

3. Étude de la fiabilité du diélectrique

poreux SiOCH ne peut être obtenue par des recuits à forte température sur des temps réalistes.

La figure 3.6 montre qu'il n'existe pas de différence de durée de vie entre un diélectrique stressé sans interruption et un diélectrique enchainant plusieurs stress électriques. Cette propriété d'additivité, c'est à dire la possibilité de cumuler l'endommagement lié à différents stress appliqués consécutivement, est cruciale pour la suite de cette étude. En effet, elle nous permettra de comparer le comportement du diélectrique lors de stress en tension continue et lors de stress possédant une période de relaxation.

Afin de vérifier si l'additivité de l'endommagement reste vraie avec des stress de tensions différentes, une population de diélectriques est stressée en utilisant un stress composé de 1 milliseconde à 20 volts suivie de 9 millisecondes à 18 volts comme représenté sur la figure 3.7. La durée de vie de cette population est ensuite comparée à celle d'un diélectrique stressé en tension constante à 20 volts et à 18 volts telle que présentée sur la figure 3.8. Les durées de vie mesurées sont reportées dans la table 3.1.

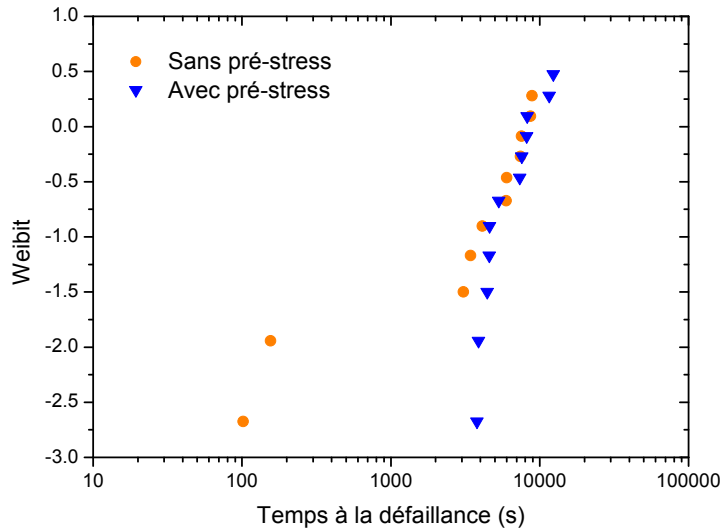


FIGURE 3.6 – Temps à la défaillance en fonction de la présence ou de l'absence d'un pré-stress. Le pré-stress correspond à 36% du temps au claquage. [S=63 nm, W=63 nm, L=1,5 mm et T=25°C]



FIGURE 3.7 – Représentation du signal de stress utilisé pour l'étude de l'additivité de l'endommagement. La période est de 10 millisecondes et le temps de pulse à 20 volts de 1 milliseconde.

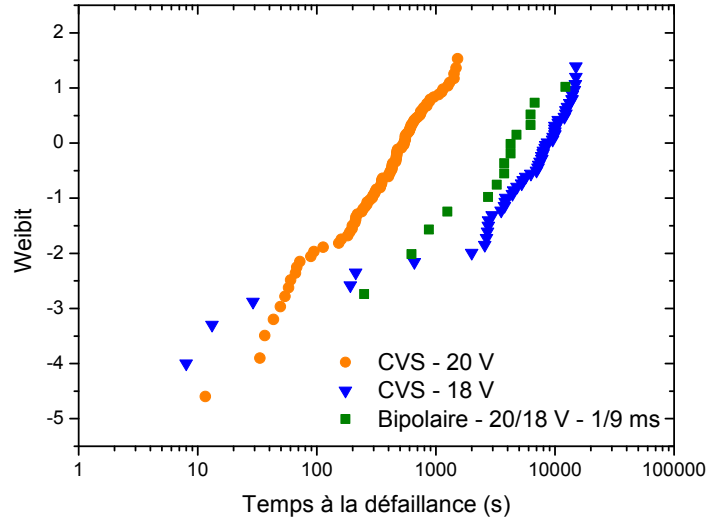


FIGURE 3.8 – Probabilités cumulées de défaillance pour un stress à 20V, 18V, et un stress bipolaire 20V/18V. Le temps de pulse à 20 volts est de 1 ms pour une période de 10 ms. [S=45 nm, W=45 nm, L=1 m et T=125°C]

TABLE 3.1 – Comparaison du temps caractéristique à la défaillance pour des stress CVS à 18 et 20 volts et un stress bipolaire 18–20 volts.

Paramètres	CVS 20 volts	CVS 18 volts	Stress bipolaire 18–20 volts
$t_{63\%}$	540 secondes	8660 secondes	4250 secondes
$t_{63\%}/t_{63\%(18V)}$	1/16	1	1/2

3. Étude de la fiabilité du diélectrique

Cette table montre que la durée de vie à 18 volts est 16 fois plus élevée que celle à 20 volts. Cela signifie que dans le cas du stress bipolaire 18–20 volts, la milliseconde passée à 20 volts est équivalente à 16 millisecondes passées à 18 volts. En d’autres termes, il est possible de décomposer une période du stress bipolaire 20–18 volts comme tel :

$$\begin{aligned}\text{Dégradation/période} &= 1\text{ms @ } 20V + 9\text{ms @ } 18V \\ &= 16\text{ms @ } 18V + 9\text{ms @ } 18V \\ &= 25\text{ms @ } 18V\end{aligned}$$

En résumé, une période du stress bipolaire 20–18 volt est donc équivalente à 25 millisecondes en stress à tension constante à 18 volts. Or une période de ce stress dure 10 millisecondes. Théoriquement si l’additivité des dégradations est respectée, la durée de vie du diélectrique lors d’un test bipolaire devrait être réduite par un rapport 25/10 soit 2,5 comparée à un stress en tension constante à 18 volts. La table 3.1 montre qu’il existe un rapport 2 entre ces stress. L’écart observé entre la valeur théoriquement attendue et la valeur mesurée peut être expliqué par les incertitudes liées au faible nombre d’échantillons testés. Cette incertitude est d’autant plus forte que la pente de Weibull observée est proche de 1. En d’autres termes, nous considérerons que la différence entre les ratios attendus et mesurés n’est pas significative. Il est donc possible de cumuler l’endommagement lié à différents stress électroniques.

Les deux précédents paragraphes ont montré qu’il est possible d’additionner l’endommagement lié à des stress électriques et mis en évidence une absence de réparation des défauts lors d’un stockage en température. Ces observations rendent possible la comparaison des temps à la défaillance obtenus lors de stress unipolaires (figure 3.1b) avec les temps à la défaillance de stress CVS (figure 3.1a) tels que présentés dans la suite de ce chapitre.

3.3 Rôle du cuivre dans le claquage des diélectriques SiOCH poreux

3.3.1 Introduction

Le cuivre étant connu pour sa capacité à créer des niveaux accepteurs et donneurs dans la bande interdite du silicium [Toyama1983], son introduction dans les interconnexions en remplacement de l'aluminium fut jugée critique pour le fonctionnement des transistors. En effet, les niveaux donneurs et accepteurs du cuivre situés dans le gap du silicium servent de centres de recombinaison-génération et amènent à un fort courant de fuite.

Afin d'empêcher la diffusion du cuivre vers le Front-End, une barrière de tantale et de nitrure de tantale est utilisée. Toutefois, avec la réduction des dimensions des interconnexions, le champ électrique dans le diélectrique est suffisamment important pour permettre la migration du cuivre dans le diélectrique si bien qu'il est aujourd'hui soupçonné d'être l'acteur prépondérant du claquage des diélectriques low- κ [Suzumura2006, Chen2012, Chen2013]. Dans les différents modèles proposés dans la littérature, la migration du cuivre permet la création d'un chemin conducteur au sein du diélectrique lui faisant alors perdre ses propriétés isolantes. Au fil des années, de nombreuses hypothèses ont été avancées : pour certains auteurs, le passage des ions de cuivre dans la matrice du diélectrique crée des défauts permettant la création d'un chemin de percolation alors que pour d'autres ce sont les ions cuivre qui jouent ce rôle. Le cuivre présent dans le diélectrique pouvant alors provenir de la migration lors du stress électrique mais également de particules arrachées lors de la CMP et disséminées entre les lignes de métal.

Chen a pu mettre en évidence le rôle de l'électrode de cuivre dans le claquage en remplaçant le cuivre par du tungstène. Il note alors un gain d'une décade pour la durée de vie avec ce métal [Chen2012]. Lloyd observe que le claquage se produit plus tard lorsque la ligne ne comporte pas de cuivre [Lloyd2006]. Il est important de noter que dans ces deux expériences, le claquage survient même en l'absence de cuivre ce qui montre que la présence

3. Étude de la fiabilité du diélectrique

de cuivre n'est pas une condition nécessaire pour le claquage du diélectrique low- κ . D'autre part, la résistivité du tungstène étant supérieure à celle du cuivre ($5,28 \mu\Omega \cdot \text{cm}$ contre $1,95 \mu\Omega \cdot \text{cm}$), la perte de charge liée à la résistance des interconnexions en tungstène peut suffisamment modifier la tension de stress et expliquer la différence de durée de vie observée.

Récemment, Yeap et al. ont proposé un suivi du diélectrique par TEM in-situ lors d'un stress électrique [Yeap2013]. Aucune migration de cuivre n'est observée avant le claquage même si les auteurs notent que le claquage met en jeu du cuivre si celui-ci se trouve déjà dans le diélectrique avant le début du stress électrique. Cette conclusion est partagée par Zhao et al. qui notent que le cuivre n'a pas la capacité de franchir la barrière [Zhao2011a].

La question de l'importance du cuivre dans le claquage des diélectriques low- κ poreux reste ouverte dans la littérature. Un élément de réponse est proposé dans la suite de cette étude.

3.3.2 Analyse du rôle du cuivre

La figure 3.9 présente la probabilité de défaillance du diélectrique en fonction du temps effectif de stress. Le stress est réalisé à l'aide des quatre signaux électriques présentés sur la figure 3.1. Cette figure montre une augmentation de la durée de vie du diélectrique par un facteur 2,5 environ lorsque le stress comporte une étape de relaxation à champ nul (signal unipolaire, durée de vie de 1375 secondes) par rapport à un stress en tension constante (durée de vie de 520 secondes). Aucune modification de la durée de vie n'est observée si le stress est réalisé avec un signal bipolaire.

Ce comportement est incompatible avec un claquage lié à une migration sous champ du cuivre dans le diélectrique. En effet, si la migration du cuivre ionique était responsable du claquage du diélectrique, le comportement suivant devrait être observé :

- lors du stress unipolaire, la durée de vie du diélectrique devrait être la même que lors d'un test CVS (la diffusion étant assistée par champ,

- elle n'opère que le temps où la tension est appliquée) (figure 3.10) ;
- lors du stress bipolaire, la durée de vie du diélectrique devrait être au pire identique à la référence et au mieux une augmentation de la durée de vie devrait être observée (la diffusion étant alors réversible) (figure 3.11).

Puisque nous observons une augmentation de la durée de vie lors des stress unipolaires, il semble improbable que la migration du cuivre ionique puisse expliquer le claquage des diélectriques low- κ .

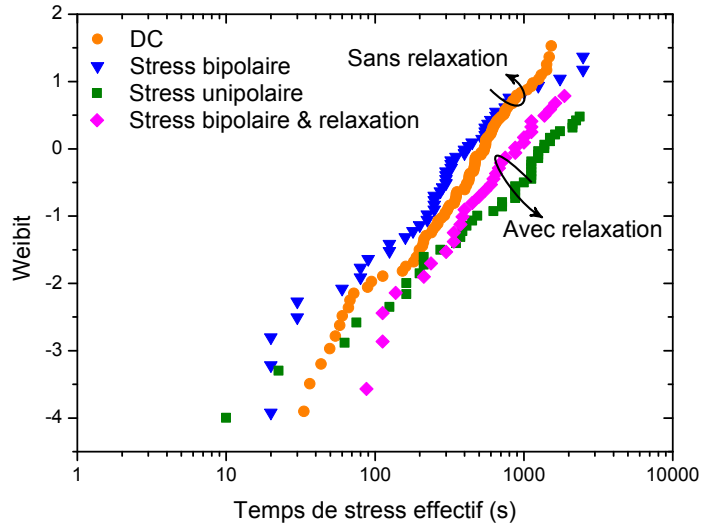


FIGURE 3.9 – Probabilité de défaillance du diélectrique en fonction du temps de stress effectif. Le stress est réalisé à l'aide des quatre signaux présentés sur la figure 3.1. [S=45 nm, W=45 nm, L=2 mm, Temps de pulse=1 ms et T=125°C]

3. Étude de la fiabilité du diélectrique

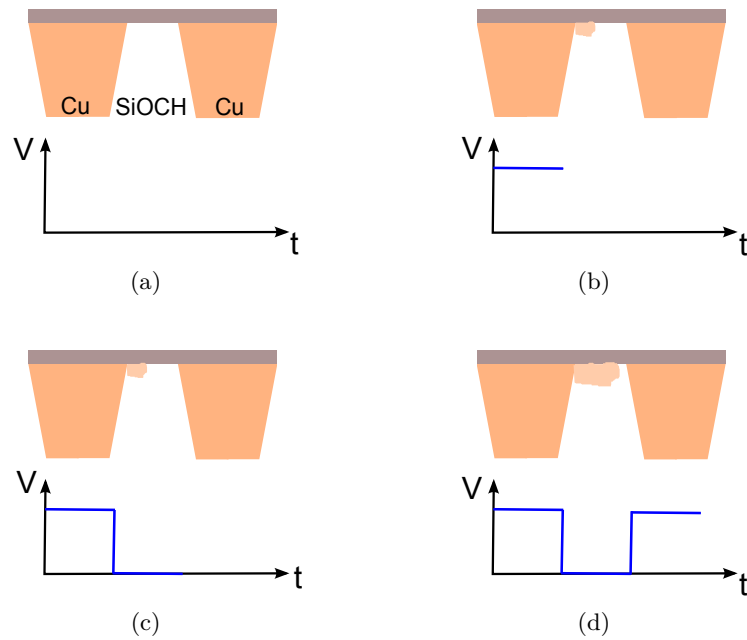


FIGURE 3.10 – Rôle du cuivre lors d'un stress unipolaire. La diffusion sous champ ne s'effectue que lorsque la tension est appliquée.

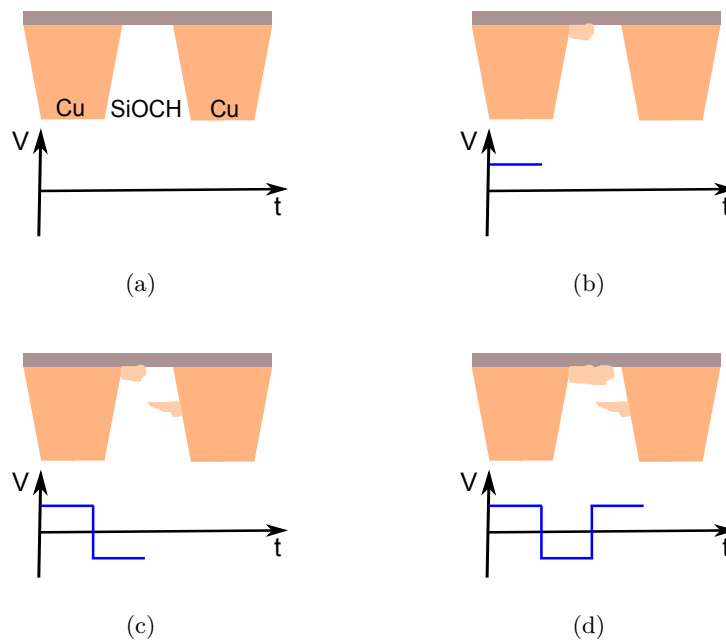


FIGURE 3.11 – Rôle du cuivre lors d'un stress bipolaire. La diffusion sous champ ne s'effectue à partir des deux lignes de cuivre.

3.4 Modèle de dégradation du diélectrique

Les sections précédentes ont montré que l'ajout d'une période de relaxation au sein d'un stress électrique permettait d'accroître la durée de vie des diélectriques SiOCH poreux. Il a également été noté qu'aucun mécanisme de guérison des défauts n'est observable dans les échelles de temps étudiées (de la seconde à la dizaine de jours) et que le cuivre n'est pas responsable du claquage.

L'importance de cette période de relaxation à champ nul est confirmée par les figures 3.12 et 3.13. En effet, ces figures montrent que ni le temps de pulse, ni le temps de relaxation ne modifient la durée de vie du diélectrique dans la gamme de temps observée. Celle-ci n'est influencée que par la présence ou non d'une période de relaxation.

Dans la suite de ce chapitre, un modèle de dégradation permettant d'expliquer l'augmentation de la durée de vie lors de stress unipolaires sera proposé.

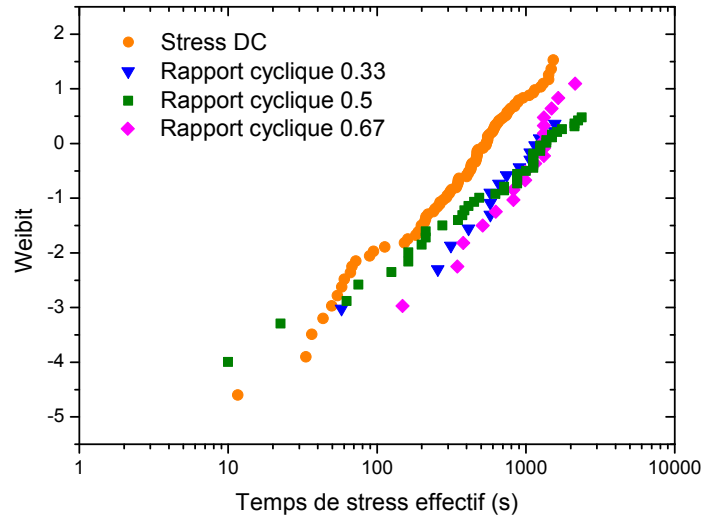


FIGURE 3.12 – Probabilité de défaillance en fonction du temps effectif de stress pour un diélectrique soumis à des stress unipolaires 20/0 volts de rapports cycliques différents. [S=45 nm, W=45 nm, L=2 mm, Temps de pulse=1 ms, T= 125°C]

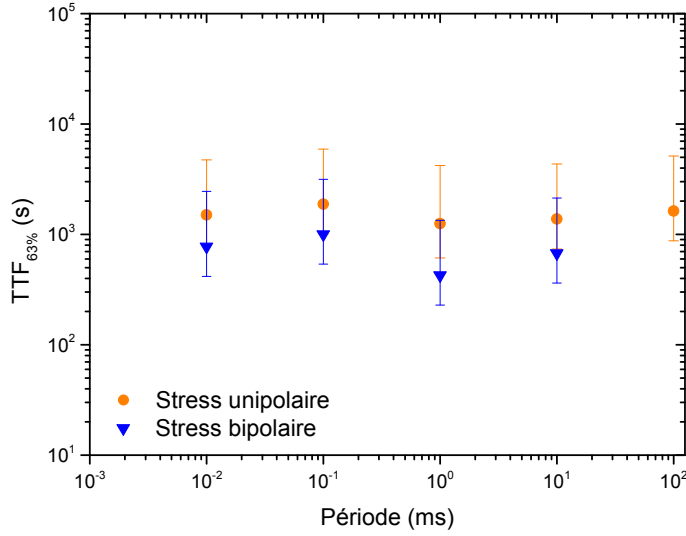


FIGURE 3.13 – Temps caractéristique à la défaillance en fonction du temps de pulse pour un stress unipolaire 20/0 volts et un stress bipolaire -20/20 volts. [S=45 nm, W=45 nm, L=2 mm, T= 125°C]

3.4.1 Impact du courant de fuite dans la dégradation du diélectrique

Les différents modèles rapportés dans la littérature ont tous en commun d'accorder une place prépondérante au courant de fuite puisque celui-ci serait responsable de la création des défauts et donc de la dégradation du diélectrique. Le modèle d'extrapolation en \sqrt{E} est notamment basé sur cette hypothèse [Vilmay2010].

La figure 3.14 montre l'évolution du temps à la défaillance en fonction du courant de fuite initial. Ces deux caractéristiques sont extrêmement bien corrélées puisque pour un même champ électrique, si le courant de fuite augmente (par un accroissement de la température dans cette expérience), le temps à la défaillance diminue. Toutes les séries de données s'inscrivant dans la même tendance, quelle que soit la température utilisée, il apparaît donc que le courant de fuite est un facteur prépondérant du claquage des diélectriques poreux. Ces observations sont en accord avec les travaux de Vilmay qui établit un modèle de durée de vie uniquement basé sur le courant de fuite initial [Vilmay2010].

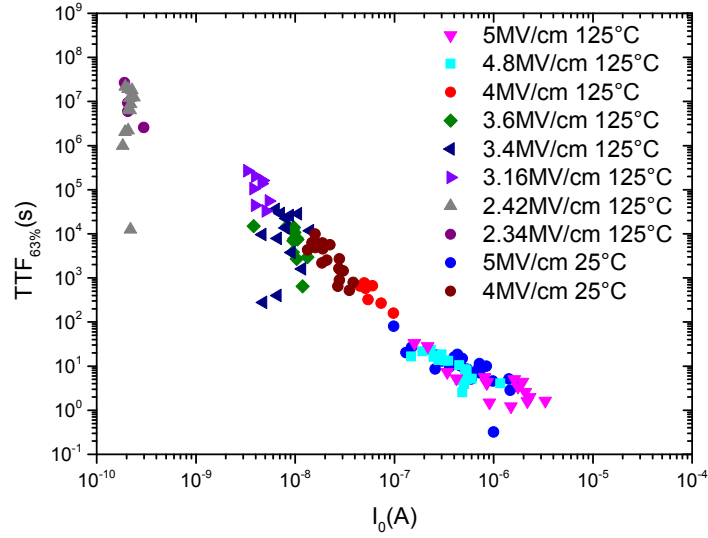


FIGURE 3.14 – Évolution du temps à la défaillance en fonction du courant de fuite initial pour différents champs électriques à 25 et 125°C. [S=45 nm, W=45 nm, L=2 mm]

Cette forte corrélation entre le temps à la défaillance et le courant de fuite, indépendamment de la température, suggère que la création des défauts dans le diélectrique n'est pas activée en température dans la gamme de températures considérée (25–125°C). Cette observation est confirmée par la mesure du ratio de durée de vie entre les stress à tension constante et les stress unipolaires à 25°C et à 125°C. La figure 3.15 et la table 3.2 montrent que ce ratio est relativement constant dans la gamme de température étudiée. En utilisant les données de cette figure, il est possible d'extraire l'énergie d'activation (E_A) associée au claquage à 20 volts. Cette énergie lie les temps caractéristiques à la défaillance pour différentes températures sous un champ électrique donné :

$$TTF(T_2) = TTF(T_1) \cdot \exp\left(\frac{E_A \cdot q}{k} \left(\frac{1}{T_2} - \frac{1}{T_1}\right)\right) \quad (3.2)$$

À l'aide des données de la figure 3.15, l'énergie d'activation du claquage est estimé à $0,22 \pm 0,05$ eV (figure 3.16). Cette énergie est très proche de celle mesurée pour la conduction du diélectrique à la section 2.1.4, puisqu'à 20 volts, l'énergie d'activation de la fuite extraite était de $0,14 \pm 0,06$ eV (figure 2.11). Puisque cette énergie d'activation associée au claquage est très

3. Étude de la fiabilité du diélectrique

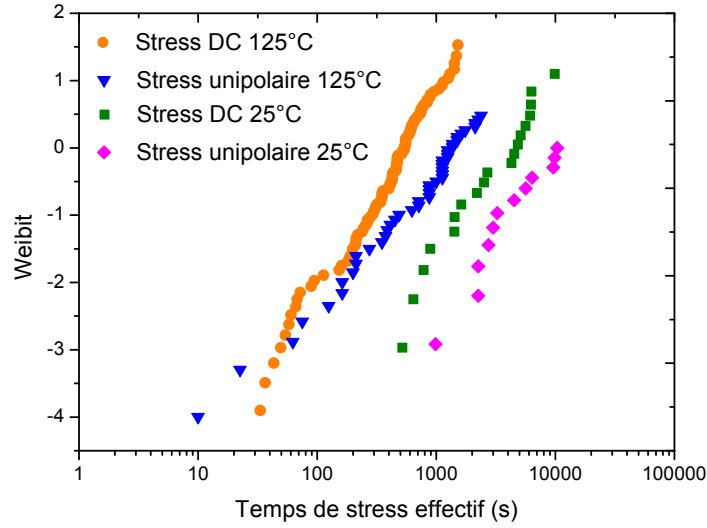


FIGURE 3.15 – Probabilité de claquage en fonction du temps de stress effectif d'un diélectrique stressé à tension constante de 20 volts et sous un stress unipolaire 20/0 volts (1ms/1ms) à 25°C et à 125°C. [S=45 nm, W=45 nm, L=2 mm]

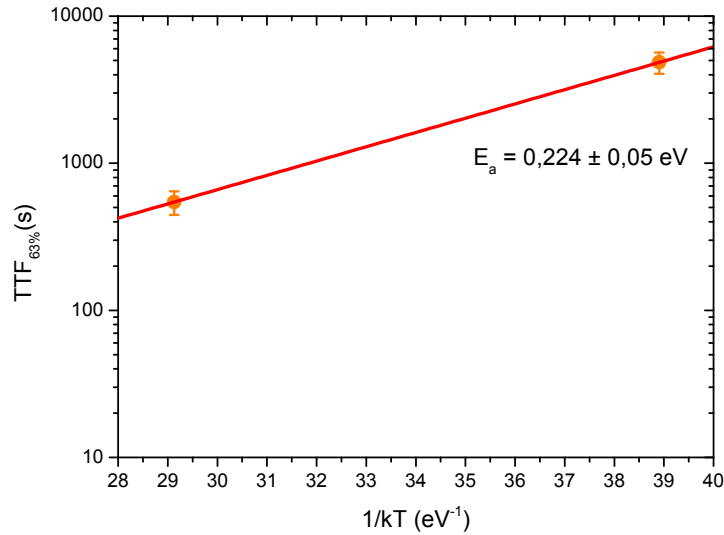


FIGURE 3.16 – Énergie d'activation du claquage à 20 volts. [S=45 nm, W=45 nm, L=2 mm]

TABLE 3.2 – Comparaison du temps caractéristique à la défaillance pour des stress CVS et unipolaires à 20 volts.

Température	CVS 20V	Unipolaire 20V	Ratio
25°C	4850 secondes	10450 secondes	2,2
125°C	541 secondes	1375 secondes	2,5

proche de l'énergie d'activation de la fuite (en considérant les barres d'erreur), cela confirme que le claquage est lié au courant de fuite traversant le diélectrique.

3.4.2 Rôle du champ dans la défaillance du diélectrique

Bien que le rôle du courant dans le claquage des diélectriques low- κ semble acquis, l'expérience montre qu'il n'est pas le seul facteur devant être pris en compte. La figure 3.17 présente l'évolution du courant en fonction du temps de stress dans le cas de stress CVS possédant ou non des périodes de relaxation. Dans le cas du stress avec périodes de relaxation, une tension de 0 volt est appliquée pendant 10 secondes toutes les 100 secondes de stress. Comme le montre l'encart de la figure 3.17b, chaque période de relaxation permet de dépiéger une partie des charges présentes dans le matériaux, ce qui entraîne un pic de courant lors du rétablissement de la tension de stress. Suite au piégeage de nouvelles charges, le courant retrouve le niveau qu'il occupait avant la pause à 0 volt.

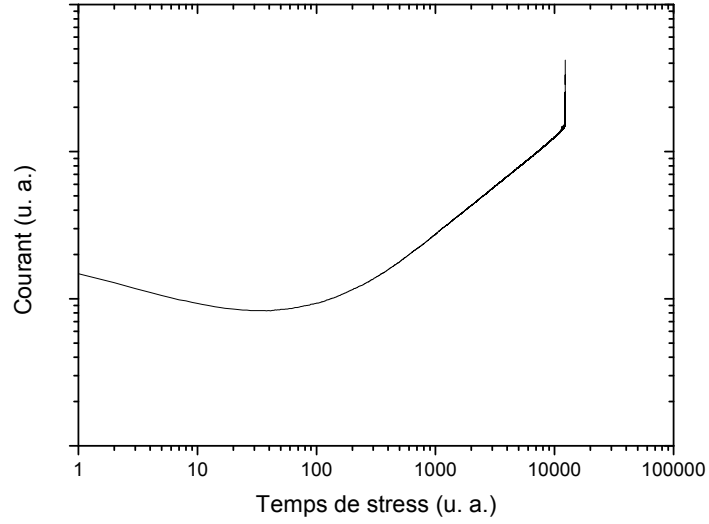
Au cours d'un stress unipolaire, chaque période de relaxation permet donc le dépiégeage des charges présentes dans le matériau, ce qui amène à un niveau de courant au moins égal (voir légèrement supérieur) à ce qui peut être obtenu lors d'un stress CVS. Pourtant, la durée de vie d'un diélectrique soumis à un stress unipolaire est 2,3 à 2,5 fois plus importante que lors d'un stress CVS (figures 3.9 et 3.13). Lors d'un stress unipolaire, la quantité de charges ayant traversée le diélectrique avant le claquage est donc plus élevée que lors d'un stress à tension constante (temps de stress plus long multiplié par un courant au moins identique). Le courant ne peut donc pas être le seul facteur

entraînant le claquage du diélectrique et il est évident qu'un autre paramètre y joue un rôle prépondérant. La section 3.2.2 a montré que la température n'avait pas d'impact sur la durée de vie du diélectrique. Il apparaît donc que le champ électrique est le second paramètre responsable de la dégradation du diélectrique.

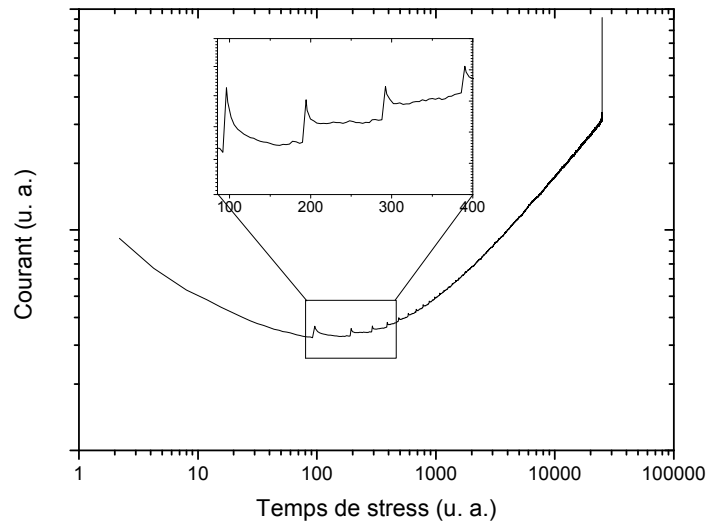
En résumé, le claquage des diélectriques de type SiOCH poreux résulte donc de l'association d'une composante liée au champ électrique et d'une composante liée au courant de fuite. Ce comportement est la signature d'une dégradation du matériau suivant un modèle d'impact [O'Dwyer1969, DiStefano1974, DiStefano1975]. Les défauts sont créés lors de collisions entre le matériau et les électrons liés au courant de fuite. L'énergie nécessaire à la création des défauts provenant de l'accélération des électrons dans le champ électrique. Dans ce modèle, il existe deux possibilités pour accélérer la création des défauts et donc dégrader plus rapidement le diélectrique :

- à champ constant, une augmentation du courant de fuite au sein du matériau permet d'accroître la probabilité de collision et donc de création d'un défaut,
- à courant constant, une augmentation du champ électrique permet d'accroître l'énergie des porteurs et donc la probabilité de création d'un défaut lors d'une collision.

L'augmentation de la quantité de charges traversant le diélectrique avant le claquage, observée lors d'un stress unipolaire (figure 3.9 et figure 3.17b), ne pouvant expliquer l'accroissement de la durée de vie du diélectrique, c'est donc au travers des variations du champ électrique qu'une explication pourra être avancée.



(a) CVS sans relaxation



(b) CVS avec relaxation

FIGURE 3.17 – Évolution typique du courant au cours d'un stress CVS avec et sans relaxation. Dans le cas avec relaxation, une pause de 10 secondes à 0 volt est introduite toutes les 100 secondes. [$S=45$ nm, $W=45$ nm, $L=2$ mm et $T=125^{\circ}\text{C}$]

3.4.3 Étude de l'impact du piégeage sur la défaillance du diélectrique

3.4.3.A Rappel sur le piégeage de charges

Dans le chapitre 2, nous avons mis en évidence la forte capacité de piégeage que possèdent les diélectriques low- κ poreux. Lors d'un stress à tension constante, ce piégeage de charges a pour conséquence une déformation du diagramme de bande comme présentée sur la figure 3.18. Au sein du diélectrique, l'écrantage lié aux charges piégées modifie le profil du champ électrique qui n'est plus uniforme bien que le courant soit le même dans tout le matériau.

La suite de ce chapitre a pour objectif de quantifier l'impact de cette non-uniformité du champ électrique au sein du diélectrique sur la dégradation du matériau.

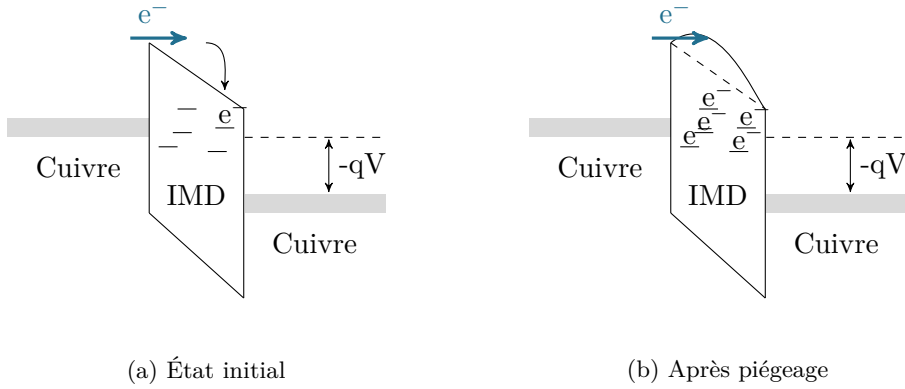


FIGURE 3.18 – Évolution du diagramme de bande liée au piégeage de charges dans le diélectrique.

3.4.3.B Calcul du champ électrique au sein du diélectrique

Connaissant la répartition des charges dans le diélectrique, $\rho(x)$, il est possible de connaître les variations du champ électrique au sein du matériau à l'aide de l'équation de Poisson :

$$\frac{\partial^2 V(x)}{\partial x^2} = -\frac{\rho(x)}{\varepsilon} . \quad (3.3)$$

Par intégration, le champ électrique s'exprime comme :

$$E(x) = \int_0^x -\frac{\rho(x)}{\varepsilon} dx - \frac{Q_{\text{surf}0}}{\varepsilon} \quad (3.4)$$

où $Q_{\text{surf}0}$ correspond à la charge stockée sur l'armature en $x = 0$.

Dans la suite de ce chapitre, une hypothèse forte sur la forme et la position de la distribution de charges mais également sur la quantité de charges injectées est réalisée. Malgré tout, la distribution présentée dans ce manuscrit paraît être l'une des plus probables, de par sa forme, son étalement et la faible quantité de charges injectées.

La distribution de charges utilisée dans la suite de cette étude est telle que représentée sur la figure 3.19. Cette répartition est une gaussienne dont le mode est située à 3,5 nm de l'armature gauche ($x = 0$). L'écart type est de 20 nm ce qui assure une probabilité de piégeage conséquente dans la première moitié du diélectrique bien qu'elle soit considérée comme plus importante près de l'armature où sont injectés les électrons. La quantité de charges injectées dans le diélectrique représente 50% des charges contenues sur les armatures de la capacité.

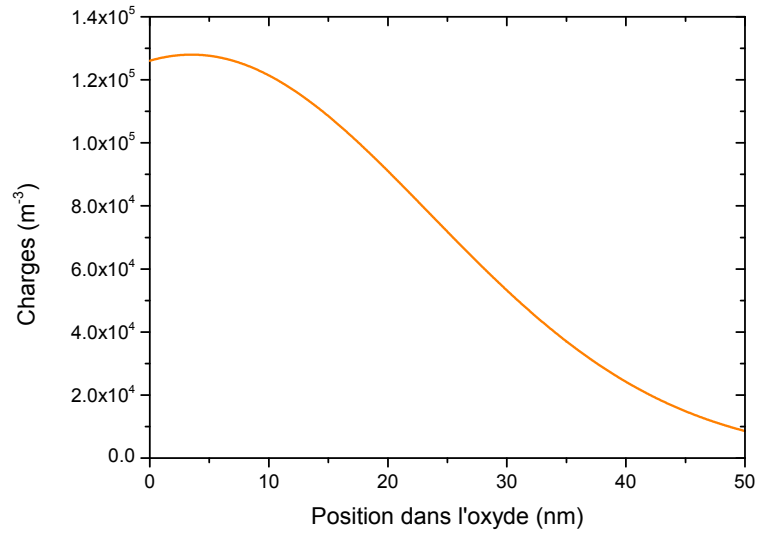


FIGURE 3.19 – Distribution de charges piégées dans le diélectrique. La densité volumique de charges piégées est de $8 \cdot 10^{23}$ charges/m³.

3. Étude de la fiabilité du diélectrique

À partir de cette distribution, il est possible de calculer le champ électrique en tout point du diélectrique. Le résultat est présenté sur la figure 3.20 où est également rappelé le champ macroscopique, c'est à dire le champ moyen fixé par l'utilisateur lorsqu'il impose la tension aux bornes du diélectrique. La perturbation induite par les charges injectées permet un accroissement du champ électrique au niveau de l'électrode de droite. Ainsi dans notre exemple, en $x = t_{\text{ox}}$, en présence de charges piégées, la valeur du champ passe de 4 MV/cm à 4,5 MV/cm soit un accroissement de 11%. Sur l'ensemble du diélectrique, il existe une variation du champ électrique de 34%, puisque le champ minimal vaut 2,95 MV/cm contre 4,5 MV/cm pour le champ maximal.

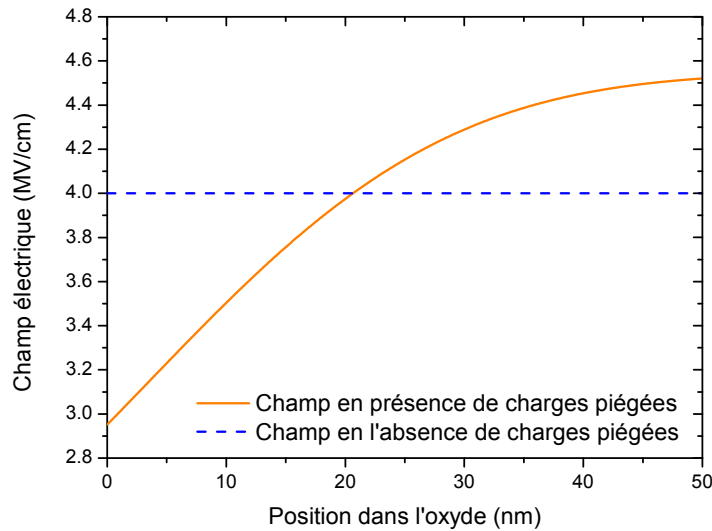


FIGURE 3.20 – Représentation du champ électrique interne (calculé avec l'équation de Poisson) en fonction de la position au sein du diélectrique. Le champ local est calculé en tenant compte de la perturbation induite par la distribution des charges de la figure 3.19. Le champ en l'absence de charges piégées correspond au champ électrique théorique entre les armatures tel que fixé par les conditions expérimentales ($E = V/t_{\text{ox}}$).

3.4.3.C Modélisation de l'impact de la non-uniformité du champ électrique

Dans les sections 3.4.1 et 3.4.2, l'impact du courant de fuite et du champ électrique sur la dégradation du diélectrique a été mis en évidence, nous ame-

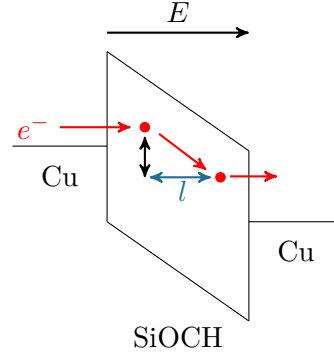


FIGURE 3.21 – Schéma de bande du diélectrique low- κ présentant la création de défauts par un électron dans un modèle d'impact.

nant à considérer un modèle de dégradation par impact comme décrit par O'Dwyer [O'Dwyer1969]. Dans ce modèle, l'énergie ϕ acquise par les porteurs est liée au champ électrique E ainsi qu'à la distance l entre les collisions (figure 3.21) :

$$\phi = l \cdot E \cdot q \quad (3.5)$$

Où q correspond à la charge électronique des porteurs. La physique du modèle est détaillée dans la section 4.1.2 du chapitre 4.

Dans le cas où le champ électrique serait uniforme dans le volume du diélectrique, la probabilité de création d'un défaut serait la même en tout point du matériau. Dans notre cas, bien que le courant soit identique dans l'ensemble du diélectrique, la non-uniformité du champ électrique au sein du matériau, telle que mise en évidence dans la figure 3.20, amène à une variation de la probabilité de création des défauts au sein du diélectrique. Celle-ci est maximale près de l'armature de droite ($x = t_{\text{ox}}$) puisque le champ électrique est maximal dans cette zone alors qu'elle est nettement plus faible au niveau de l'armature de gauche.

Cette dissymétrie conduit à un scénario en quatre étapes tel qu'illustré sur la figure 3.22 :

- Sous l'influence d'un fort piégeage de charges près de l'armature de gauche, le champ électrique n'est plus uniforme au sein du diélectrique.
- Les défauts apparaissent préférentiellement dans la région de champ

3. Étude de la fiabilité du diélectrique

- fort, proche de l'armature de droite. Cette création rapide des défauts favorise la formation d'un chemin de percolation dans cette région.
- Une fois ce chemin de percolation réalisé, la résistivité de cette région diminue fortement permettant alors un report intégral de la tension appliquée sur l'autre région du diélectrique.
 - Le champ électrique résultant étant bien plus important que le champ initialement appliqué sur le diélectrique, un chemin de percolation est formé dans la seconde région dans un temps très court en comparaison du temps total de l'expérience. Le diélectrique est claqué et ses propriétés isolantes ne sont plus assurées.

Ce scénario montre que la durée de vie du diélectrique est, au premier ordre, celle de la couche subissant le champ électrique maximum. Le calcul de la durée de vie du diélectrique dans le cas d'un stress en tension continue doit donc se faire en tenant compte de l'augmentation du champ électrique liée au piégeage de charges.

Dans le cas d'un test réalisé avec un signal incluant des périodes de relaxation à champ nul, il n'existe pas de charges piégées dans le matériau. En effet, lors des périodes à champ nul, les charges peuvent se déplacer vers les armatures et quitter le matériau. Cette absence de charges piégées amène à un champ électrique uniforme au sein du diélectrique, dont la valeur est donnée par V/t_{ox} où V correspond à la tension appliquée.

D'après la figure 3.20, le champ appliqué sur le diélectrique lors d'un stress en tension continue est supérieur de 4% à celui obtenu lors d'un test utilisant un signal unipolaire. Cet accroissement du champ électrique amène à une diminution de la durée de vie du diélectrique dans le cas d'un stress en tension continue. Ces conclusions sont cohérentes avec les résultats expérimentaux de la figure 3.9. Une estimation de la diminution de la durée de vie sera réalisée après la présentation du modèle de durée de vie dans le chapitre 4 à la section 4.5.

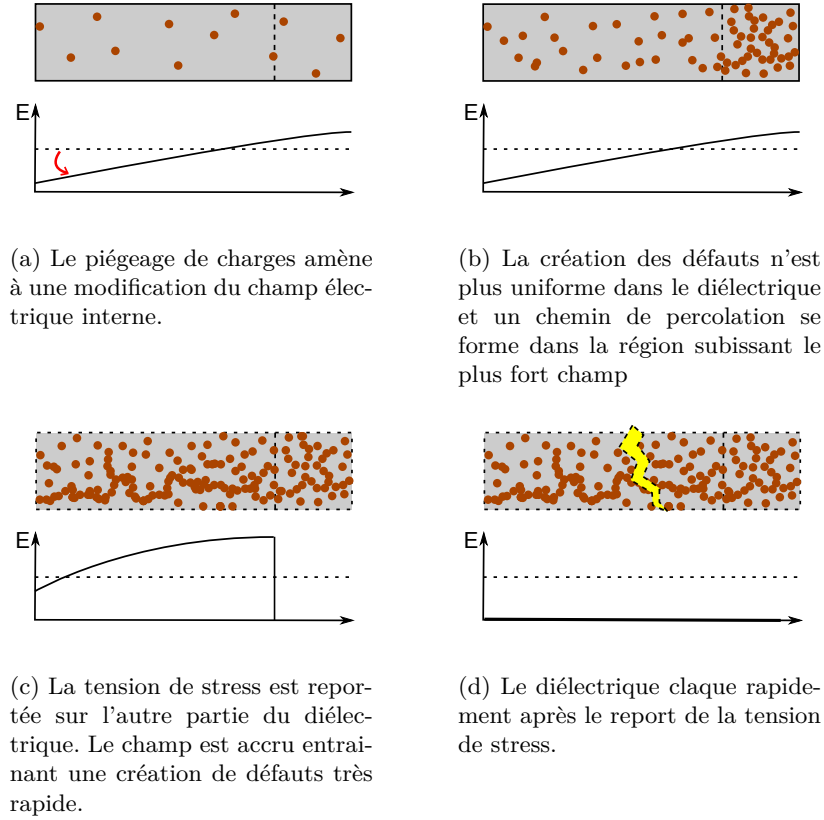


FIGURE 3.22 – Illustration de l'impact d'un champ asymétrique sur la création de défauts et sur le claquage. La durée du vie du diélectrique est fixée par la durée de vie de la région subissant le champ le plus important. Le champ électrique en l'absence de piégeage est rappelé en pointillé.

3.4.3.D Calcul du report de la tension sur la couche la plus résistive

Dans le scénario développé plus haut, le diélectrique est séparé en deux régions dont l'avancement de la dégradation est différent. La région subissant le champ le plus fort se dégradant plus rapidement, sa résistivité diminue, permettant alors un report intégral de la tension appliquée sur la région la moins dégradée. Ce report entraînant alors un accroissement conséquent du champ électrique et un claquage quasi immédiat du matériau.

Une modélisation des deux régions du diélectrique est proposée sur la figure 3.23. Cette figure présente le circuit électronique équivalent d'un diélec-

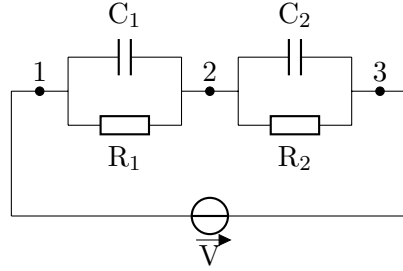


FIGURE 3.23 – Schéma électrique équivalent du diélectrique soumis à un stress à tension constante.

trique low- κ lors d'un stress en tension constante. Basiquement, chaque région correspond à une capacité non idéale, soit une capacité et une résistance en parallèle. Pour une fréquence ω , l'impédance Z^* d'une couche s'exprime comme :

$$\frac{1}{Z^*} = \frac{1}{R} + jC\omega \quad (3.6)$$

soit

$$Z^* = \frac{R}{1 + jRC\omega} \quad (3.7)$$

En tension continue, ω est nulle, ce qui amène à

$$Z^* = R \quad (3.8)$$

En associant la forme du champ électrique reportée sur la figure 3.20 avec le circuit équivalent du diélectrique, il apparaît que la couche 2 subit un champ supérieur à la couche 1 et se dégrade donc plus vite. Lors de la formation du chemin de percolation, la résistance de la couche 2 diminue drastiquement passant de quelques centaines de mégohms à quelques kilohms (figures 3.24 et 3.25).

Puisque les deux couches sont en série, le montage présenté dans la figure 3.23 est un diviseur de tension, ce qui signifie que la tension aux bornes de la couche la moins dégradée (entre les bornes 1 et 2) s'exprime comme :

$$U_{12} = V \cdot \frac{R_1}{R_1 + R_2} \quad (3.9)$$

soit, puisque R_2 est très faible en comparaison de R_1

$$U_{12} = V \cdot \frac{R_1}{R_1} = V \quad (3.10)$$

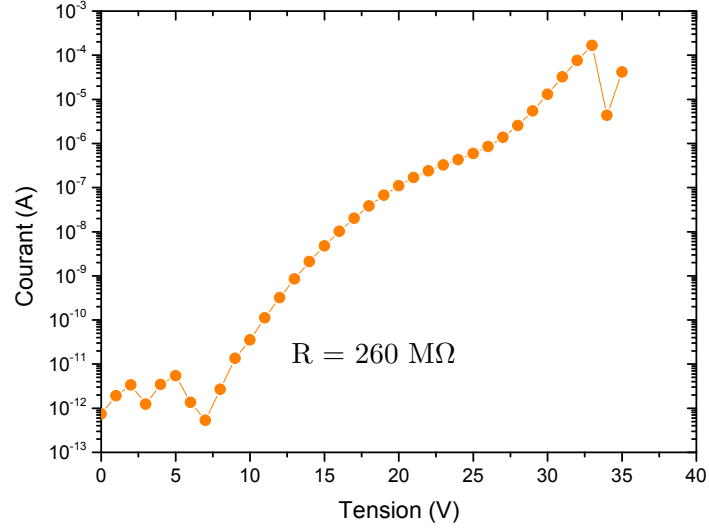


FIGURE 3.24 – Caractéristique I-V d'un diélectrique low- κ avant claquage. La résistance avant claquage peut être estimée à $260 \text{ M}\Omega$ pour des tensions de 10 à 20 volts. [S=70 nm, W=70 nm, L=3 cm, T=25°C]

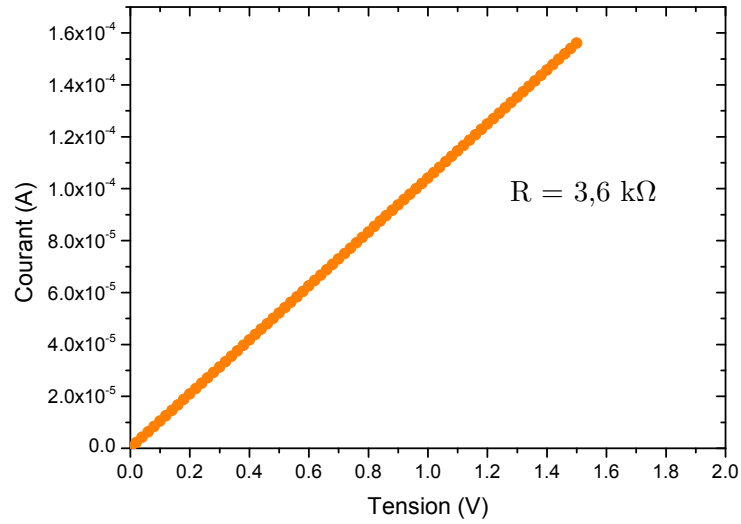


FIGURE 3.25 – Caractéristique I-V d'un diélectrique low- κ après claquage. La résistance du spot de claquage est de $3,6 \text{ k}\Omega$. [S=70 nm, W=70 nm, L=3 cm, T=25°C]

Il apparaît donc que la perte de charge aux bornes de la couche subissant le plus fort champ peut donc s'annuler entraînant alors le report intégral de la tension de stress sur la couche la moins dégradée. L'augmentation du champ local résultant de cette opération entraîne alors le claquage du diélectrique dans un temps extrêmement court comparé au temps total du stress. Par exemple, lors d'un stress à 20 volts, le diélectrique est traversé par un courant de 10^{-7} ampère (figure 3.24). La couche dégradée ayant une résistance de 3,6 k Ω , la perte de charge en son sein est d'environ $4 \cdot 10^{-4}$ volts. Ce qui correspond à une tension de 19,99 volts aux bornes de la région non claquée.

Au premier ordre, ceci est donc la preuve que la durée de vie d'un diélectrique lors d'un stress à tension constante dépend de la durée de vie de la zone du diélectrique soumise au champ maximal obtenu après écrantage par les charges piégées.

3.5 Conclusion sur le modèle de dégradation

Au travers de cette étude, le mode de dégradation du diélectrique a été mis en évidence. Après avoir démontré que la diffusion du cuivre n'est pas le facteur dominant le claquage du diélectrique, ce chapitre a présenté l'effet du courant et du champ sur la dégradation des matériaux SiOCH poreux. Un modèle de dégradation combinant le courant et le champ électrique a été introduit puis associé au rôle des charges piégées dans le matériau, afin d'expliquer l'augmentation de la durée de vie des diélectriques lors de tests possédant des périodes de relaxation à champ nul.

La base physique de ce mode de dégradation, une accélération des électrons sous un champ électrique qui leur confère donc une énergie suffisante pour créer un défaut lors d'une collision avec le matériau, va permettre le développement d'un nouveau modèle de durée de vie afin de lier les tests accélérés (réalisés à fort champ) à la durée de vie du matériau à la tension d'utilisation.

Modélisation de la dégradation

Ce chapitre est dédié au choix d'un modèle de durée de vie afin de lier la durée de vie aux conditions d'utilisation avec les tests accélérés de vieillissement. Cette étude va démontrer que le modèle de dégradation présenté précédemment permet une justification physique à notre modèle de durée de vie. Après avoir défini un critère de comparaison, nous comparerons les prédictions des modèles de la littérature à l'aide de tests d'une durée supérieure à un an. Nous verrons alors que le modèle dit "lucky électron" présente la meilleure qualité d'extrapolation.

Dans un second temps, les paramètres de ce modèle seront extraits indépendamment de la modélisation de la durée de vie. Ces nouvelles valeurs obtenues par analyse de la conduction de Poole-Frenkel et du courant de fuite initial sont très proches de celles obtenues à l'aide des temps à la défaillance. L'étude des faibles taux de défaillance à l'aide de structures de test matricées est introduite.

Sommaire

4.1	Nécessité d'un modèle de durée de vie plus pertinent . . .	131
4.1.1	Évolution de la durée de vie des diélectriques in- termétalliques en fonction des nœuds technologiques	131
4.1.2	Présentation du modèle "lucky électron"	132
4.2	Choix du modèle de durée de vie le plus pertinent	136
4.2.1	Critère de pertinence des modèles	136
4.2.2	Comparaison de la qualité de prédiction des diffé- rents modèles	137
4.3	Calcul des paramètres optimisés du modèle	140
4.3.1	Modélisation avec trois degrés de liberté	140
4.3.2	Modélisation avec un seul degré de liberté	142
4.4	Évolution de la pente de Weibull observée en fonction de la tension appliquée	147
4.4.1	Observations expérimentales	147
4.4.2	Étude des faibles niveaux de défaillance	149
4.5	Application du modèle de durée de vie : retour sur le piégeage	152
4.6	Conclusion sur le modèle d'extrapolation	157

Les industriels de la microélectronique garantissent couramment une durée de vie minimale de 10 ans à leurs clients. Pourtant, il est évident qu'il est impossible de tester les produits vendus à la tension d'opération puisque cela impliquerait un temps d'expérience au moins égal à cette durée. La connaissance de la durée de vie du produit passe donc par une phase d'étude dans des conditions accélérées (forte température et fort champ électrique) puis par une extrapolation du résultat vers les conditions d'utilisation.

Cette extrapolation nécessite l'utilisation d'un modèle de durée de vie, permettant de lier la probabilité de défaillance à des critères tels que la tension ou la température.

4.1 Nécessité d'un modèle de durée de vie plus pertinent

4.1.1 Évolution de la durée de vie des diélectriques intermétalliques en fonction des nœuds technologiques

Depuis l'introduction des diélectriques SiOCH low- κ dans les interconnexions du nœud technologique 90 nm, la durée de vie des IMD décroît de quatre à six décades avec chaque nouveau nœud technologique.

En 2004, en utilisant le modèle le plus conservateur, le modèle en E , la durée de vie des IMD du nœud 90 nm était supérieure à 10^8 années. Trois années plus tard, en technologie 65 nm, celle-ci était toujours supérieure à 10^4 ans.

L'introduction de la porosité dans les diélectriques intermétalliques, en 2010 avec le nœud 45 nm, fut un tournant majeur dans l'étude de la fiabilité de ces matériaux. En effet, la porosité accroissant le champ local au sein des diélectriques, le champ au claquage et donc la durée de vie diminuèrent drastiquement. Pour la première fois, l'utilisation d'un modèle conservateur ne permettait plus de garantir une durée de vie minimale de dix ans pour le produit. Puisqu'il était acquis que le modèle en E est pessimiste [Chen2009a], il devenait nécessaire de développer un modèle de durée de vie cohérent en se

basant sur les mécanismes de dégradation. Un modèle plus proche de la réalité fut donc introduit par Vilmay en supposant que la dégradation du diélectrique était liée au courant de fuite [Vilmay2010] : le modèle en \sqrt{E} . Avec ce nouveau modèle, moins pessimiste que le précédent, la durée de vie de l'IMD pouvait être estimée à 10^4 ans. Toutefois, en 2012, avec la réduction des dimensions dans les lignes, la durée de vie du SiOCH poreux calculée avec le modèle en \sqrt{E} n'est plus que de dix ans pour le nœud technologique 28 nm.

Suivant la tendance obtenue sur les derniers nœuds, il est donc évident qu'en utilisant le même modèle avec la technologie 22 nm, la durée de vie calculée sera au mieux de quelques milliers de secondes et interdira d'utiliser ce matériau dans les interconnexions des circuits intégrés. Cette durée de vie réduite implique donc des efforts considérables d'amélioration des procédés de fabrication, voire l'introduction de nouveaux matériaux plus résistants. Ces solutions étant extrêmement couteuses en temps et en argent, et puisqu'il est acquis que les durées de vie calculées avec ce modèle sont pessimistes [Croes2010, Zhao2011], la recherche d'un modèle de durée de vie plus réaliste est vitale afin de quantifier l'effort de développement nécessaire.

Afin d'obtenir une estimation plus précise de la durée de vie de l'IMD, il est donc nécessaire d'introduire un modèle de durée de vie plus proche de la réalité et basé sur le modèle de dégradation présenté dans le chapitre 3. Seule la réalisation de tests à faibles champs électriques pendant une durée supérieure à un an permettant une différenciation des différents modèles de durée de vie [Lloyd2005], la suite de ce chapitre présente donc une comparaison des différents modèles d'extrapolation réalisée sur un ensemble de conditions expérimentales incluant des tests d'une durée supérieure à un an.

4.1.2 Présentation du modèle “lucky électron”

Dans le chapitre précédent, nous avons mis en évidence que la dégradation du diélectrique est due à l'interaction entre le matériau et les porteurs. L'accélération sous champ électrique de ces derniers leur confère une éner-

gie qui peut être suffisante pour créer un défaut lors d'une collision, ceux-ci étant probablement des liaisons rompues. Dans ce modèle, l'énergie acquise par l'électron dépend du champ électrique. Ce dernier est donc un paramètre modulant la probabilité de créer un défaut. Celle-ci est également influencée par le nombre de porteurs dans le diélectrique, c'est-à-dire par le courant de fuite. Ce formalisme est décrit par Lloyd et al. comme étant le modèle du "lucky électron" [Lloyd2005].

Ce modèle suppose que la probabilité que l'électron parcoure une distance suffisante avant l'impact et acquière ainsi l'énergie minimale ϕ_t nécessaire à créer un défaut est décrite par une distribution exponentielle :

$$P(l > l_t) = \exp - \left(\frac{l_t}{\lambda} \right) \quad (4.1)$$

où λ est le libre parcours moyen de l'électron dans le diélectrique et l_t représente la distance minimale qu'un porteur doit parcourir entre deux interactions pour acquérir ϕ_t en fonction du champ E comme présenté sur la figure 4.1. L'énergie minimale ϕ_t est définie comme :

$$\phi_t = \Delta V \cdot q = l_t \cdot E \cdot q \quad (4.2)$$

soit

$$l_t = \frac{\phi_t}{e \cdot E} = \frac{w \cdot \phi_t}{e \cdot V} \quad (4.3)$$

avec w l'épaisseur du diélectrique et V la tension à ses bornes.

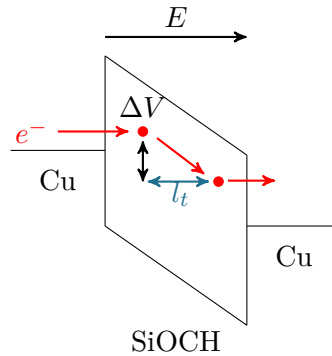


FIGURE 4.1 – Schéma de bande du diélectrique low- κ présentant la création de défauts par un électron.

En combinant les équations 4.1 et 4.3, il est possible d'exprimer la probabilité qu'un électron crée un défaut :

$$P(l > l_t) \sim \exp - \left(\frac{\alpha}{E} \right) \quad (4.4)$$

où $\alpha = \phi_t / \lambda e$.

Supposons maintenant qu'il ne faille qu'un seul défaut pour faire claquer le diélectrique. La probabilité de claquage en fonction du temps s'exprime alors simplement comme étant le produit de la probabilité de création d'un défaut par le nombre d'électrons traversant le matériau. Comme nous l'avons vu précédemment, le courant de fuite dans le diélectrique est de type Poole-Frenkel soit

$$J(E) = A \cdot E \cdot \exp \left(\gamma \sqrt{E} \right) \quad (4.5)$$

avec A réunissant les différentes constantes liées à la conduction. La probabilité de claquage en fonction du temps t devient alors :

$$P(E, t) = J(E) \cdot P(E) \cdot t = A \cdot E \cdot \exp \left(\gamma \sqrt{E} - \frac{\alpha}{E} \right) t . \quad (4.6)$$

Puisque nous savons que la défaillance est liée à l'accumulation des défauts [Sune2001], le temps à la défaillance est obtenu par intégration de l'équation 4.6. Le nombre de défauts dans le diélectrique au claquage, N_f , s'exprime comme :

$$N_f = \int_0^{TTF} P(E, t) \cdot dt + N_0 \quad (4.7)$$

où N_0 représente les défauts initialement présents dans le matériau. Le temps à la défaillance s'écrit alors [Lloyd2005] :

$$TTF = \frac{B}{E} \exp \left(-\gamma \sqrt{E} + \frac{\alpha}{E} \right) \quad (4.8)$$

avec B qui est égal à $(N_f - N_0)/A$.

En résumé, le modèle construit précédemment suppose que la dégradation du diélectrique provient des interactions entre les électrons accélérés par le champ et le matériau. La composante en \sqrt{E} provient de la conduction de

Poole-Frenkel tandis que la composante en $1/E$ représente la probabilité qu'un électron ait acquis suffisamment d'énergie pour créer un défaut. Si il est acquis que le terme en $1/E$ provient d'un choix arbitraire de la fonction de répartition du libre parcours des électrons [Lloyd2005], le terme de conduction possède une origine physique indéniable comme nous l'avons mis en évidence dans les chapitres 2 et 3.

Ce modèle suppose également qu'il existe une énergie minimale que l'électron doit acquérir afin de permettre la création d'un défaut. La figure 4.2 présente à nouveau l'évolution du temps à la défaillance en fonction du courant de fuite initial. Malgré la courbure observée sur ce graphique, il est impossible avec les données présentées de conclure quant à la présence ou non d'une asymptote verticale et donc d'un seuil en énergie en dessous duquel le diélectrique ne se dégrade plus. Des données à plus faibles champs sont nécessaires pour étudier cette éventualité.

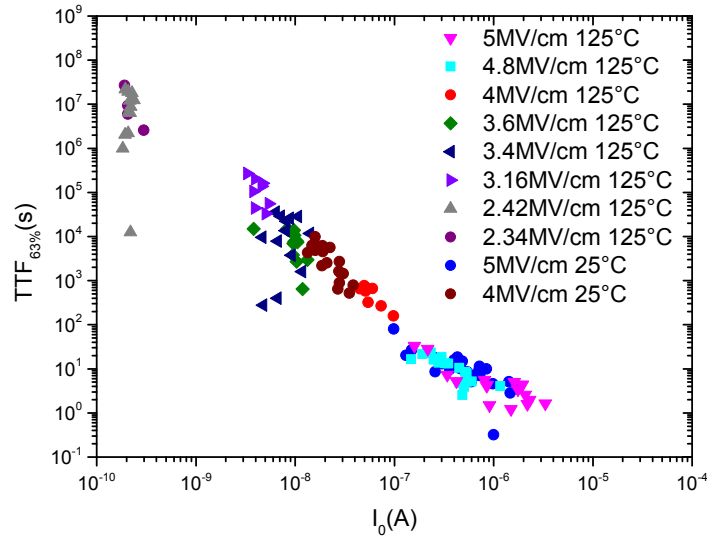


FIGURE 4.2 – Temps caractéristique à la défaillance ($t_{63\%}$) en fonction du courant de fuite initial. [S=50 nm, W=50 nm, L=2 mm]

4.2 Choix du modèle de durée de vie le plus pertinent

4.2.1 Critère de pertinence des modèles

Les modèles présentés dans le chapitre 1 n'ayant pas tous le même nombre de paramètres, leur capacité à modéliser les données n'est pas la même et le modèle du "lucky électron" est systématiquement avantage par son troisième paramètre (ou degré de liberté). Afin de déterminer le modèle permettant de réaliser l'extrapolation la plus précise des résultats obtenus à forts champs vers les tensions d'utilisation, une méthode de comparaison de la qualité de modélisation des modèles a été mise en place en prenant en considération l'avantage offert par le troisième paramètre du modèle du "lucky électron". Pour cela, deux jeux d'échantillons ont été utilisés :

- Dans un premier temps, des tests courts (moins de 10^5 secondes soit 28 heures) ont été réalisés à forts champs sur wafer,
- puis des expériences très longue durée à plus faibles tensions ont été effectuées à l'aide de boîtiers.

Une condition médiane obtenue sur wafer et à l'aide de boîtiers permet de vérifier la cohérence des deux mesures.

La méthode mise en place dans la suite de l'étude consiste à modéliser les données obtenues à forts champs à l'aide des différents modèles afin d'obtenir des paramètres de modélisation optimisés dans cette gamme de tension. Une extrapolation vers les faibles tensions est ensuite réalisée en utilisant les paramètres obtenus précédemment. Les prédictions de chaque modèle sont finalement comparées avec les données obtenues lors des tests en boîtiers afin de déterminer le modèle le plus précis [Chery2013].

La qualité de l'extrapolation est donc le seul critère pris en considération afin de déterminer le meilleur modèle. D'autres auteurs [Croes2013] préconisent de prendre en compte l'ensemble des données par des méthodes de type maximum de vraisemblance. Ainsi aucun point de mesure n'est exclu lors du calcul des paramètres du modèle. Toutefois, dans notre cas, le degré

de liberté supplémentaire du modèle “lucky électron” lui permet de modéliser systématiquement mieux les données que les modèles en E , \sqrt{E} et en $1/E$ qui ne présentent tous que deux paramètres. Une méthode prenant en compte l’ensemble des données expérimentales serait donc biaisée.

Une comparaison de la qualité de l’extrapolation permet au contraire de s’affranchir de l’impact de la troisième constante puisque dans la gamme de tension où sont calculées les paramètres d’ajustement, tous les modèles sont équivalents.

Le critère quantitatif χ^2 mis en place pour comparer les modèles après la modélisation et après l’extrapolation se définit comme :

$$\chi^2 = \sum_{i=1}^n \left[\log(t_{63\%}^{modele}) - \log(t_{63\%}^{exp}) \right]^2 \quad (4.9)$$

où n correspond au nombre de points de mesure considérés. χ^2 n’a pas d’unité et représente une mesure de la distance entre le modèle et les points expérimentaux. Plus χ^2 est faible, plus la modélisation est précise. L’utilisation des logarithmes est nécessaire afin que tous les points de mesure conservent le même poids dans le calcul du χ^2 . Sans logarithme, le point de mesure au plus faible champ représenterait 99% du critère.

4.2.2 Comparaison de la qualité de prédiction des différents modèles

Partant du constat qu’il est impossible de discriminer les différents modèles sans des tests d’une durée supérieure à un an, neuf conditions expérimentales ont été réalisées pour des temps moyens à la défaillance variant entre la seconde et cinq ans. Les six conditions à forts champs ont été obtenues sur wafer tandis que les tests longues durées ont été réalisés en boîtier.

Les probabilités de défaillance en fonction du temps pour les différentes conditions sont récapitulées dans la figure 4.3. Après plus d’un an de test à 2,3 MV/cm, seules 23% des structures ont défailli. L’extrapolation de la distribution de Weibull révèle une durée de vie pour 63% de défaillance de

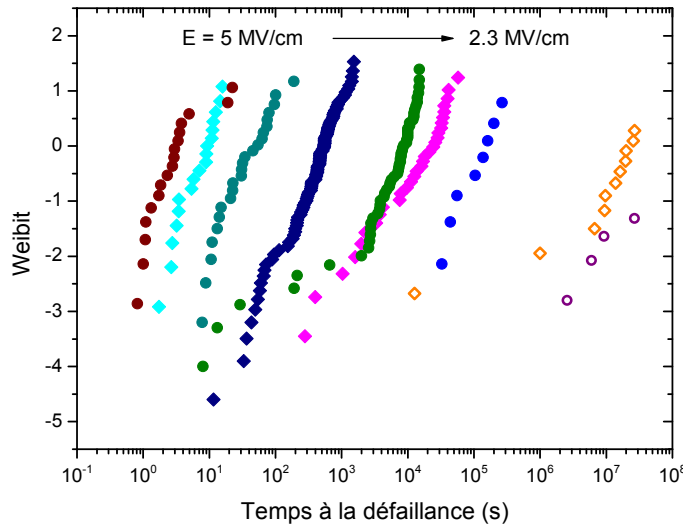


FIGURE 4.3 – Probabilités cumulées de défaillance pour différents champs électriques (de 2,3 à 5 MV/cm) obtenues avec des wafers (symboles entiers) ou à l’aide de boîtiers (symboles ouverts). [S=50 nm, W=50 nm, L=2 mm, T=125°C]

5 ans pour une pente β de 0,84 (contre une pente de 0,79 pour la condition à 2,42 MV/cm — $t_{63\%}$ égal à 1 an—).

La figure 4.4 présente la durée de vie à 63% de chaque condition en fonction du champ électrique. Les barres d’erreurs sur les deux conditions à faibles champs ont été obtenues par étude de la durée de vie de structures 10 fois et 500 fois plus grandes avec les mêmes conditions de champ. L’extrapolation en surface des résultats permet alors d’augmenter le nombre de résultats pour chaque condition et d’estimer une barre d’erreur sur le temps caractéristique de claquage. Sur ce graphique les différents modèles disponibles dans la littérature sont également représentés. Comme expliqué précédemment, les paramètres des modèles ont été calculés en utilisant les résultats obtenus avec les tests à forts champs. L’extrapolation de chaque modèle est ensuite comparée aux résultats obtenus à bas champs en utilisant le critère χ^2 dont les valeurs sont récapitulées dans la table 4.1.

Au regard de la figure 4.4 et de la table 4.1, il apparaît que le modèle \sqrt{E} est trop pessimiste tandis que le modèle $1/E$ est très optimiste. En associant une composante \sqrt{E} à une composante en $1/E$, le modèle “lucky électron”

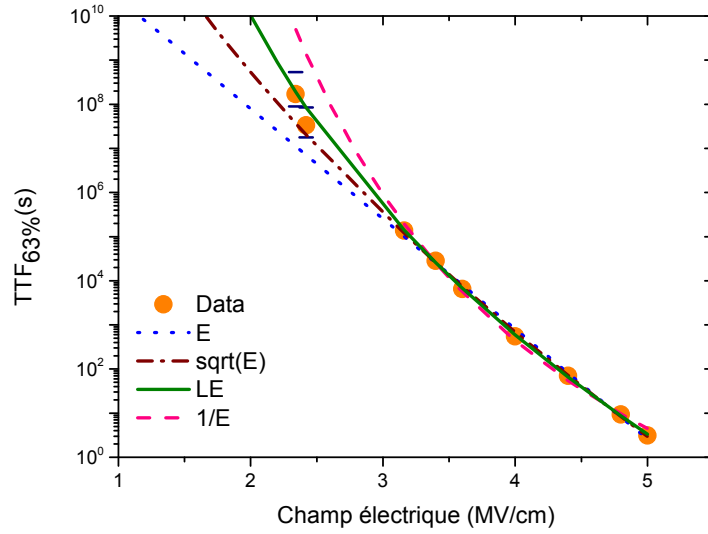


FIGURE 4.4 – Durée de vie du diélectrique en fonction du champ électrique. Les différents modèles d'extrapolation sont également représentés. [S=50 nm, W=50 nm, L=2 mm, T=125°C]

TABLE 4.1 – Valeur de χ^2 pour les différents modèles sur la gamme des forts champs et après l'extrapolation.

Modèle	E	\sqrt{E}	$1/E$	LE
Appliqués aux champs > 3 MV/cm	0,07	0,02	0,08	0,01
Appliqués à tous les champs	1,93	0,46	4,9	0,16

(LE) présente la meilleure qualité de modélisation sur les forts champs. Il est également le seul modèle permettant une prédiction relativement précise des conditions à faibles champs. La qualité des corrélations sur les conditions à fort champ est excellente et démontre qu'il est impossible de discriminer les modèles sur cette gamme de champs électriques. Après l'extrapolation, la valeur de χ^2 pour le modèle LE est au moins deux fois plus faible que celles des autres modèles. Cette observation confirme que ce modèle est celui qui décrit le mieux la durée de vie des diélectriques SiOCH poreux en fonction du champ et qu'il doit être utilisé pour estimer leur durée de vie à faibles champs.

4.3 Calcul des paramètres optimisés du modèle

S'il est possible d'obtenir les paramètres les plus optimisés du modèle par une modélisation avec trois degrés de liberté des données expérimentales, il est néanmoins intéressant de noter que les paramètres présentés précédemment décrivent des mécanismes physiques et doivent donc être accessibles indépendamment d'une modélisation du temps à la défaillance en fonction du champ électrique. Dans les sections suivantes, ces paramètres seront donc extraits à partir des mécanismes physiques qu'ils représentent et comparés à ceux obtenus par une modélisation avec trois degrés de liberté.

4.3.1 Modélisation avec trois degrés de liberté

En utilisant les données présentées sur la figure 4.3, une méthode des moindres carrés est réalisée sur les sept conditions à plus fort champ afin de déterminer les constantes α et γ optimales du modèle "lucky électron". Celles-ci ont été estimées égales à (figure 4.5) :

$$\alpha = 28,5 \pm 10 \text{ MV/cm} \quad \& \quad \gamma = 15 \pm 2.0 \text{ cm/MV}^{0.5} .$$

Ces valeurs sont relativement proches de celles publiées par Lloyd et al. en 2005 [Lloyd2005] ($\gamma = 15 \pm 5 \text{ (cm/MV)}^{0.5}$ et $\alpha = 7 \pm 3 \text{ MV/cm}$). La différence de diélectrique utilisé peut expliquer l'écart constaté sur α . En effet, Lloyd utilise un diélectrique dense alors que cette étude est réalisée sur du SiOCH poreux.

La figure 4.6 présente la variation du critère χ^2 , permettant de juger de la qualité du modèle, en fonction des paramètres α et γ utilisés. Pour chaque couple (α, γ) , une optimisation du paramètre B est réalisée afin d'avoir le modèle le plus optimisé. Les paramètres $(\alpha, \gamma$ et $B)$ ainsi obtenus sont associés aux données expérimentales de la figure 4.4 afin de permettre le calcul du critère χ . La figure ainsi obtenue montre qu'il existe un grand nombre de couples α et γ permettant de minimiser le critère χ^2 et présentant ainsi une qualité de modélisation satisfaisante. La forme de la nappe, une vallée de très faible variation, associée à l'incertitude sur l'estimation des paramètres, amène

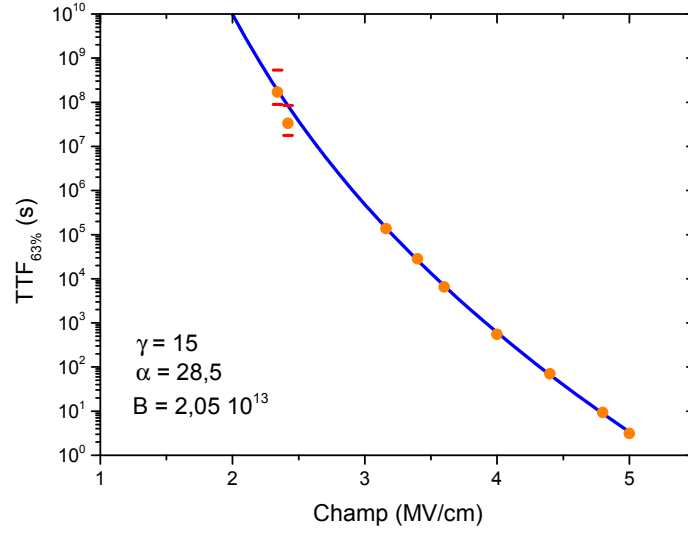


FIGURE 4.5 – Modélisation avec trois degrés de liberté des temps caractéristiques à la défaillance du diélectrique à l’aide du modèle “lucky électron”. Une méthode des moindres carrés est utilisée pour déterminer les paramètres optimaux. La modélisation est réalisée sur les sept conditions à forts champs. [S=50 nm, W=50 nm, L=2 mm, T=125°C]

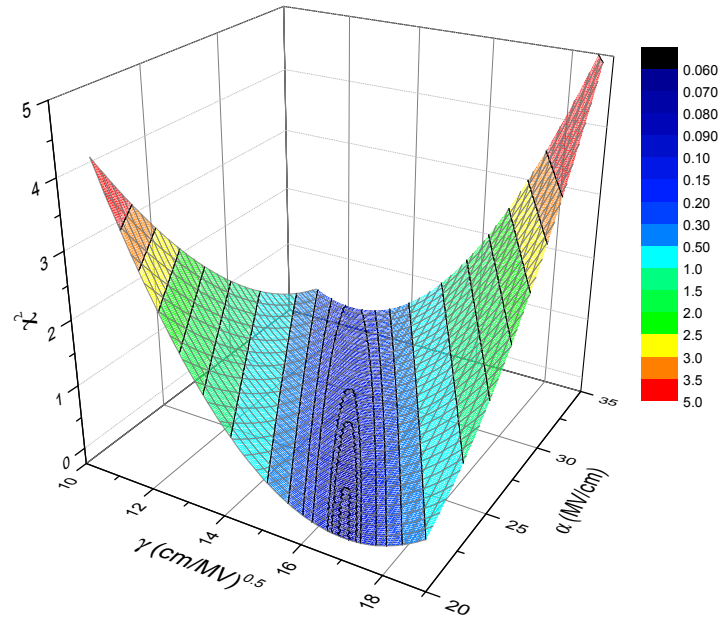


FIGURE 4.6 – Valeur du critère χ^2 en fonction des paramètres α et γ du modèle.

à une solution optimum dépendante des conditions initiales ou du chemin parcouru par l'optimisation. Plus généralement, la vallée de faible variation amène à des paramètres α et β interdépendants qui sont de fait très difficiles à estimer à l'aide d'un simple fit. Deux modélisations consécutives n'utilisant pas les mêmes paramètres initiaux pourront donc avoir un résultat final différent. Il est donc important d'être en mesure de calculer ces paramètres à l'aide de mesures physiques indépendantes de cette modélisation des temps à la défaillance.

4.3.2 Modélisation avec un seul degré de liberté

Précédemment, nous avons mis en évidence que la dégradation du diélectrique est liée à l'action conjointe du champ électrique et du courant de fuite et peut être décrite par un modèle d'impact. La durée de vie du diélectrique est ainsi liée au produit d'un nombre de porteurs par la probabilité d'interaction avec le diélectrique. En caractérisant chaque mécanisme indépendamment, les paramètres α et γ de ce modèle peuvent ainsi être évalués et il n'existe plus qu'un seul degré de liberté dans la modélisation.

4.3.2.A Extraction de la valeur de γ à partir de la conduction de Poole-Frenkel.

Comme évoqué dans le chapitre 2, le courant traversant le diélectrique suit une conduction de Poole-Frenkel et peut être approximé par l'équation suivante :

$$I = A \cdot E \cdot \exp\left(\gamma\sqrt{E}\right) \quad (4.10)$$

où A et γ sont des constantes.

Afin d'extraire le paramètre γ , une courbe I-V est modélisée avec l'équation précédente et l'ensemble est présenté sur la figure 4.7. Pour ce paramètre, une valeur de $13,7 \pm 0,1$ (cm/MV)^{0.5} est obtenue. Ce résultat est très proche de celui obtenu avec la modélisation des temps à la défaillance présentée sur la figure 4.5. Une déviation entre le modèle et la courbe expérimentale est observée à fort champ. Comme expliqué dans le chapitre 2, ce phénomène est lié

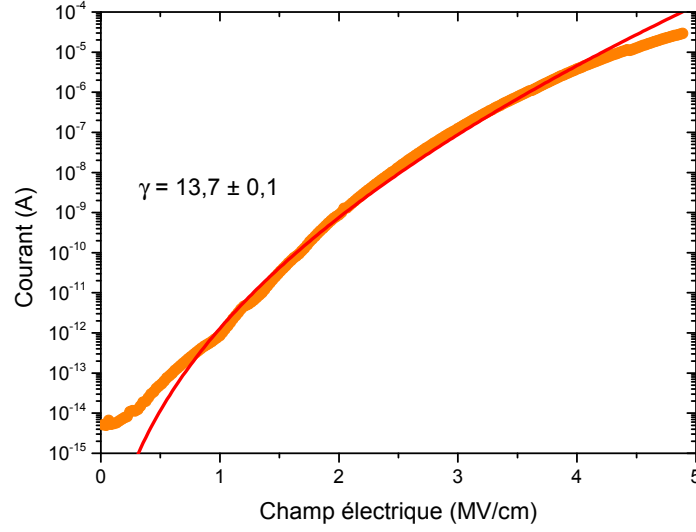


FIGURE 4.7 – Comparaison entre une caractéristique I–V et le modèle de conduction de Poole-Frenkel. Une valeur de $13,7 \pm 0,1 \text{ (cm/MV)}^{0.5}$ est extraite de la modélisation pour γ . [S=50 nm, W=50 nm, L=2 mm, T=125°C]

à la présence de charges piégées dans le matériau. Ce mécanisme bien connu ne remet pas en cause la qualité de la modélisation [Vilmay2010].

La figure 4.8 présente une modélisation de Poole-Frenkel réalisée sur les courants de fuite initiaux de l'ensemble des diélectriques testés dans cette étude. Une valeur de $12,8 \pm 1,2 \text{ (cm/MV)}^{0.5}$ est obtenue pour γ lors de cette modélisation. Puisque cette valeur est obtenue en modélisant l'ensemble des diélectriques dont nous allons étudier la durée de vie, nous utiliserons cette valeur dans la suite de cette étude.

4.3.2.B Extraction de la valeur de α à l'aide de la durée de vie et du courant de fuite initial

Le second paramètre du modèle, α , est lié au terme d'interaction. En combinant les équations 4.8 et 4.10, il est possible d'exprimer α en fonction du courant de fuite initial, I_0 , du temps à la défaillance et du champ électrique :

$$\frac{1}{TTF \cdot I_0} \sim \exp - \left(\frac{\alpha}{E} \right) \quad (4.11)$$

En utilisant la relation précédente, une extraction de α est présentée sur la

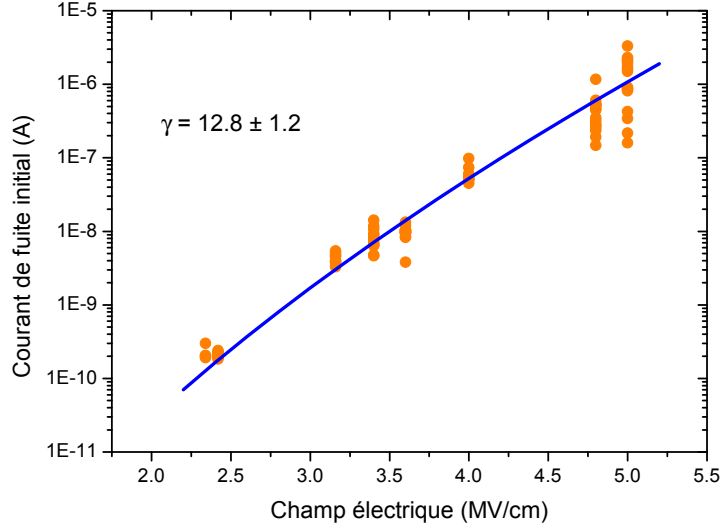


FIGURE 4.8 – Modèle de conduction de Poole-Frenkel appliqué au courant de fuite initial du diélectrique sous différents champs électriques. Une valeur de $12,8 \pm 1,2 \text{ (cm/MV)}^{0.5}$ est extraite de la modélisation pour γ . [S=50 nm, W=50 nm, L=2 mm, T=125°C]

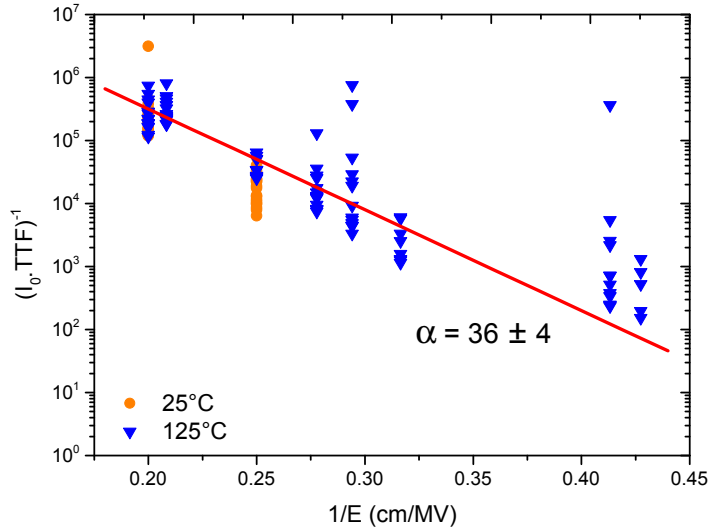


FIGURE 4.9 – Terme d'interaction en fonction de l'inverse du champ électrique. La modélisation réalisée pondère les expériences à bas champ qui ne sont pas terminées. [S=50 nm, W=50 nm, L=2 mm]

figure 4.9. Une valeur de 36 ± 4 MV/cm est obtenue. Cette valeur est quasiment identique à celle trouvée avec la modélisation des temps à la défaillance (28 ± 10 MV/cm, figure 4.4).

Une différence entre le modèle et les données est observée dans la région des bas champs. Elle est liée au fait que dans cette gamme de tension, les expériences utilisées sont toujours en cours et les distributions de Weibull ne sont, de fait, pas entières comparées aux expériences à forts champs. La courbe tracée pondère donc les données afin de prendre en compte les expériences en cours.

Physiquement, une telle valeur de α permet de calculer un “libre parcours moyen” dans le diélectrique d’environ 1,1 nm. Pour mémoire, dans le silicium cette caractéristique est généralement comprise entre 10 et 100 nm.

4.3.2.C Injection des constantes calculées dans le modèle d’extrapolation

Les paramètres calculés dans les sections précédentes sont très proches des paramètres du modèle obtenus par modélisation des temps à la défaillance en fonction du champ électrique. Une représentation du modèle lucky électron utilisant ces nouveaux paramètres et leurs incertitudes est proposée avec la figure 4.10. La modélisation est réalisée sur les conditions à fort champ, en laissant les paramètres varier dans les limites de leurs barres d’erreur. Avec cette modélisation, les données expérimentales sont extrêmement bien décrites, puisqu’elle permet d’obtenir une valeur de 0,24 pour le critère χ^2 . Cette valeur est très proche de celle obtenue par optimisation en laissant les paramètres varier librement (trois degrés de liberté, $\chi^2 = 0,16$; section 4.3.1).

Le calcul des constantes à l’aide d’une caractérisation I–V et du ratio $1/(\text{TTF} \cdot I_0)$ est donc une méthode précise pour déterminer les paramètres optimisés du modèle lucky electron. Toutefois, la figure 4.9 montre qu’il est important de réaliser des tests à faible champ afin d’extraire un paramètre α précis, puisque que l’erreur commise lors de la détermination de ce paramètre affecte considérablement le calcul de la durée de vie du produit. Ainsi une

4. Modélisation de la dégradation

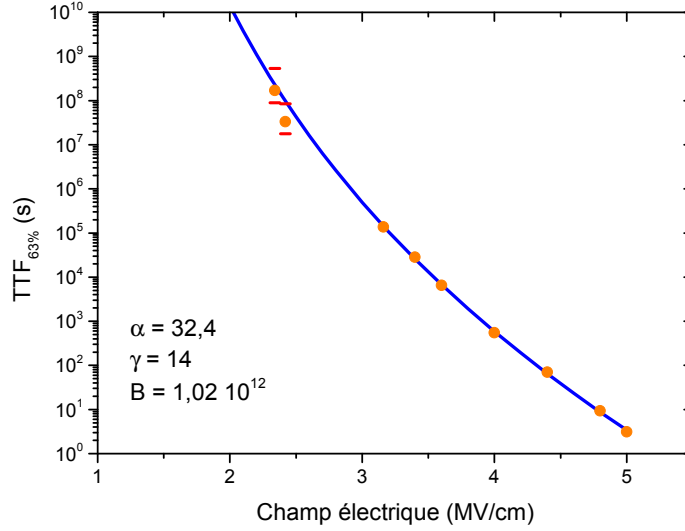


FIGURE 4.10 – Durée de vie du diélectrique en fonction du champ électrique et modèle lucky electron calculé à l'aide des constantes et de leurs incertitudes trouvées dans les figures 4.7 et 4.9. [S=50 nm, W=50 nm, L=2 mm, T=125°C]

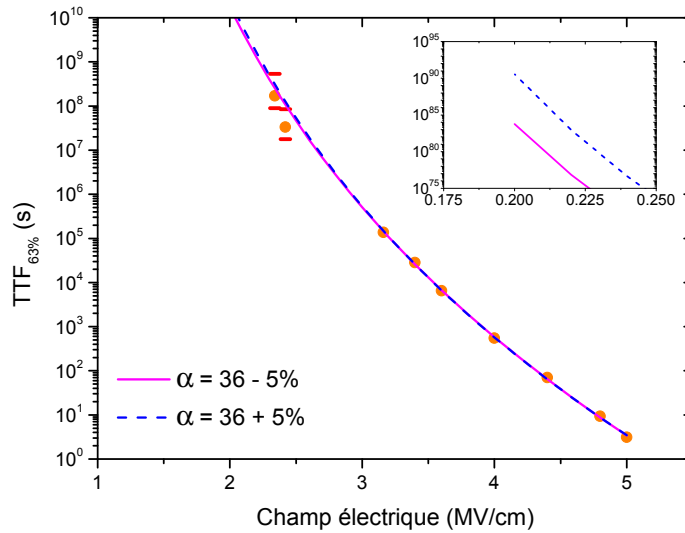


FIGURE 4.11 – Durée de vie du diélectrique en fonction du champ électrique calculée avec le modèle LE pour deux paramètres α différents de 10%. La différence de durée de vie à la tension d'opération est de sept décades.

4.4. Évolution de la pente de Weibull observée en fonction de la tension appliquée

erreur de 10% sur α amène à une erreur de 7 décades sur le calcul de la durée de vie à la tension d'utilisation comme le montre la figure 4.11 alors qu'aux tensions de test, l'impact d'une telle erreur est négligeable (χ^2 égaux à 0,29 et à 0,41 respectivement).

4.4 Évolution de la pente de Weibull observée en fonction de la tension appliquée

4.4.1 Observations expérimentales

La pente d'une distribution de Weibull, β , est une image de la dispersion des temps à la défaillance. Plus cette pente est faible, plus la dispersion des temps à la défaillance est forte. L'évolution de cette dispersion en fonction de la tension appliquée est une information cruciale dans le choix d'un modèle de durée de vie pertinent. En effet, si cette évolution renseigne sur la physique du modèle, elle est également un facteur important dans la qualité de l'extrapolation et doit être prise en compte. Dans le cas où la dispersion diminue à bas champ, la durée de vie calculée pour le produit est pertinente, y compris pour les faibles taux de défaillance puisque l'estimation est pessimiste comme le montre la figure 4.12a. Dans le cas contraire, si les effets du process entraînent une forte variabilité à faible champ, la durée de vie calculée pour les faibles taux de défaillance est optimiste. Ce cas est représenté sur la figure 4.12b. La connaissance de la dispersion à bas champ est donc un enjeu majeur dans le choix du modèle d'extrapolation et de lors de son utilisation.

Des études précédentes ont démontré que l'utilisation d'un modèle de durée de vie en \sqrt{E} impliquait une diminution de la dispersion à bas champ [Croes2010, Vilmay2010], ce qui signifie que les effets process ont moins d'influence à la tension d'utilisation que lors des tests accélérés réalisés à fortes tensions. En utilisant les données de la figure 4.3, les pentes de Weibull ont été extraites pour les différentes tensions de stress appliquées. La figure 4.13 présente la pente de Weibull observée en fonction de la tension. Ce graphique montre une augmentation de la dispersion des temps à la défaillance lorsque

4. Modélisation de la dégradation

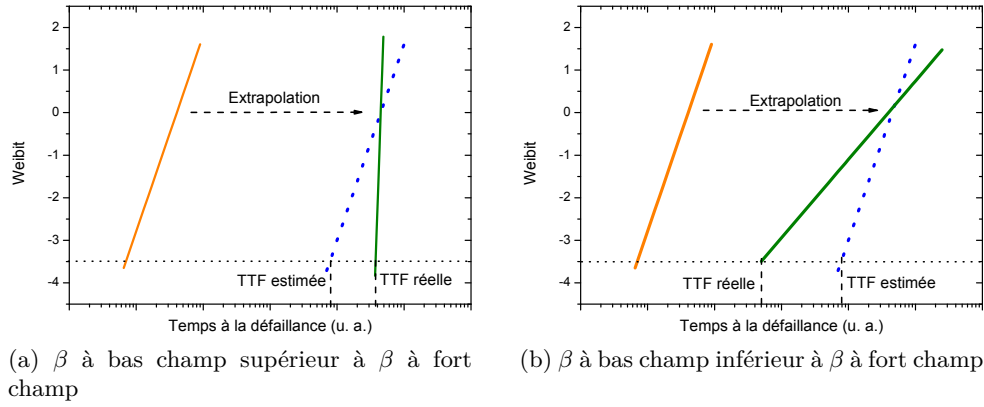


FIGURE 4.12 – Comparaison de la qualité de l'extrapolation des résultats obtenus à la tension de stress (orange) vers la tension d'opération avec (vert) et sans prise en compte (bleu) de la variation de la pente de Weibull en fonction de la tension appliquée.

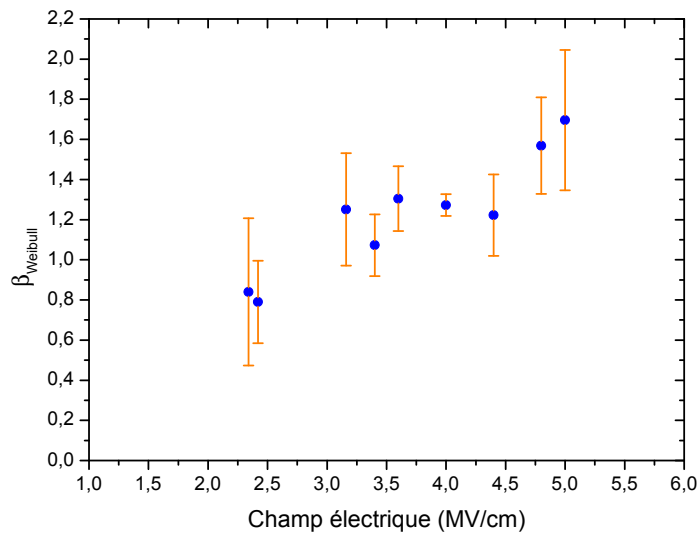


FIGURE 4.13 – Évolution de la pente de Weibull en fonction de la tension de stress.

4.4. Évolution de la pente de Weibull observée en fonction de la tension appliquée

la tension de stress diminue puisque la pente de la distribution de Weibull, β diminue. Ce comportement est incompatible avec un modèle de durée de vie en \sqrt{E} et tend à prouver que le modèle à utiliser doit posséder une composante divergente de type $1/E$. La variation de la pente de Weibull est une indication physique que le modèle à utiliser n'est pas une loi de puissance. En effet, avec ce modèle, la pente de Weibull serait constante quelle que soit la tension utilisée [Croes2010]. Cet outil mathématique avait de toutes manières été exclu de l'étude puisqu'il est difficilement justifiable au travers d'une base physique.

4.4.2 Étude des faibles niveaux de défaillance

Afin de réaliser une extrapolation précise des temps à la défaillance obtenus à forts champs vers la tension d'utilisation, il est important d'avoir une connaissance précise des paramètres α et γ du modèle de durée de vie mais également de la dispersion des temps à la défaillance. Afin de maîtriser ce dernier paramètre, il est nécessaire d'augmenter l'échantillonnage afin de réduire l'incertitude sur la pente de la distribution de Weibull et la réalisation d'un plus grand nombre de conditions de test, notamment à bas champ est souhaitable.

Pour réaliser cette opération sans modifier le temps de test, les structures testées doivent être testées en parallèle. Ainsi, un plus grand nombre de conditions de test possédant un plus fort échantillonnage est accessible. La parallélisation des structures est réalisée à l'aide d'une matrice passive telle que décrite sur la figure 4.14. Le fonctionnement de cette structure est décrit dans le chapitre 1 à la section 1.3.2.A. Ce dessin particulier permet de tester une centaine de structures (identiques ou non) en même temps puis de les vérifier une à une pour savoir si elles ont défailli.

La figure 4.15 présente une comparaison entre la probabilité de défaillance en fonction du temps d'une structure unitaire et de la même structure placée au sein d'une matrice passive. La matrice passive utilisée dans cette étude comporte 10 lignes et 10 colonnes soit 100 structures répétées. Une série de

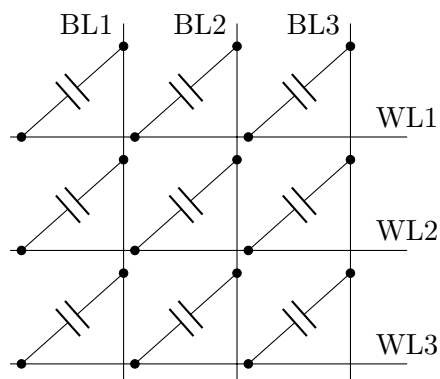


FIGURE 4.14 – Configuration en matrice passive permettant le test et la caractérisation de plusieurs structures simultanément.

11 puces réparties de manière homogène sur le wafer a été utilisée ce qui porte le nombre de structures testées à 1100 et permet de connaître le temps auquel 0,1% des structures sont défailantes. La comparaison est réalisée avec une série de 107 structures unitaires, testées en série et réparties au sein de 22 puces placées aléatoirement sur le wafer. Il ressort que la probabilité de défaillance est identique pour les deux types de structures, de même que la dispersion des mesures.

Ce résultat est extrêmement important puisque l'utilisation de la matrice passive a permis de réduire par un facteur dix le temps de test tout en autorisant l'accès à un niveau de défaillance dix fois plus faible.

La figure 4.16 présente une comparaison entre la probabilité de défaillance de structures contenues au sein d'une matrice passive (donc sur une seule puce) avec la probabilité de défaillance obtenue avec l'ensemble des matrices passives testées. La pente de Weibull obtenue avec une seule puce est plus importante que celle obtenue en utilisant plusieurs puces réparties sur le wafer. Cette observation confirme que la dispersion puce à puce est plus importante que la dispersion dans le champ de la puce ce qui provient de l'étape de polissage chimico-mécanique. En effet, ce polissage n'est pas uniforme à l'échelle du wafer. Certaines zones étant surpolies, la largeur du diélectrique n'est pas la

4.4. Évolution de la pente de Weibull observée en fonction de la tension appliquée

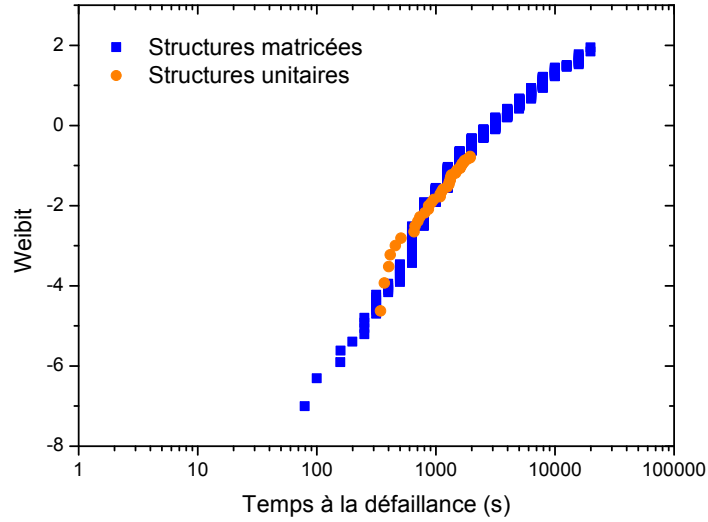


FIGURE 4.15 – Comparaison de la probabilité de défaillance pour les structures unitaires et les structures matricées. [S=50 nm, W=50 nm, L=3 mm, T=25°C]

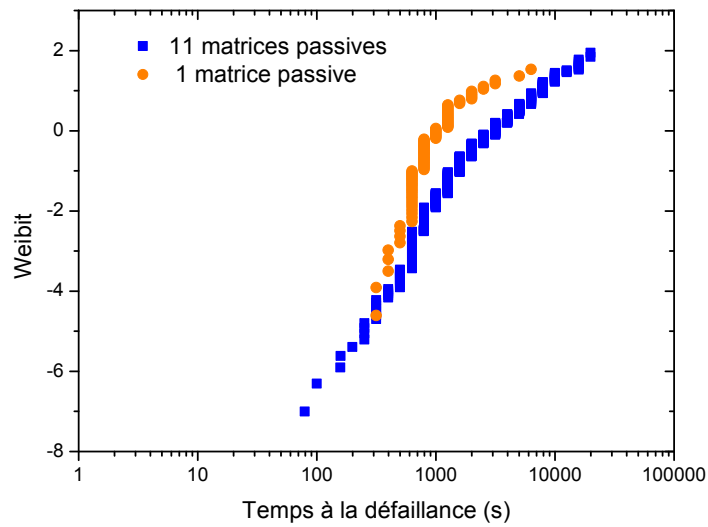


FIGURE 4.16 – Comparaison de la probabilité de défaillance au sein d'une matrice et pour plusieurs matrices réparties sur le wafer. [S=50 nm, W=50 nm, L=3 mm, T=25°C]

même sur tout le wafer conduisant à une dispersion des temps à la défaillance. Au sein d'une matrice passive, la largeur du diélectrique varie peu, ce qui explique la plus faible dispersion des résultats. Afin de ne pas fausser l'analyse de la pente de Weibull, il est donc nécessaire d'associer plusieurs matrices passives situées dans différentes zones du wafer.

Dans le cas d'une étude de la fiabilité du diélectrique, une matrice passive présente donc un intérêt considérable. Dans un premier temps, elle autorise l'accès à un niveau de défaillance très faible tout en diminuant de manière significative le temps de stress. Elle est donc particulièrement adaptée à la réalisation de tests en salle blanche lors de la production. En effet, dans cette configuration, la rapidité des tests est primordiale.

Cette structure permet également la réalisation de tests à des tensions plus faibles tout en restant dans une gamme de temps de test raisonnable et est donc particulièrement adaptée pour une étude sur l'évolution de la pente de Weibull en fonction du champ électrique ou encore pour une augmenter l'échantillonnage dans la recherche des constantes du modèle d'extrapolation.

4.5 Application du modèle de durée de vie : retour sur le piégeage

À la fin du chapitre 3, il a été démontré que le piégeage de charges modifie le champ électrique interne du diélectrique qui n'est plus uniforme (section 3.4.3.B). Le champ électrique appliqué sur le diélectrique lors d'un stress à tension constante est donc différent du champ électrique lors d'un stress possédant des périodes de relaxation. En effet, lors d'un stress en tension constante, des charges sont piégées au niveau de l'armature où sont injectés les électrons. Au contraire, dans un stress possédant des périodes de relaxation, les charges contenues dans le diélectrique sont évacuées vers les armatures lors des périodes à champ nul.

Le modèle de dégradation introduit dans le chapitre précédent prévoit que

la durée de vie du diélectrique soit calculée en utilisant la valeur maximale du champ électrique en son sein. Comme démontré dans le chapitre précédent, il est possible de lier le temps à la défaillance et le courant de fuite initial à la probabilité de création des défauts :

$$\frac{1}{TTF \cdot I_0} \propto \exp(-\alpha/E) . \quad (4.12)$$

Ce qui nous permet d'exprimer le rapport des temps à la défaillance entre un stress AC-unipolaire et DC en fonction du rapport des courants de fuite initiaux et du rapport des termes d'interaction :

$$\frac{TTF_{AC}}{TTF_{DC}} \propto \frac{I_{DC} \cdot \exp(-\alpha/E_{DC})}{I_{AC} \cdot \exp(-\alpha/E_{AC})} . \quad (4.13)$$

Puisque nous ne possédons pas de modèle de conduction permettant d'estimer le courant dans le diélectrique en fonction de son état de charge, deux cas particuliers vont être développés dans la suite de ce chapitre. L'obtention d'un résultat plus précis nécessitera le développement d'un modèle de conduction en présence de charges piégées et utilisant le champ local.

Dans un premier temps, le courant de fuite est supposé identique entre un stress en tension constante et un stress incluant des périodes de relaxation. Le rapport des durées de vie ne dépend alors plus que du champ électrique maximum au sein du diélectrique :

$$\frac{TTF_{AC}}{TTF_{DC}} \propto \frac{\exp(-\alpha/E_{DC})}{\exp(-\alpha/E_{AC})} \quad (4.14)$$

La figure 4.17 présente une distribution de charges piégées dans le diélectrique menant à une densité volumique de $8 \cdot 10^{23}$ charges/m³. À partir de cette distribution de charges, il est possible de calculer le champ électrique local en utilisant l'équation de Poisson. La figure 4.18 présente le champ électrique en fonction de la position dans le diélectrique. La présence de charges piégées amène à une augmentation maximale de 11% du champ électrique. En effet, le champ électrique maximal dans le diélectrique s'élève 4,5 MV/cm en présence de charges piégées alors qu'il est égal à 4 MV/cm en leur absence pour une tension appliquée de 20 volts. En reprenant l'équation 4.14 à l'aide de ces

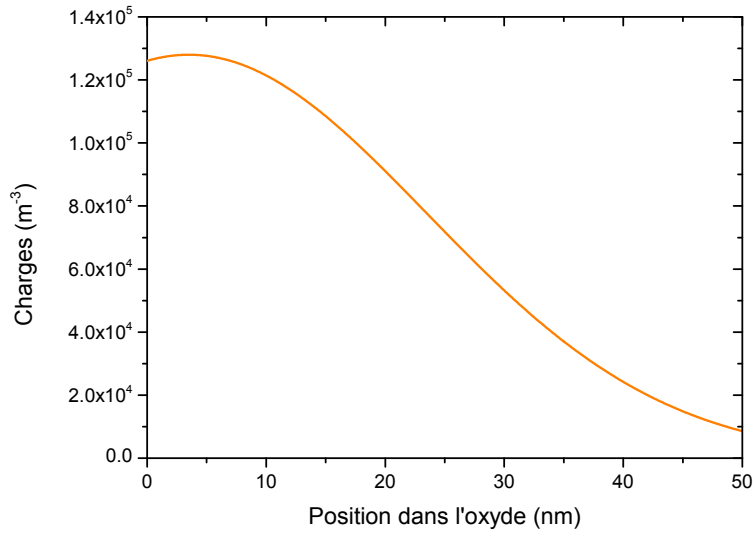


FIGURE 4.17 – Distribution de charges piégées dans le diélectrique. La densité volumique de charges piégées est de $8 \cdot 10^{23}$ charges/m³.

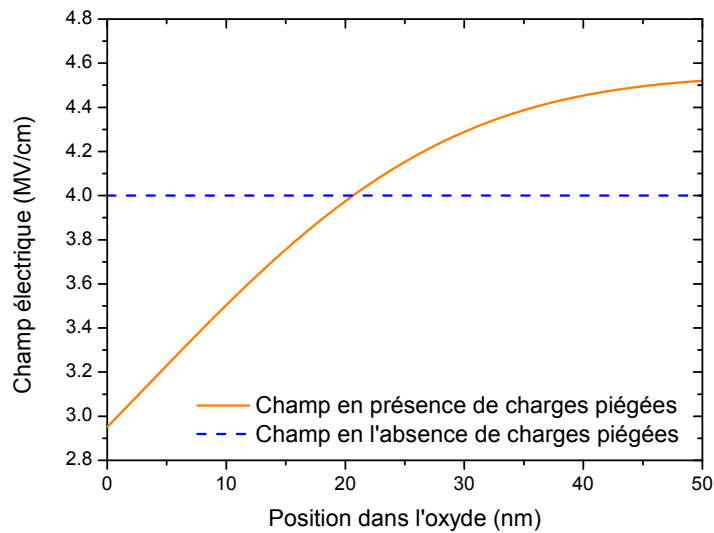


FIGURE 4.18 – Représentation du champ électrique interne calculé avec l'équation de Poisson en fonction de la présence ou de l'absence de charges piégées pour une tension appliquée de 20 volts et un espacement diélectrique de 50 nm.

valeurs de champs et avec $\alpha = 32,4$ comme calculé précédemment, il vient :

$$\frac{TTF_{AC}}{TTF_{DC}} \approx \frac{\exp(-32,4/4,5)}{\exp(-32,4/4)} \approx 2,5 \quad (4.15)$$

En résumé, si les courants fuites pour un stress unipolaire et un stress en tension constante sont supposés identiques, il existe un rapport 2,5 entre les temps à la défaillance des stress CVS et unipolaires pour une densité volumique de charges piégées de $8 \cdot 10^{23}$ charges/m³. Pour mémoire, dans le chapitre 3, nous avons mis en évidence une augmentation par un facteur compris entre 2 et 2,5 de la durée de vie d'un diélectrique de 50 nm d'épaisseur lors de stress incluant des périodes de relaxation (figure 4.19). Le piégeage de charge dans le diélectrique semble donc responsable de la diminution de la durée de vie lors d'un stress en tension constante.

Nous savons néanmoins qu'il existe une variation du courant de fuite au sein du diélectrique en présence de charges piégées. En effet, ces charges modifient le diagramme de bandes en augmentant la barrière. Le courant au sein du diélectrique est donc plus faible en présence de charges piégées. Il est difficile

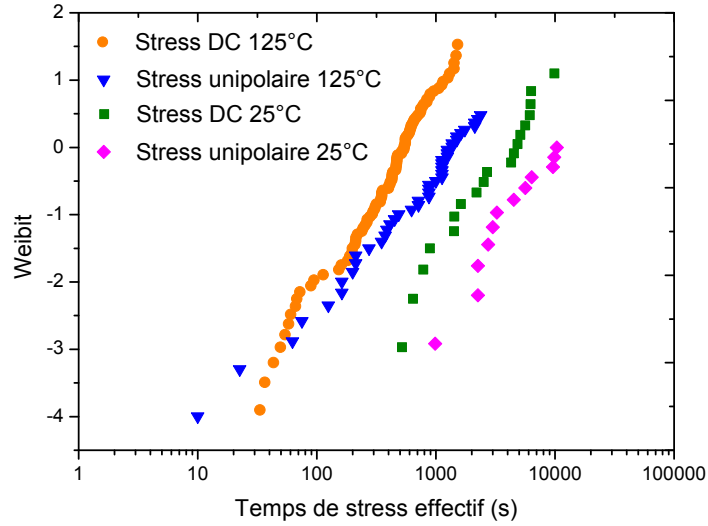


FIGURE 4.19 – Probabilité de claquage en fonction du temps de stress effectif d'un diélectrique stressé à tension constante de 20 volts et sous un stress unipolaire 20/0 volts (1ms/1ms) à 25°C et à 125°C. [S=50 nm, W=50 nm, L=2 mm]

de quantifier la différence de courant entre un diélectrique sans charge et un diélectrique chargé, néanmoins nos mesures suggèrent que cette différence serait inférieure à un facteur 2. Faisons l'hypothèse que le courant en présence de charges piégées soit deux fois plus faible qu'en l'absence de charges et calculons la densité volumique de charges qu'il faudrait dans le matériau pour que la durée de vie du diélectrique soit deux fois et demie plus importante lors d'un stress incluant des périodes de relaxation comparativement à un stress en tension continue.

En utilisant l'équation 4.13 avec un ratio de courants de $1/2$, il apparaît qu'il est nécessaire que E_{DC} soit égal à 5 MV/cm pour qu'il existe un ratio de durées de vie de 2,5. Pour atteindre cet accroissement de 20% du champ électrique dans le diélectrique, pour une tension de 20 volts, il est nécessaire que la densité volumique de charges piégées soit égale à $1,2 \cdot 10^{24}$ charges/m³. Cette densité correspond à une charge piégée pour 10 000 atomes et semble donc raisonnable. La distribution de charges utilisée dans cette étude est représentée sur la figure 4.20 tandis que la figure 4.21 présente le champ électrique résultant de cette distribution de charges.

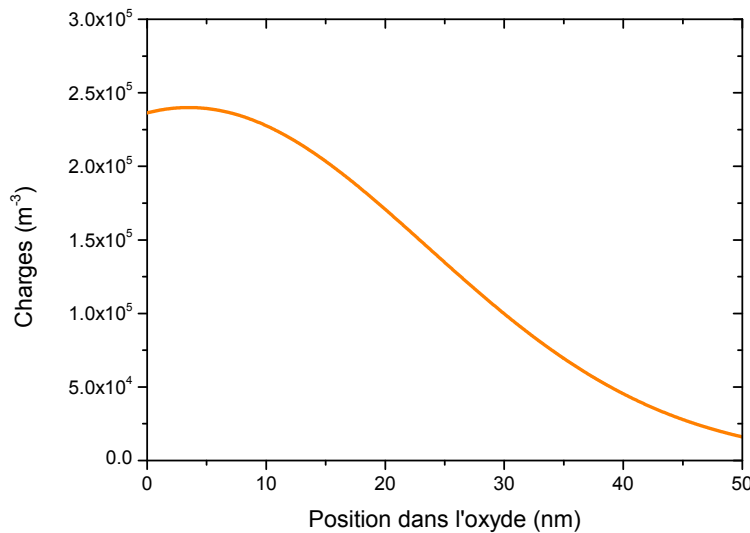


FIGURE 4.20 – Distribution de charges piégées dans le diélectrique. La densité volumique de charges piégées est de $1,2 \cdot 10^{24}$ charges/m³.

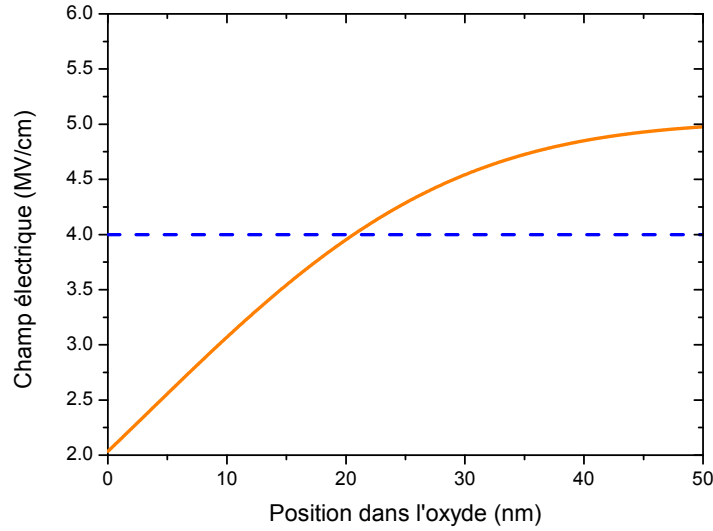


FIGURE 4.21 – Représentation du champ électrique interne calculé avec l'équation de Poisson en fonction de la présence ou de l'absence de charges piégées pour une tension appliquée de 20 volts et un espacement diélectrique de 50 nm. Le champ en présence de charges piégées résulte de la distribution de charges de la figure 4.20

Sans modèle de conduction en présence de charges piégées, il est difficile d'estimer la différence de courant traversant un diélectrique lors d'un stress à tension constante et lors d'un stress possédant des périodes de relaxation. Il semble néanmoins raisonnable d'estimer que le rapport de ces courants de fuite est compris entre 1 et 2. Les deux distributions de charges étudiées dans cette section correspondent donc à des cas extrêmes et il est intéressant de noter qu'un accroissement du champ électrique compris entre 11 et 20% semble nécessaire afin d'expliquer l'allongement de la durée de vie du diélectrique lors d'un stress unipolaire.

4.6 Conclusion sur le modèle d'extrapolation

Partant du modèle de dégradation défini au chapitre précédent, cette étude a défini un nouveau modèle d'extrapolation. Confronté à des tests d'une durée supérieure à une année, ce modèle s'est révélé plus précis que ceux généralement rencontrés dans la littérature.

Dans un second temps, les paramètres du modèle ont été calculés indépendamment de la modélisation du temps au claquage en fonction du champ électrique avec une bonne précision. Cette opération est rendue possible par le fait que le modèle développé dans ce chapitre est basé sur des mécanismes physiques caractérisables tels que la conduction de Poole-Frenkel.

Lors de cette étude, il a été observé que la pente de Weibull diminue lorsque la tension de stress diminue ce qui suggère une augmentation de la dispersion des temps à la défaillance aux bas champs. Cette observation signifie que les effets des étapes de fabrication sont plus importants à bas champ et que la durée de vie du diélectrique à la tension d'opération obtenue après extrapolation est optimiste. Afin de mieux comprendre ces observations et leurs conséquences, le chapitre suivant est une étude mathématique du modèle d'extrapolation introduit précédemment.

Impact des variabilités des procédés de fabrication sur la fiabilité des diélectriques low- κ poreux

Ce dernier chapitre est une étude théorique de l'impact de la variabilité des procédés de fabrication sur la fiabilité des diélectriques low- κ . Les différentes étapes de fabrication entraînent une variation de l'espacement intermétallique à l'échelle des structures mais également de l'espacement médian à l'échelle du wafer. Dans ce chapitre, après avoir étudié l'impact de la forme de la ligne, nous analyserons deux sources de variabilité. Dans un premier temps, l'effet de la rugosité de la ligne sera étudié puis nous verrons l'importance de la variabilité puce à puce.

Au travers de cette étude, nous quantifierons l'importance de la variabilité des procédés de fabrication sur la fiabilité des diélectriques IMD et nous pourrions conclure quant à la qualité des extrapolations en durée de vie réalisées à l'aide du modèle présenté dans le chapitre 4.

Sommaire

5.1	Impact de la forme de la ligne	161
5.1.1	Introduction	161
5.1.2	Modélisation de l'impact de la forme de la ligne sur le temps à la défaillance	162
5.2	Impact de la rugosité de la ligne	167
5.2.1	Introduction	167
5.2.2	Modélisation de l'impact de la rugosité de la ligne sur le temps au claquage	168
5.3	Impact de la variabilité de l'espacement puce à puce	174
5.4	Conclusion	178

Avec la réduction des dimensions des dispositifs dans les technologies avancées de la microélectronique, l'impact de la variabilité des étapes de fabrication devient de plus en plus important. Pour les transistors par exemple, une variation de la taille de grille modifie les performances du composant [Cathignol2008].

Dans le cas des diélectriques intermétalliques, puisque la durée de vie est directement liée à l'épaisseur du diélectrique, toute variabilité entraînant une modification de l'espacement intermétallique transforme la distribution des temps à la défaillance. L'impact de la variabilité due aux étapes de fabrication a été étudié par de nombreux auteurs en utilisant le modèle en \sqrt{E} [Chen2008a, Lloyd2009, Vilmay2009].

Dans ce chapitre, les effets des variabilités des étapes de fabrication vont être étudiés en utilisant le modèle de durée de vie développé dans le chapitre 4. Trois formes de variabilités de l'espacement intra ou inter structures ont été observées et seront étudiées dans la suite :

- dans un premier temps, nous constaterons l'impact de la forme de la section de la ligne, c'est-à-dire la variation de l'espacement selon la hauteur de la ligne, sur la fiabilité du diélectrique,
- ensuite, l'impact de la rugosité de la ligne, c'est-à-dire la variation de l'espacement le long de la ligne, sera analysée,
- finalement, nous nous focaliserons sur la variation de l'espacement médian puce à puce.

5.1 Impact de la forme de la ligne

5.1.1 Introduction

Lors de la réalisation des lignes de métal, une gravure par plasma est utilisée afin d'ouvrir le diélectrique. Cette gravure confère une section trapézoïdale à la ligne de métal comme le montre l'image 5.1. Cette forme particulière entraîne une variation du champ électrique selon la hauteur. Celui-ci est ainsi maximal au sommet de la ligne, à l'interface entre le diélectrique SiOCH et

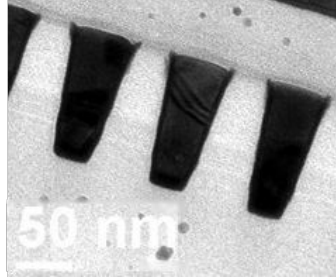


FIGURE 5.1 – Vue en coupe de lignes de cuivre en technologie 28 nm. L’observation du niveau métal 1 est réalisée par microscopie électronique à balayage.

le capping SiCN. Cette variation du champ électrique est répercutée sur le courant de fuite qui est donc également plus important à l’interface SiCN–SiOCH. Vilmay a démontré que la concentration du courant de fuite au sommet de la ligne est d’autant plus importante que la tension appliquée est forte [Vilmay2010].

Le modèle de dégradation introduit dans le chapitre 3 a mis en évidence le rôle conjoint du champ électrique et du courant de fuite dans la création des défauts. La zone interfaciale SiCN–SiOCH subissant donc à la fois un champ électrique et un courant de fuite plus élevés est donc la région privilégiée de la création des défauts et donc de la dégradation du diélectrique. Dans la section suivante, nous allons nous attacher à quantifier l’impact d’une forme de ligne trapézoïdale sur la durée de vie du diélectrique.

5.1.2 Modélisation de l’impact de la forme de la ligne sur le temps à la défaillance

Afin d’analyser l’impact de la forme trapézoïdale de la ligne sur le temps au claquage, le diélectrique est découpé en N tranches parallèles de hauteur ΔH et d’espacement S_i (pour *spacing*) comme présenté sur la figure 5.2.

En supposant que chaque élément suive le modèle de durée de vie développé dans le chapitre 4, c’est-à-dire une dépendance en $\exp(-\sqrt{E} + 1/E)$, et que la statistique de claquage de l’ensemble obéisse à une loi de Weibull, il est possible d’exprimer le temps au claquage de chaque élément en fonction de la

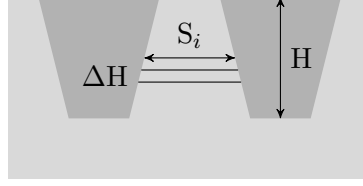


FIGURE 5.2 – Le diélectrique est découpé en N éléments parallèles entre eux de hauteur ΔH et de section S_i .

tension appliquée V comme étant :

$$T_{BD_i}(V) = \frac{B}{\frac{V}{S_i}} \cdot \exp \left(-\gamma \sqrt{\frac{V}{S_i}} + \frac{\alpha}{\frac{V}{S_i}} \right) \cdot \left(\frac{H}{\Delta H} \right)^{\frac{1}{\beta}} \quad (5.1)$$

avec B , γ et α les constantes du modèle de durée de vie et H , la hauteur de la ligne. L'hypothèse d'une statistique de Weibull est raisonnable dans le sens où la défaillance d'un élément de la structure entraîne la défaillance de l'ensemble de la structure.

À partir du temps à la défaillance de chaque élément, il est possible de calculer la probabilité cumulée de défaillance $F_i(t)$ au temps t pour un élément i . Celle-ci suit une fonction de distribution de Weibull et s'exprime donc comme :

$$F_i(t) = 1 - \exp \left(- \left(\frac{t}{T_{BD_i}} \right)^\beta \right) \quad (5.2)$$

Tous les éléments étant parallèles les uns aux autres, et sachant que si l'un des éléments est défaillant, la structure est défaillante, la probabilité de survie de la structure est donnée par le produit de toutes les probabilités de survie des N éléments, soit :

$$1 - F(t) = \prod_0^N (1 - F_i(t)) \quad (5.3)$$

Par conséquent, la probabilité de défaillance de la structure au temps t s'exprime comme :

$$F(t) = 1 - \prod_0^N (1 - F_i(t)) . \quad (5.4)$$

Afin d'étudier l'impact de la forme du diélectrique sur la durée de vie, nous allons comparer la durée de vie d'un diélectrique de section trapézoïdale avec un diélectrique de section rectangulaire d'épaisseurs différentes : S_{\min} , S_{moy} et S_{\max} représentent respectivement l'espacement au sommet, à mi-hauteur et au fond d'une ligne trapézoïdale comme indiqué sur la figure 5.3).

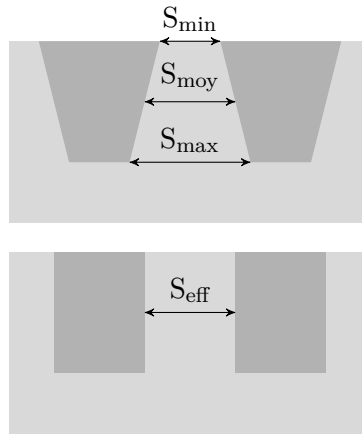


FIGURE 5.3 – Représentation d'une ligne trapézoïdale et de ses dimensions caractéristiques et association à une ligne rectangulaire équivalente d'espacement diélectrique S_{eff} .

La figure 5.4 montre que le temps caractéristique à la défaillance est plus court pour un diélectrique de forme trapézoïdale que pour un diélectrique de forme rectangulaire de section S_{moy} . Par contre, il s'avère que la ligne trapézoïdale présente une durée de vie accrue par rapport à une ligne rectangulaire de section S_{\min} . S_{\min} représente l'espacement intermétallique minimal entre deux lignes de métal. Cette section est mesurée au sommet de la ligne et est caractéristique de la technologie utilisée (figure 5.3a). Les calculs de champs électriques et de durées de vie sont réalisés avec cette section caractéristique.

La ligne de cuivre trapézoïdale se comporte donc comme une ligne rectangulaire possédant un espacement diélectrique S_{effectif} (figure 5.3b). Pour chaque tension, il est possible de calculer l'espacement S_{effectif} équivalent de la ligne trapézoïdale, c'est-à-dire l'espacement pour lequel une ligne rectangulaire à la même durée de vie que la ligne trapézoïdale. La figure 5.5 représente l'espacement effectif en fonction de la tension appliquée. Il apparaît que cet

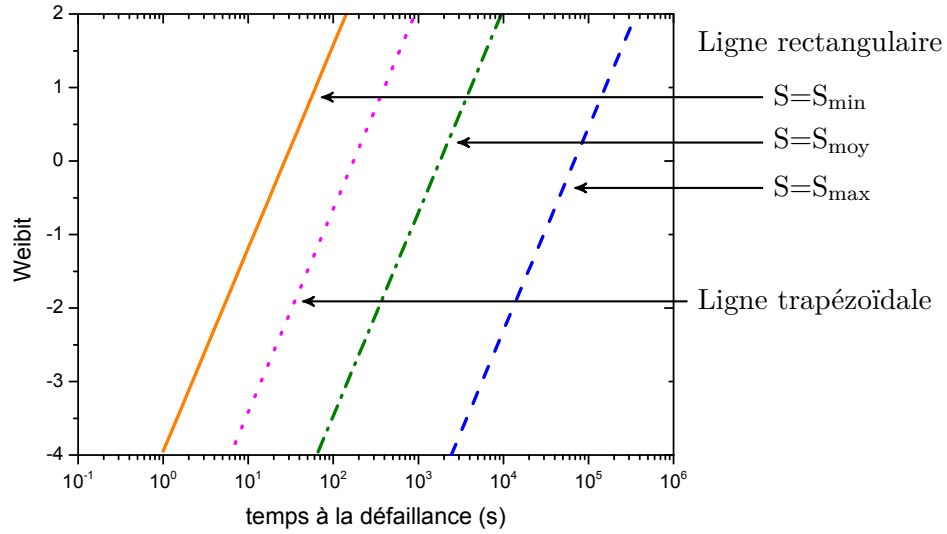


FIGURE 5.4 – Impact de la forme trapézoïdale de la ligne sur le temps à la défaillance comparé à une ligne rectangulaire d’espacement diélectrique minimal, médian et maximal. (Simulation réalisée à 20 volts avec $\beta=1,2$ et $S_{\min}=50$ nm).

espacement effectif diminue rapidement lorsque la tension appliquée diminue. Ainsi à fort champ, l’espacement effectif (servant au calcul de la durée de vie) est supérieur de 8% à l’espacement théorique de la ligne, S_{\min} (54 nm contre 50 nm). Par contre cet écart n’est plus que de 2% à la tension d’utilisation (51 nm contre 50nm). La figure 5.6 présente le champ électrique effectif dans le diélectrique en fonction de la tension appliquée. Cette figure montre que le champ dans le diélectrique est surestimé de 8% lorsque la tension est supérieure à 10 volts. Une erreur non négligeable est donc commise lorsque l’espacement S_{\min} est utilisé pour calculer le champ électrique appliqué sur un diélectrique pour un couple (durée de vie, tension) donné.

D’un point de vue technologique, cela signifie que l’espacement minimal de la technologie n’est pas l’espacement de référence à prendre en compte dans le calcul des champs électriques appliqués au diélectrique. L’utilisation de cette dimension amène à une surévaluation de la durée de vie d’autant plus importante que la tension utilisée est forte.

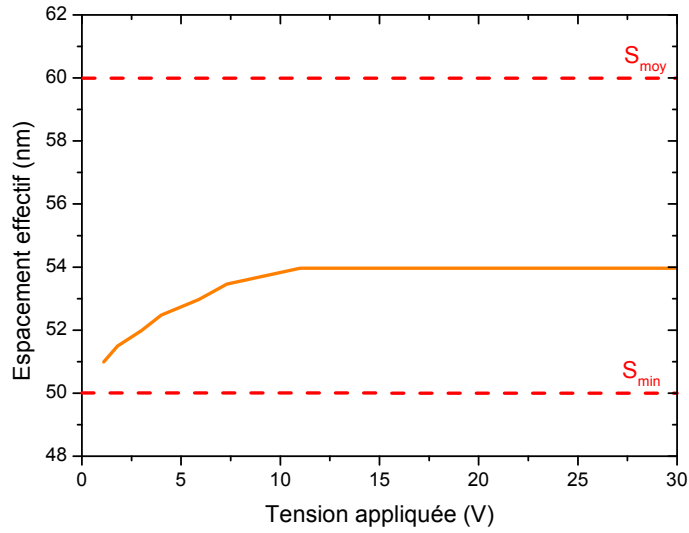


FIGURE 5.5 – Espacement diélectrique équivalent à une ligne trapézoïdale en fonction de la tension de stress. (Simulation réalisée avec $\beta=1,2$ et $S_{\min}=50$ nm).

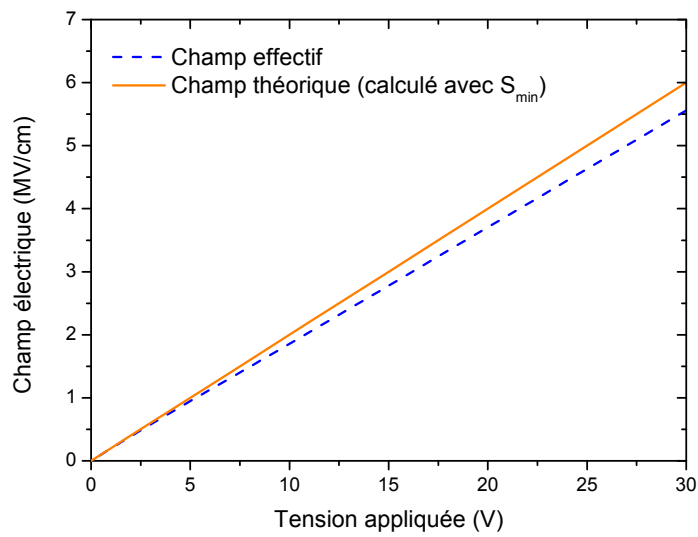


FIGURE 5.6 – Évolution du champ électrique effectif au sein du diélectrique en fonction de la tension appliquée. Le champ théorique représente le champ électrique calculé à l'aide de l'espacement minimal S_{\min} .

5.2 Impact de la rugosité de la ligne

5.2.1 Introduction

Dans le paragraphe précédent nous avons mis en évidence l'importance de l'espacement minimal entre deux lignes métalliques pour la fiabilité du diélectrique à la tension d'opération. Or, il s'avère que les étapes de fabrication et notamment la gravure de la ligne entraînent une forte rugosité le long des lignes de métal, ce qui amène à une modification de la dimension minimale du diélectrique le long de l'interconnexion. Ce phénomène est décrit sur la figure 5.7. En technologie 45 nm, il a ainsi été observé que l'espacement minimal entre deux lignes de métal variait de 8 nanomètres le long de la structure.

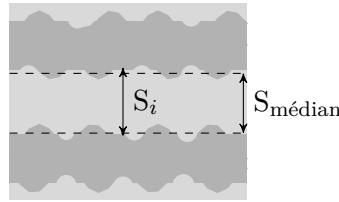


FIGURE 5.7 – Représentation schématique de la rugosité de la ligne et de son importance sur l'espacement minimal entre deux lignes de métal.

Cette variation de l'espacement entre les lignes de métal a été étudiée par plusieurs auteurs à l'aide du modèle de durée de vie en \sqrt{E} [Chen2007, Chen2008, Vilmay2010]. Ces études concluent toutes que la durée de vie du produit est plus dégradée par la rugosité à forts champs qu'à la tension d'opération où ses effets s'annulent. Dans la suite de cette section, nous nous proposons de reprendre cette étude avec le modèle d'extrapolation présenté dans le chapitre 4.

La première observation de l'impact de la rugosité de la ligne sur le temps à la défaillance a été réalisée par Chen [Chen2007, Chen2008]. En diminuant l'espacement interdiélectrique mais en maintenant le champ constant, Chen observe une diminution de la durée de vie. Selon lui, il s'agit de la signature d'une augmentation de la rugosité de la ligne quand l'espacement diminue. L'écart des temps à la défaillance δ pour deux diélectriques d'épaisseurs dif-

férentes (S_1 et S_2) mais testés au même champ (donc V_1 et V_2 différents) s'exprime en fonction de la moyenne quadratique de la rugosité de la ligne, b , comme :

$$\delta = \frac{t_{63-1}}{t_{63-2}} = \exp \left[-\gamma \left(\sqrt{\frac{V_1}{S_1 - b}} - \sqrt{\frac{V_2}{S_2 - b}} \right) \right] \quad (5.5)$$

où t_{63-1} et t_{63-2} représentent les temps caractéristiques à la défaillance pour chacun des diélectriques.

Indépendamment du fait que ce modèle est construit à l'aide d'un modèle de durée de vie en \sqrt{E} , son imprécision est liée au fait qu'il ne tient compte que de la réduction de l'épaisseur du diélectrique au point de claquage. Ce modèle ne prend pas en compte la variation continue de l'espacement le long de la structure et n'étudie pas l'impact de la tension appliquée sur δ .

5.2.2 Modélisation de l'impact de la rugosité de la ligne sur le temps au claquage

Afin de quantifier l'impact de la rugosité de la ligne sur la durée de vie du diélectrique à la tension de l'étude mais également à la tension d'opération, un modèle analytique est développé dans la suite de cette partie. Une structure de longueur L est découpée en tranches parallèles de longueur ΔL et possédant une épaisseur de diélectrique S comme représentée sur la figure 5.8.

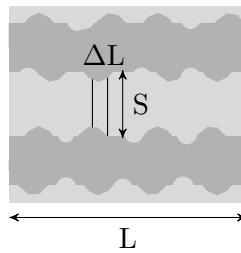


FIGURE 5.8 – La structure est découpée en segments parallèles entre eux possédant un espacement diélectrique S .

Si la description expérimentale de tous les espacements n'est pas possible, nous nous baserons toutefois sur les travaux de Vilmay afin d'obtenir une description statistique de la probabilité de présence d'un espacement

[Vilmay2010]. À l'aide de 320 points de mesures réalisés le long d'une structure de test au Microscope Électronique à Balayage, Vilmay a pu mettre en évidence que la répartition des épaisseurs de diélectrique suit une loi normale comme représentée sur la figure 5.9.

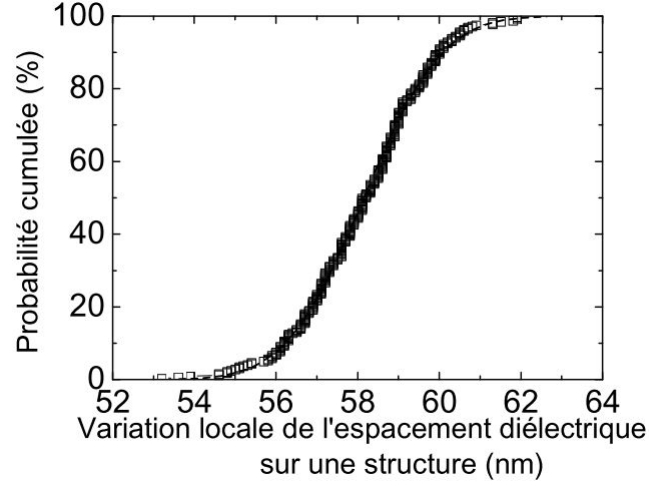


FIGURE 5.9 – Distribution cumulée de l'espacement diélectrique le long d'une structure. Reproduit de [Vilmay2010].

La probabilité de trouver un espacement diélectrique S est donc décrite par la fonction suivante :

$$p(S = S_i, \sigma) = \frac{1}{\sigma \cdot \sqrt{2\pi}} \cdot \exp\left(\frac{-(S_i - S_{\text{median}})^2}{2 \cdot \sigma^2}\right) \quad (5.6)$$

où S_i représente l'espacement des éléments i , S_{median} , l'espacement médian et σ l'écart type.

À partir de cette répartition des espacements, il est possible de connaître la longueur totale L_i des éléments i possédant un espacement S_i en fonction de la longueur totale L de la structure :

$$L_i = L \cdot p(S = S_i, \sigma) \quad (5.7)$$

Finalement, à partir de cette longueur effective d'éléments ayant un espacement S_i , il est possible de calculer le temps à la défaillance des éléments d'espacement S_i . Ce calcul fait appel à l'extrapolation en longueur rendue

possible par la statistique de Poisson :

$$T_{BD_i} = \frac{B}{\frac{V}{S_i}} \cdot \exp \left(-\gamma \sqrt{\frac{V}{S_i}} + \frac{\alpha}{\frac{V}{S_i}} \right) \cdot \left(\frac{L}{L_i} \right)^{\frac{1}{\beta}} \quad (5.8)$$

Comme dans la section précédente, il est alors possible d'exprimer la probabilité cumulée de défaillance des éléments d'espacement S_i en fonction du temps t :

$$F_i(t) = 1 - \exp \left(- \left(\frac{t}{T_{BD_i}} \right)^\beta \right) \quad (5.9)$$

et finalement il vient que la probabilité cumulée de défaillance de toute la structure est définie comme :

$$F(t) = 1 - \prod_0^N (1 - F_i(t)) . \quad (5.10)$$

La figure 5.10 représente l'évolution des temps à la défaillance pour différentes rugosités de ligne. Cette figure montre clairement qu'une augmentation de la rugosité amène à une réduction de la durée de vie du diélectrique comme attendu. La pente de Weibull utilisée pour réaliser ces simulations est

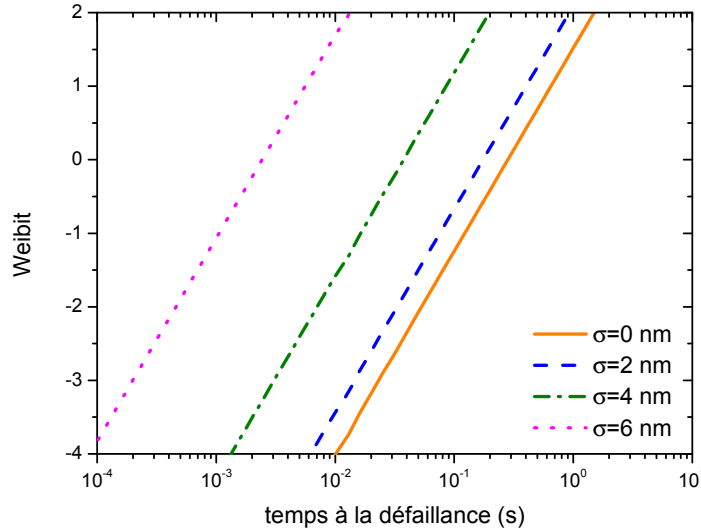


FIGURE 5.10 – Simulation de l'évolution des temps à la défaillance en fonction de l'écart type de la rugosité de la ligne. Simulation réalisée avec $E=4$ MV/cm, $\beta=1.2$ et un espacement nominal de 50 nm pour une longueur de structure de 100 mètres.

constante. En effet, l'augmentation de la rugosité ne devrait pas impacter la pente de Weibull puisque cette caractéristique est reliée au nombre moyen de défauts au claquage [Sune2001]. Dans la gamme de rugosités étudiée, le nombre moyen de défauts au claquage ne devrait pas varier de manière significative. En résumé, il s'avère que l'augmentation de la rugosité agit comme une réduction de l'espacement médian.

Il est intéressant d'observer l'impact de la dispersion de la rugosité en fonction de l'espacement nominal des structures. La figure 5.11 présente l'évolution du temps à la défaillance caractéristique en fonction de l'écart type de la rugosité pour différents espacements nominaux. À rugosité constante, il est observé une réduction drastique de la durée de vie du diélectrique lors d'une diminution de l'espacement interdiélectrique.

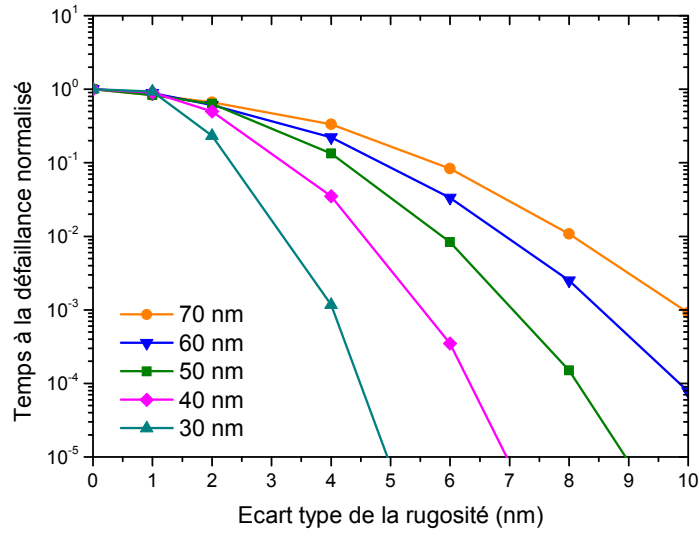


FIGURE 5.11 – Évolution du temps caractéristique à la défaillance en fonction de l'écart type de la rugosité de la ligne pour différents espacements intermétalliques. Simulation réalisée avec $E=4$ MV/cm, $\beta=1.2$ et une longueur de structure de 100 mètres.

En utilisant le taux de rugosité relative R , défini comme étant le rapport de l'écart type de la rugosité σ sur la section S ,

$$R = \frac{\sigma}{S}, \quad (5.11)$$

il est observé que la réduction de la durée de vie ne dépend plus de l'espace-ment interdiélectrique mais uniquement de la rugosité relative R qui représente l'importance de la rugosité (figure 5.12). Cette figure démontre l'importance qu'il faut accorder au contrôle des étapes de fabrication dans la recherche d'une durée de vie accrue. Limiter la rugosité des flancs est primordial afin d'obtenir une durée de vie maximale. En effet à chaque nœud technologique l'espacement diélectrique est réduit et la rugosité relative augmente, ce qui amène à une forte réduction de la durée de vie.

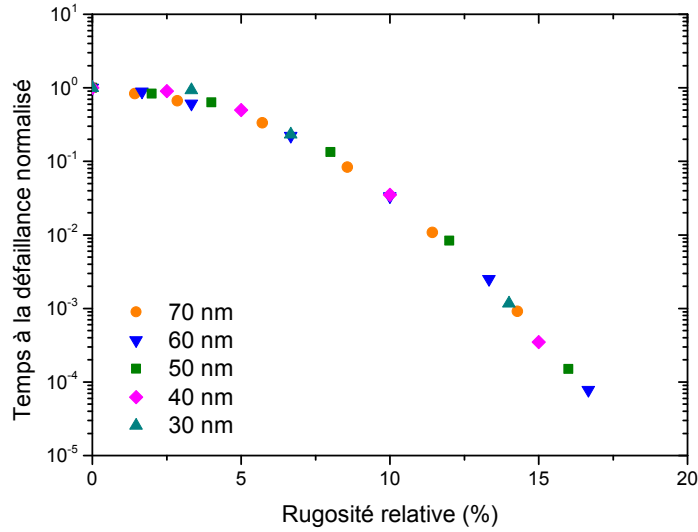


FIGURE 5.12 – Évolution du temps caractéristique à la défaillance en fonction de la rugosité relative de la ligne pour différents espacements intermétalliques. Simulation réalisée avec $E=4$ MV/cm, $\beta=1.2$ et une longueur de structure de 100 mètres.

La figure 5.13 représente la diminution de la durée de vie en fonction de la rugosité de la ligne à fort champ et à la tension d'opération. Cette figure montre que pour une rugosité moyenne équivalente, l'effet est beaucoup plus fort à bas champ qu'aux tensions de stress. Ainsi pour une rugosité moyenne de 4 nm, la réduction de la durée de vie est d'une décade à 20 volts mais de quatorze décades à la tension d'opération. Ce point est extrêmement important et montre que l'étude de l'influence de la rugosité doit être réalisée à la tension d'opération, là où son impact est le plus grand.

En conclusion, nous pouvons retenir que le modèle développé dans cette section a démontré l'impact de la rugosité sur la diminution de la durée de vie du diélectrique. La rugosité relative s'est révélée être un critère primordial dans cette étude et est un excellent indicateur de la rugosité maximale tolérable pour les prochains nœuds technologiques.

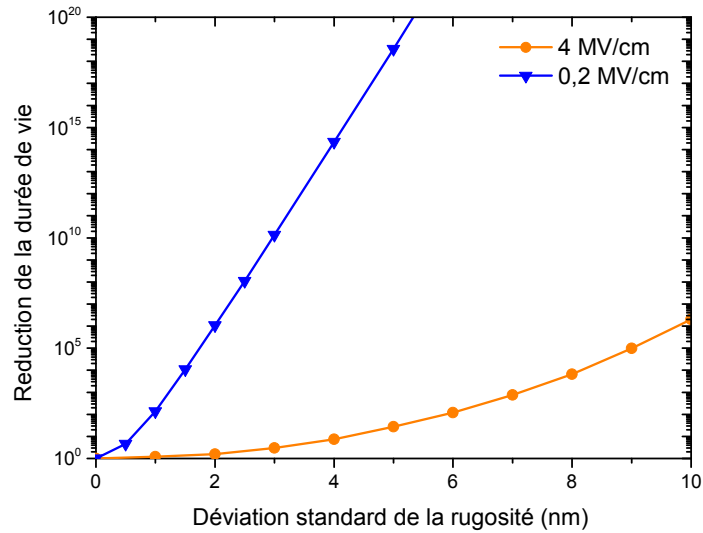


FIGURE 5.13 – Diminution de la durée de vie en fonction de l'écart type de la rugosité à la tension de test et à la tension d'opération. Simulation réalisée avec $\beta=1.2$ et un espacement nominal de 50 nm pour une longueur de structure de 100 mètres.

5.3 Impact de la variabilité de l'espacement puce à puce

La dernière variabilité que nous allons étudier dans ce chapitre concerne la variabilité de l'espacement intermétallique puce à puce. Celle-ci provient surtout de l'irrégularité du polissage chimico-mécanique à la surface du wafer comme illustré sur la figure 5.14. Le sur-polissage en bord de plaque amène à un espacement plus important entre les lignes de métal dans cette zone. Il est possible de connaître la variation de l'espacement interdiélectrique à l'échelle de la plaque par une mesure de la capacité qui est révélatrice de l'espacement moyen de la structure. La figure 5.15 présente la distribution cumulée de l'espacement diélectrique à l'échelle d'un wafer. De la même manière que la variation de l'espacement à l'échelle de la structure, cette distribution peut être décrite par une loi normale.

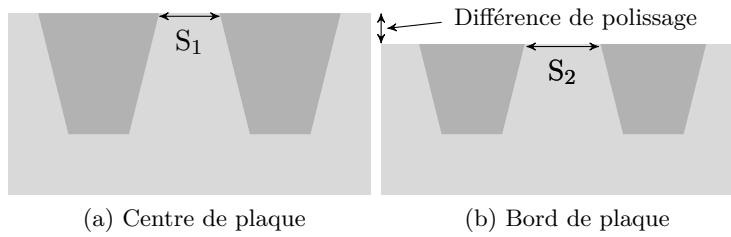


FIGURE 5.14 – Modification de l'espacement intermétallique par l'étape de polissage chimico-mécanique. Le sur-polissage constaté en bord de plaque amène à un espacement intermétallique plus important.

Partant de la densité de probabilité de claquage obtenue à la fin de l'étude sur l'impact de la rugosité, il est possible de quantifier l'effet de la dispersion puce à puce. Σ représente l'écart type des espacements diélectriques moyens d'une structure à l'échelle d'un wafer. Il est intéressant de noter que la dispersion des espacements moyens puce à puce, définie par Σ , est indépendante de la dispersion introduite par la rugosité de la ligne quantifiée par σ . Il vient alors :

$$f_i(S_i, \Sigma, t) = f_i(S_i, t) \cdot p(S_i, \Sigma) \quad (5.12)$$

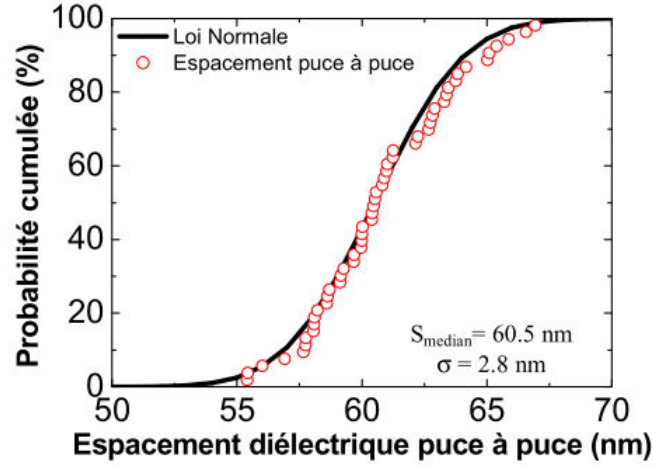


FIGURE 5.15 – Distribution cumulée de l'espacement diélectrique moyen à l'échelle d'un wafer. Reproduit à partir de [Vilmay2010].

avec $f_i(S_i, t)$ la densité de probabilité de claquage obtenue en considérant l'impact de la rugosité de la ligne et $p(S_i, \Sigma)$ la densité de probabilité de trouver un espacement S_i dans la structure. La densité de probabilité de claquage de la structure au temps t s'exprime donc comme :

$$f(S, \Sigma, t) = \int_0^\infty f_i(S_i, t) \cdot p(S_i, \Sigma) \cdot dS_i \quad (5.13)$$

Finalement la probabilité de claquage au temps t est donnée par :

$$F(t) = \int_0^t f(S, \Sigma, t) \cdot dt \quad (5.14)$$

La figure 5.16 présente la probabilité de défaillance en fonction du temps pour différentes dispersions d'espacements médians pour un champ électrique de 0,4 MV/cm. Cette figure montre que la non uniformité de l'espacement à l'échelle du wafer transforme la distribution cumulée des temps à la défaillance. Celle-ci ne suit plus une distribution de Weibull et une courbure de la distribution est observée. Cette courbure est d'autant plus marquée que la tension appliquée sur le diélectrique est faible. En effet pour un champ de 0,2 MV/cm, au weibit -4, il est observé une réduction de la durée de vie de 5 décades (contre 1 décade à 0,4 MV/cm) comme représenté sur la figure 5.17.

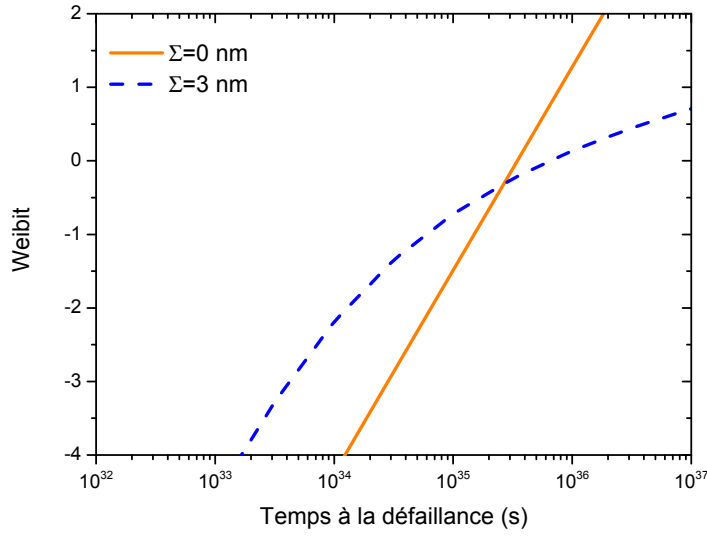


FIGURE 5.16 – Impact de la variation de l’espacement diélectrique moyen à l’échelle du wafer sur la distribution des temps à la défaillance. Simulation réalisée avec $E=0.4$ MV/cm, $\beta=1.2$ et $\sigma=3$ nm pour une longueur de structure de 100 mètres.

La qualité de l’extrapolation de la durée de vie aux très faibles taux de défaillance est donc dépendante de la connaissance de la dispersion des espacements diélectriques à l’échelle de la plaque de silicium.

Les figures 5.16 et 5.17 montrent également que le temps à la défaillance caractéristique ($t_{63\%}$ ou weibit 0) dépend de l’uniformité de l’espacement diélectrique. De fait, le facteur d’accélération en tension calculé n’est pas juste. À la tension d’utilisation, l’effet cumulé des dispersions puce à puce et lignes à lignes amène à une augmentation de la durée de vie caractéristique (weibit 0) tandis que la durée de vie aux faibles taux de défaillance est nettement réduite. Comme le montre la figure 5.18, une diminution de la durée de vie de 7 décades est observée à la tension d’utilisation pour un taux de défaillance de 0,1% (weibit -6,9) lorsque l’écart type des espacements diélectriques puce à puce, Σ , est de 5 nm. Cette perte de durée de vie de 7 décades doit être relativisée puisque le modèle de durée de vie “lucky electron” offre lui un gain de durée de vie de quelques dizaines de décades à la tension d’utilisation par rapport au modèle en \sqrt{E} .

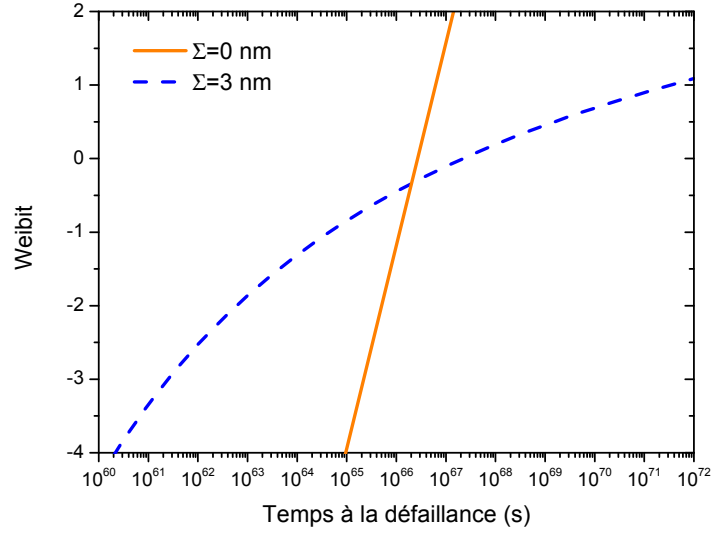


FIGURE 5.17 – Impact de la variation de l'espacement diélectrique moyen à l'échelle du wafer sur la distribution des temps à la défaillance. Simulation réalisée avec $E=0.2$ MV/cm, $\beta=1.2$ et $\sigma=3$ nm pour une longueur de structure de 100 mètres.

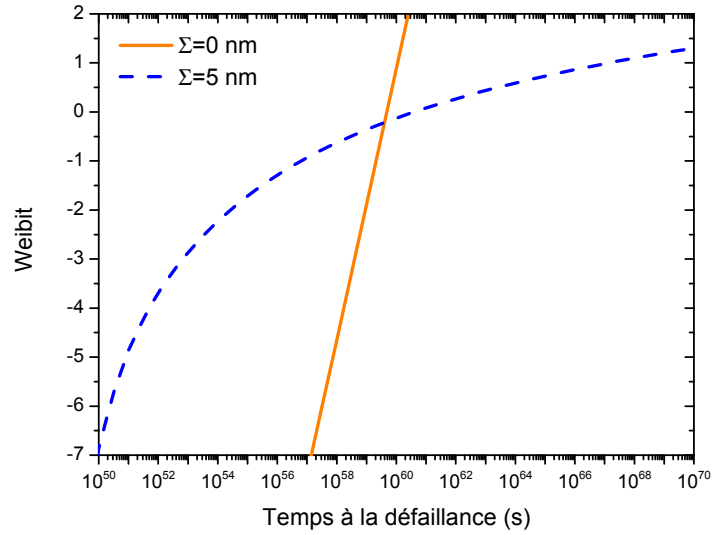


FIGURE 5.18 – Impact de la variation de l'espacement diélectrique moyen à l'échelle du wafer sur la distribution des temps à la défaillance. Simulation réalisée à 1.125 volts, avec $\beta=1.2$ et $\sigma=3$ nm pour une longueur de structure de 100 mètres.

5.4 Conclusion

Au cours de ce dernier chapitre, différentes sources de variation de l'espacement intermétallique ont été considérées et leur impact sur l'évolution des temps à la défaillance a été étudié grâce à des modèles analytiques. Il a ainsi été démontré que les variations de l'espacement diélectrique entraînent une modification de la distribution des temps à la défaillance d'autant plus marquée que la tension appliquée est faible. Les figures 5.19 et 5.20 résument l'évolution de la durée de vie à fort champ et à la tension d'utilisation lorsque les trois variabilités traitées dans ce chapitre sont considérées. Ces figures montrent que la prise en compte des variabilités process dans le calcul de la durée de vie du produit doit être réalisée après extrapolation à la tension d'utilisation.

Finalement, ce dernier chapitre permet de nuancer les résultats obtenus dans le chapitre 4. En effet, il a précédemment été observé que l'utilisation du modèle "lucky electron" permet l'obtention d'une marge conséquente sur le temps caractéristique à la défaillance ($t_{63\%}$) vis à vis du modèle \sqrt{E} puisque le modèle "lucky electron" prédit un accroissement de la durée de vie de plusieurs dizaines de décades. Néanmoins, ce chapitre 5 révèle une forte dispersion des temps à la défaillance liée à la variabilité de l'espacement diélectrique ainsi qu'une amplification de ce phénomène à la tension d'opération. Il apparaît alors qu'aux faibles niveaux de défaillance, c'est à dire pour les diélectriques les plus fins, la durée de vie peut être réduite d'une dizaine de décades.

Le modèle "lucky electron" amène donc à un changement majeur dans l'étude de la fiabilité des diélectriques low- κ . Ainsi, l'étude du temps caractéristique à la défaillance n'est plus requise puisque celui-ci est nettement supérieure à la durée de vie minimale requise par le client. Désormais il est primordial d'étudier le temps à la défaillance pour 0,1% de défaillance (weibit -6,9). En effet, lors de l'extrapolation à la tension d'opération, ce point dépend fortement de la variation de l'espacement diélectrique et une perte de durée de vie de plusieurs décades est observée (figure 5.18). Une maîtrise de la variabilité process est donc primordiale afin de limiter la perte en durée de vie pour les faibles niveaux de défaillance.

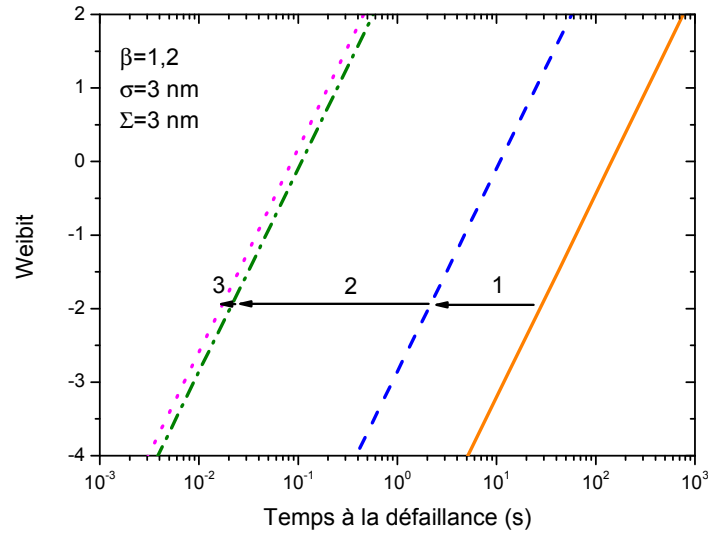


FIGURE 5.19 – Impact cumulé des différentes variabilités de l’espacement du diélectrique sur la durée de vie du diélectrique à 4 MV/cm. 1) Effet de la forme de la ligne, 2) Effet de la rugosité de la ligne, 3) Effet de la dispersion des espacements moyens. Une réduction de la durée de vie de 3 décades est observée. La longueur de la structure est de 100 mètres.

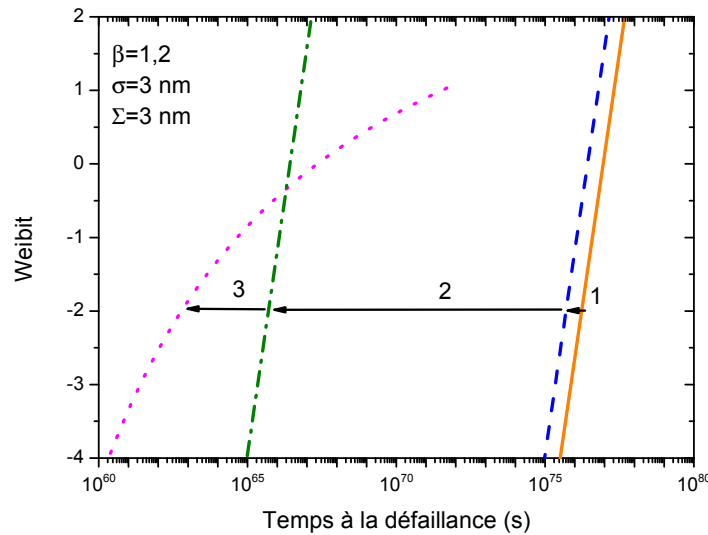


FIGURE 5.20 – Impact cumulé des différentes variabilités de l’espacement du diélectrique sur la durée de vie du diélectrique à la tension d’opération. 1) Effet de la forme de la ligne, 2) Effet de la rugosité de la ligne, 3) Effet de la dispersion des espacements moyens. Une réduction de la durée de vie de 16 décades est observée. La longueur de la structure est de 100 mètres.

Conclusion générale

Ce travail de thèse a été consacré à l'étude de la fiabilité des diélectriques poreux à faible permittivité. Ces matériaux sont aujourd'hui utilisés comme isolants intermétalliques dans les interconnexions des circuits intégrés. L'introduction de matériaux poreux associée à une forte réduction des dimensions a fortement réduit la durée de vie des interconnexions, si bien qu'aujourd'hui, le claquage des diélectriques low- κ est l'un des mécanismes de dégradation principaux dans les circuits intégrés. Afin de garantir la fiabilité des composants électroniques, une meilleure connaissance des modes de dégradation de ces matériaux était nécessaire.

Deux grandes parties ont été traitées dans ce manuscrit :

- dans un premier temps, une caractérisation électronique des diélectriques a permis de mettre en évidence un mode de dégradation privilégié ;
- puis un modèle de durée de vie a été développé en utilisant ces résultats.

Après une présentation de l'état de l'art sur la fiabilité du diélectrique low- κ (chapitre 1), ce manuscrit se poursuit par une étude des propriétés électroniques des diélectriques, réalisée dans le chapitre 2. Un mode de conduction de type Poole-Frenkel a été mis en évidence et a permis d'estimer la permittivité de ces matériaux ($\epsilon=2,76$) et la profondeur des sites donneurs ($\phi_{PF}=0,95$ eV). Un fort piégeage de charges est également observé dans ces diélectriques, amenant à une modification de la conduction à fort champ. Ce piégeage de charges est mis en évidence par l'accroissement de la capacité du diélectrique au cours d'un stress électrique et est réversible.

L'importance du courant de fuite et du champ électrique dans la dégradation du diélectrique a ensuite été mise en évidence, amenant à considérer

un modèle de dégradation par impact (chapitre 3). Dans ce type de modèle, la création des défauts est liée à la collision des électrons avec le diélectrique ; l'énergie des ces derniers étant acquise par accélération au travers du champ électrique. Ces observations ont été réalisées en introduisant de nouveaux signaux de stress utilisant des périodes de relaxation à champ nul.

L'association d'un modèle de dégradation par impact et d'une modification du champ électrique local par piégeage de charges a ensuite permis d'expliquer l'augmentation de la durée de vie observée lorsque les stress incluent des temps de relaxation à champ nul. Cette non-uniformité du champ électrique amène à une non-uniformité de la création des défauts dans le volume du matériau raccourcissant ainsi la durée de vie d'un diélectrique soumis à un stress en tension constante. *A contrario*, lors des périodes de relaxation, les charges piégées dans le diélectrique sont évacuées vers les armatures et le champ électrique est uniforme au sein du diélectrique. Si la nature des défauts créés n'a pas été étudiée dans ce travail, l'hypothèse la plus probable est basée sur une rupture des liaisons au sein de la matrice de SiOCH. Il est néanmoins acquis que la création des défauts est irréversible. En effet, après stockage à forte température des diélectriques stressés, aucune augmentation de la durée de vie n'a été observée, révélant l'absence d'une guérison des défauts dans des temps raisonnables.

La seconde partie de ce manuscrit est consacrée à l'étude d'un modèle de durée de vie. La connaissance des mécanismes de dégradation a permis de définir un modèle de durée de vie plus réaliste que les modèles standards utilisés actuellement. Après avoir développé un critère de comparaison des différents modèles, la qualité d'extrapolation du modèle d'impact a été confrontée avec succès à des tests d'une durée supérieure à un an (chapitre 4). Dans un second temps, à partir de mesures indépendantes, les paramètres de ce modèle ont été recalculés afin de limiter l'incertitude sur leur détermination et optimiser la qualité de l'extrapolation de la durée de vie à la tension d'utilisation. Finalement l'observation de l'augmentation de la dispersion des temps à

la défaillance lorsque la tension de stress diminue constitue une justification supplémentaire pour le rejet du modèle de durée de vie en \sqrt{E} et confirme la nécessité d'utiliser le modèle d'impact dit "lucky electron".

L'étude du modèle de durée de vie a confirmé la nécessité de connaître les temps à la défaillance pour de faibles niveaux de défaillance et cela à de nombreuses conditions de tension. La précision de l'extrapolation est conditionnée par la connaissance de temps à la défaillance aux plus faibles champs électriques possibles, ce qui implique une augmentation certaine du temps de test nécessaire. Dans ce contexte, nous avons introduit une structure de test innovante afin d'augmenter le nombre d'échantillons obtenus à une tension sans accroître le temps de test. En parallélisant une centaine de structures, la matrice passive permet de réduire les temps de test par un facteur 10 tout en garantissant l'accès à un niveau de défaillance 10 fois plus faible. En répartissant judicieusement sur le wafer quelques matrices passives testées, il est possible d'extraire exactement le même temps caractéristique à la défaillance et la même pente de Weibull qu'en ne testant qu'une structure unitaire par puce sur l'ensemble du wafer.

Enfin, les conséquences des différentes variabilités liées aux procédés de fabrications ont été étudiées (chapitre 5). L'impact de la forme de la ligne, de la variation de l'espacement moyen puce à puce ou encore de la variation de l'espacement moyen à l'intérieur d'une structure de test a ainsi été estimé. Il apparaît que l'ensemble de ces fluctuations de l'espacement entraîne une diminution de la durée de vie et cette diminution est d'autant plus forte que la tension appliquée est faible. L'association de ces diverses fluctuations liées au processus de fabrication amène à une augmentation de la dispersion des temps caractéristiques à la défaillance à bas champ. Le calcul de la durée de vie à bas champ pour des faibles taux de défaillance doit donc être corrigé afin de prendre en considération cette réduction de la durée de vie ainsi que l'augmentation de la dispersion. Cette correction doit être réalisée après l'extrapolation de la durée de vie sous peine de sous-estimer ses effets.

Ce travail de thèse a donc permis d'améliorer la compréhension des mécanismes de défaillance au sein du diélectrique menant ainsi au développement d'un modèle de durée de vie plus précis. Toutefois, au terme de ce travail, de nombreuses questions restent ouvertes. S'il semble certain que le claquage du diélectrique résulte d'un accroissement de la densité de défauts dans le volume du matériau conduisant à la formation d'un chemin de percolation, la nature physique des défauts reste inconnue. L'hypothèse la plus probable concerne la rupture de liaisons au sein de la matrice de SiOCH. En effet, les liaisons Si-O et Si-Si possèdent une énergie maximale de 4,5 et 1,8 eV respectivement, ce qui correspond à un niveau d'énergie raisonnable en comparaison de l'énergie maximale des porteurs lors de test à fort champ (jusqu'à 10 eV lors d'un test à 10 volts).

Cette observation soulève néanmoins la question d'un seuil en énergie pour le claquage du diélectrique. Si la tension appliquée est inférieure à l'énergie de la liaison la plus faible, il n'est alors plus possible de créer des défauts et aucun claquage du diélectrique ne devrait être observé. Il n'est aujourd'hui pas possible de réaliser des tests à des tensions si faibles puisqu'il faudrait plusieurs années avant d'observer une éventuelle défaillance. De la même manière, la recherche d'une augmentation du courant au cours du stress, preuve de la création des défauts, prendrait également de très longs mois. Afin d'obtenir une meilleure connaissance de la nature physique des défauts ainsi qu'une estimation de leur répartition, l'utilisation d'un capacimètre basse fréquence (ou spectromètre d'impédance) semble s'imposer. Ces informations permettraient d'accroître encore la compréhension du mécanisme de défaillance.

Dans ce manuscrit, il a également été rappelé l'importance de réaliser des tests à des champs électriques toujours plus faibles afin de pouvoir différencier les différents modèles de durée de vie. Si les résultats présentés dans ce manuscrit semblent confirmer l'utilisation du modèle "lucky electron", seul l'obtention de temps à la défaillance toujours plus long permettra de vérifier les qualités d'extrapolation de ce modèle. Ces résultats permettront également de renforcer les méthodes de calculs des paramètres du modèle. Ces tests étant

extrêmement longs, ils pourront être accélérés en utilisant une température élevée et des structures de grande taille. Les résultats seront ensuite extrapolés et comparés à des structures de taille unitaire testées à une température inférieure. Cette méthode permet d'étendre la gamme de temps à la défaillance d'une ou de plusieurs décades sans augmenter le temps de test réel.

Finalement, ce manuscrit a rappelé que la défaillance du diélectrique low- κ présent dans les interconnexions des technologies avancées est un enjeu majeur pour la fiabilité des circuits intégrés. En effet, la recherche de performances accrues passe par l'introduction de matériaux à la permittivité toujours plus faible afin de diminuer le délai de propagation des signaux dans les interconnexions. Cette diminution de la permittivité est aujourd'hui obtenue par ajout de porosité dans le diélectrique ce qui entraîne une forte diminution du champ au claquage et donc de la durée de vie du matériau. Seule une compréhension accrue des mécanismes de défaillance permettra l'introduction en toute sécurité de matériaux à très faibles permittivités (ELK, *extreme low- κ* , $\kappa < 2$) nécessaires au développement des nœuds technologiques futurs.

Liste des publications de l'auteur

Revues à comité de lecture

E. Chery, X. Federspiel, D. Roy, F. Volpi, J.-M. Chaix, “*Identification of the $(\sqrt{E} + 1/E)$ -dependence of porous low- k time dependent dielectric breakdown using over one year long package level tests*”, Microelectronic Engineering, vol. 109, 2013.

T. Frank, S. Moreau, C. Chappaz, P. Leduc, L. Arnaud, A. Thuai, **E. Chery**, F. Lorut, L. Anghel, G. Poupon, “*Reliability of TSV interconnects : Electromigration, thermal cycling, and impact on above metal level dielectric*”, Microelectronics Reliability, vol 53, Issue 1, 2013.

Conférences internationales avec proceedings

E. Chery, X. Federspiel, G. Beylier, C. Besset, D. Roy, F. Volpi, J.-M. Chaix, “*Back-end dielectrics reliability under unipolar and bipolar AC-stress*”, International Reliability Physics Symposium (IRPS), 2012.

E. Chery, X. Federspiel, G. Beylier, F. Volpi, J.-M. Chaix, “*A method for low- K dielectric breakdown physical localization*”, Integrated Reliability Workshop Final Report (IRW), 2012.

T. Frank, **E. Chery**, C. Chappaz, L. Arnaud, L. Anghel, “*Through silicon via impact on above BEoL Time Dependent Dielectric Breakdown*”, Integrated Reliability Workshop Final Report (IRW), 2012.

Bibliographie

- [Aimadeddine2008] M. Aimadeddine, “Intégration et caractérisation de diélectriques poreux à très basse permittivité pour les interconnexions des circuits CMOS sub-45nm,” Thèse de doctorat, Institut National Polytechnique de Grenoble, 2008.
- [Alam2005] S. M. Alam, F. L. Wei, C. L. Gan, C. V. Thompson, et D. E. Troxel, “Electromigration Reliability Comparison of Cu and Al Interconnects,” in *International Symposium on Quality Electronic Design*, 2005, pp. 1–6.
- [Allers2004] K. Allers, “Prediction of dielectric reliability from I - V characteristics : Poole-Frenkel conduction mechanism leading to \sqrt{E} model for silicon nitride MIM capacitor,” *Microelectronics Reliability*, vol. 44, no. 3, pp. 411–423, 2004.
- [Atkin2008] J. M. Atkin, D. Song, T. M. Shaw, E. Cartier, R. B. Laibowitz, et T. F. Heinz, “Photocurrent spectroscopy of low-k dielectric materials : Barrier heights and trap densities,” *Journal of Applied Physics*, vol. 103, no. 9, 2008.
- [Baklanov2011] M. R. Baklanov, L. Zhao, E. V. Besien, et M. Pantouvaki, “Effect of porogen residue on electrical characteristics of ultra low-k materials,” *Microelectronic Engineering*, vol. 88, no. 6, pp. 990–993, 2011.
- [Barbottin1986] G. Barbottin et A. Vapaille, *Instabilities in silicon devices*, 1986.

- [Berman1981] A. Berman, “Time-zero dielectric reliability test by a ramp method,” in *International Reliability Physics Symposium (IRPS)*, no. 6, 1981, pp. 204–209.
- [Bernard2006] P. Bernard, “Étude du polissage mécano-chimique du cuivre et modélisation du processus d’enlèvement de matière,” Thèse de doctorat, École centrale de Lyon, 2006.
- [Bolz1973] R. E. Bolz, *Handbook of tables for applied engineering science*. CRC PressI Llc, 1973.
- [Box2005] G. E. P. Box, J. S. Hunter, et W. G. Hunter, *Statistics for experimenters : design, innovation, and discovery*, 2nd ed. Wiley Online Library, 2005.
- [Buchanan2002] K. Buchanan, “The evolution of interconnect technology for silicon integrated circuitry,” in *Proc. of International conference on compound semiconductor manufacturing GaAsMAN-TECH2002*, vol. 44, no. 0, 2002, pp. 1–3.
- [Cathignol2008] A. Cathignol, “Caractérisation et modélisation des fluctuations locales des paramètres électriques du transistor des filières CMOS sub-65 nm,” Thèse de doctorat, Institut National Polytechnique de Grenoble, 2008.
- [Chapelon2008] L. L. Chapelon, H. Chaabouni, G. Imbert, P. Brun, M. Mellier, K. Hamioud, M. Vilnay, A. Farcy, et J. Torres, “Dense SiOC cap for damage-less ultra low k integration with direct CMP in C45 architecture and beyond,” *Microelectronic Engineering*, vol. 85, no. 10, pp. 2098–2101, 2008.
- [Chen2006] F. Chen, O. Bravo, K. Chanda, P. Mclaughlin, T. Sullivan, J. Gill, J. Lloyd, R. Kontra, et J. Aitken, “A Comprehensive Study of Low-k SiCOH TDDB Phenomena and Its Reliability Lifetime Model Development,” in *International Reliability Physics Symposium (IRPS)*, 2006, pp. 46–53.

-
- [Chen2007] F. Chen, P. McLaughlin, J. Gambino, E. Wu, J. Demarest, D. Meatyard, et M. Shinosky, “The Effect of Metal Area and Line Spacing on TDDDB Characteristics of 45nm Low-k SiCOH Dielectrics,” in *International Reliability Physics Symposium (IRPS)*, 2007, pp. 382–389.
- [Chen2008] F. Chen, O. Bravo, D. Harmon, M. Shinosky, et J. Aitken, “Cu/low-k dielectric TDDDB reliability issues for advanced CMOS technologies,” *Microelectronics Reliability*, vol. 48, pp. 1375–1383, 2008.
- [Chen2008a] F. Chen, J. Lloyd, K. Chanda, R. Achanta, O. Bravo, A. Strong, P. McLaughlin, M. Shinosky, S. Sankaran, E. Gebreselasie, A. K. Stamper, et Z. X. He, “Line Edge Roughness and Spacing Effect on Low-k TDDDB Characteristics,” in *International Reliability Physics Symposium (IRPS)*, 2008, pp. 132–137.
- [Chen2009a] F. Chen et M. Shinosky, “Addressing Cu/Low-k Dielectric TDDDB-Reliability Challenges for Advanced CMOS Technologies,” *IEEE Transactions on Electron Devices*, vol. 56, no. 1, pp. 2–12, 2009.
- [Chen2011] F. Chen, M. Shinosky, B. Li, et J. Aitken, “Invasion Percolation Model for Abnormal TDDDB Characteristic of ULK Dielectrics with Cu Interconnect at Advanced Technology Nodes,” in *International Reliability Physics Symposium (IRPS)*, 2011, pp. 134–141.
- [Chen2012] F. Chen, J. Gambino, M. Shinosky, J. Aitken, E. Huang, S. Cohen, C.-c. Yang, et D. Edelstein, “Experimental confirmation of electron fluence driven, Cu catalyzed interface breakdown model for Low-K TDDDB,” in *International Reliability Physics Symposium (IRPS)*, 2012, pp. 1–9.

- [Chen2012a] F. Chen, M. Shinosky, J. Aitken, C.-c. Yang, D. Edelstein, F. Chen, M. Shinosky, J. Aitken, C.-c. Yang, et D. Edelstein, "Invasion percolation model for abnormal time-dependent dielectric breakdown characteristic of low-k dielectrics due to massive metallic diffusion," *Applied Physics Letters*, vol. 101, no. 24, p. 242904, 2012.
- [Chen2013] F. Chen, M. Shinosky, J. Aitken, C.-c. Yang, et D. Edelstein, "Temperature and field interrelation study of low-k TDDB for Cu interconnects with and without liner - Insights to the roles of Cu for a competing breakdown process," in *International Reliability Physics Symposium (IRPS)*, 2013, pp. 1–7.
- [Chern1992] J.-H. Chern, J. Huang, et L. Arledge, "Multilevel Metal Capacitance Models For CAD Design Synthesis Systems," *IEEE Electron Device Letters*, vol. 13, no. 1, pp. 32–34, 1992.
- [Chery2012] E. Chery, X. Federspiel, G. Beylier, C. Besset, D. Roy, F. Volpi, et J.-M. Chaix, "Back-End Dielectrics Reliability under Unipolar and Bipolar AC-Stress," in *Reliability Physics Symposium (IRPS)*, vol. 0, no. c, 2012, pp. 1–6.
- [Chery2012b] E. Chery, X. Federspiel, G. Beylier, F. Volpi, et J.-M. Chaix, "A method for low-K dielectric breakdown physical localization," in *Integrated Reliability Workshop Final Report*, 2012.
- [Chery2013] E. Chery, X. Federspiel, D. Roy, F. Volpi, et J.-M. Chaix, "Identification of the $(\sqrt{E} + 1/E)$ -dependence of porous low-k time dependent dielectric breakdown using over one year long package level tests," *Microelectronics Reliability*, vol. 109, 2013.
- [Croes2008] K. Croes et L. Zhao, "Study of copper drift during TDDB of intermetal dielectrics by using fully passivated MOS capacitors as test vehicle," *Microelectronics Reliability*, vol. 48, pp. 1384–1387, 2008.

-
- [Croes2010] K. Croes et Z. Tökei, “E and \sqrt{E} model too conservative to describe low field time dependent dielectric breakdown,” in *International Reliability Physics Symposium (IRPS)*, no. 32, 2010, pp. 543–548.
- [Croes2011] K. Croes, C. J. Wilson, M. Lofrano, G. P. Beyer, et Z. Tökei, “Interconnect reliability - A study of the effect of dimensional and porosity scaling,” *Microelectronic Engineering*, vol. 88, no. 5, pp. 614–619, 2011.
- [Croes2011a] K. Croes, M. Pantouvaki, L. Carbonell, L. Zhao, G. P. Beyer, et Z. Tökei, “Comparison between Intrinsic and Integrated Reliability Properties of Low-k materials,” in *International Reliability Physics Symposium (IRPS)*, 2011, pp. 142–148.
- [Croes2013] K. Croes, P. Roussel, Y. Barbarin, C. Wu, Y. Li, J. Bömmels, et Z. Tökei, “Low field TDDDB of BEOL interconnects using > 40 months of data,” in *International Reliability Physics Symposium (IRPS)*, no. 32, 2013, pp. 1–8.
- [Darnon2007] M. Darnon, “Les Procédés par Plasmas Impliqués dans l’Intégration des Matériaux SiOCH Poreux pour les Interconnexions en Microélectronique,” Thèse de doctorat, Université Joseph Fourier de Grenoble, 2007.
- [Degraeve1998] R. Degraeve, G. Groeseneken, S. Member, R. Bellens, J. L. Ogier, M. Depas, P. J. Roussel, et H. E. Maes, “New Insights in the Relation Between Electron Trap Generation and the Statistical Properties of Oxide Breakdown,” in *Electron Devices, IEEE Transactions on*, vol. 45, no. 4, 1998, pp. 904–911.
- [DiStefano1974] T. DiStefano et M. Shatzkes, “Impact ionization model for dielectric instability and breakdown,” *Applied Physics Letters*, vol. 25, no. 12, pp. 685–687, 1974.

- [DiStefano1975] —, “Dielectric instability and breakdown in wide bandgap insulators,” *Journal of Vacuum Science and Technology*, vol. 12, no. 1, pp. 37–46, 1975.
- [Dubois2010] C. Dubois, A. Sylvestre, H. Chaabouni, et A. Farcy, “Impact of the CMP process on the electrical properties of ultra low k porous SiOCH,” *Microelectronic Engineering*, vol. 87, no. 3, pp. 333–336, 2010.
- [Gates2012] S. Gates, S. P. Rao, V. Anandan, M. Krishnan, S. Cohen, Y. Ostrovski, N. Klymko, M. Chace, et D. Canaperi, “Effects of chemical mechanical polishing on a porous SiCOH dielectric,” *Microelectronic Engineering*, vol. 91, pp. 82–88, 2012.
- [Gourhant2008] O. Gourhant, “Élaboration et caractérisation de matériaux à très faible constante diélectrique de type a-SiOCH élaborés par PECVD : application aux interconnexions des circuits intégrés,” Thèse de doctorat, Université Joseph Fourier de Grenoble, 2008.
- [Guedj2006] C. Guedj, N. Claret, V. Arnal, M. Aimadeddine, J. P. Barnes, J. C. Barbe, L. Arnaud, G. Reimbold, et J. Torres, “Dielectric conduction mechanisms of advanced interconnects : Evidence for thermally - Induced 3D/2D transition,” in *International Reliability Physics Symposium (IRPS)*, no. 1, 2006, pp. 502–506.
- [Haase2005] G. S. Haase, E. T. Ogawa, et J. W. Mcpherson, “Breakdown characteristics of interconnect Dielectrics,” in *International Reliability Physics Symposium (IRPS)*, 2005, pp. 466–473.
- [Haase2009] G. S. Haase, “A model for electric degradation of interconnect low-k dielectrics in microelectronic integrated circuits,” *Journal of Applied Physics*, vol. 105, no. 4, pp. 1–10, 2009.
- [Harrell1999] W. Harrell et J. Frey, “Observation of Poole-Frenkel effect saturation in SiO₂ and other insulating films,” *Thin Solid Films*, vol. 352, no. 1-2, pp. 195–204, 1999.

- [Hess2003] C. Hess, B. E. Stine, L. H. Weiland, T. Mitchell, M. P. Karnett, et K. Gardner, "Passive multiplexer test structure for fast and accurate contact and via fail-rate evaluation," *IEEE Transactions on Semiconductor Manufacturing*, vol. 16, no. 2, pp. 259–265, 2003.
- [Hinsinger2004] O. Hinsinger, R. Fox, E. Sabouret, C. Goldberg, C. Verovel, W. Besling, P. Brun, E. Jossel, C. Monget, O. Belmont, J. V. Hasse, B. G. Sharma, J. P. Jacquemin, P. Vannier, A. Humbert, D. Bune, R. Gonella, E. Mastromatteo, D. Reberz, A. Farcy, J. Mueller, P. Christie, V. H. Nguyen, C. Cregut, et T. Berger, "Demonstration of an extendable and industrial 300 mm BEOL integration for the 65-nm technology node," in *IEEE International Electron Devices Meeting*, 2004, pp. 4–7.
- [Hsieh2013] Y. L. Hsieh, W. C. Lin, Y. M. Lin, H. K. Hsu, C. H. Chen, W. C. Tsao, C. W. Hsu, R. P. Huang, C. H. Lin, Y. H. Su, K. Liu, C. C. Huang, et J. Y. Wu, "Effects of BEOL Copper CMP Process on TDDB for Direct Polishing Ultra-Low K Dielectric Cu Interconnects at 28nm Technology Node and Beyond," in *International Reliability Physics Symposium*, 2013, pp. 1–5.
- [Hsu2011a] C.-l. Hsu, W.-c. Lin, T.-c. Tsai, et C. Huang, "A model for post-CMP cleaning effect on TDDB," in *International Reliability Physics Symposium (IRPS)*, no. 18, 2011, pp. 670–673.
- [ITRS2012] "International Technology Roadmap for Semiconductors," 2012.
- [Jonscher1983] A. K. Jonscher, *Dielectric relaxation in solids*. Chelsea Dielectrics Press London, 1983.
- [Joshi2011] B. N. Joshi, Y. S. Mhaisagar, et A. M. Mahajan, "Analysis of interconnect capacitance for sub nano CMOS technology using the low dielectric material," *Microelectronics Reliability*, vol. 51, no. 5, pp. 953–958, 2011.

- [Kanert2012] W. Kanert et M. Nelhiebel, “Reliability Issues in Automotive Microelectronic Components and Systems,” in *International Reliability Physics Symposium (IRPS) – Tutorials*, 2012.
- [Kao2004] K. C. Kao, *Dielectric phenomena in solids*. Academic Press, 2004.
- [Kerber2009] A. Kerber et E. A. Cartier, “Reliability Challenges for CMOS Technology Qualifications With Hafnium Oxide / Titanium Nitride Gate Stacks,” *IEEE Transactions on Electron Devices and Materials Reliability*, vol. 9, no. 2, pp. 147–162, 2009.
- [Kim2007] J. Kim, E. T. Ogawa, et J. W. Mcpherson, “Time Dependent Dielectric Breakdown Characteristics of Low-k Dielectric (SiOC) Over a Wide Range of Test Areas and Electric Fields,” in *International Reliability Physics Symposium (IRPS)*, vol. 75243, no. C, 2007, pp. 399–404.
- [Kondo2006] S. Kondo, K. Fukaya, N. Ohashi, T. Miyazaki, H. Nagano, Y. Wada, T. Ishibashi, M. Kato, K. Yoneda, E. Soda, S. Nakao, K. Ishigami, et N. Kobayashi, “Direct CMP on Porous Low-k Film for Damage-less Cu Integration,” in *International Interconnect Technology Conference*, 2006, pp. 164–166.
- [Kondo2007] S. Kondo, K. Fukaya, K. Yamada, et T. Miyazaki, “Damageless Cu chemical mechanical polishing for porous SiOC/Cu interconnects,” *Microelectronic Engineering*, vol. 84, no. 11, pp. 2615–2619, 2007.
- [Konishi2005] N. Konishi, Y. Yamada, J. Noguchi, T. Jimbo, et O. Inoue, “Influence of CMP Process on Defects in SiOC Films and TDDB Reliability,” in *Interconnect Technology Conference*, 2005, pp. 123–125.
- [Lee2011] S.-c. Lee, A. S. Oates, P. Ave, H. Science, et P. Hsinchu, “Reliability Limitation to the scaling of Porous Low-K Dielectrics,” in

- International Reliability Physics Symposium (IRPS)*, no. 1, 2011, pp. 155–159.
- [Li2007] Y. Li, C. Bruynseraede, G. Groeseneken, K. Maex, et Z. Tökei, “On the interaction between inter-metal dielectric reliability and electromigration stress,” in *International Reliability Physics Symposium (IRPS)*, 2007, pp. 642–643.
- [Li2009] H. Li, T. Y. Tsui, et J. J. Vlassak, “Water diffusion and fracture behavior in nanoporous low-k dielectric film stacks,” *Journal of Applied Physics*, vol. 105, pp. 1–8, 2009.
- [Liniger2012] E. G. Liniger, T. M. Shaw, S. A. Cohen, P. K. Leung, S. M. Gates, G. Bonilla, D. F. Canaperi, et S. P. Rao, “Processing and moisture effects on TDDB for Cu / ULK BEOL structures,” *Microelectronic Engineering*, vol. 92, pp. 130–133, 2012.
- [Liu2009] W. Liu, Y. K. Lim, F. Zhang, W. Y. Zhang, C. Q. Chen, B. C. Zhang, J. B. Tan, D. K. Sohn, et L. C. Hsia, “Effect of Chemical Mechanical Polishing Scratch on TDDB Reliability and its Reduction in 45nm BEOL Process,” in *International Reliability Physics Symposium (IRPS)*, vol. 738406, no. 3, 2009, pp. 613–618.
- [Lloyd2005] J. R. Lloyd, E. Liniger, et T. M. Shaw, “Simple model for time-dependent dielectric breakdown in inter - and intralevel low-k dielectrics,” *Journal of Applied Physics*, vol. 98, no. 8, pp. 1–6, 2005.
- [Lloyd2006] J. R. Lloyd, C. E. Murray, S. Ponoth, S. Cohen, et E. Liniger, “The effect of Cu diffusion on the TDDB behavior in a low-k interlevel dielectrics,” *Microelectronics Reliability*, vol. 46, pp. 1643–1647, 2006.
- [Lloyd2009] J. R. Lloyd, X.-H. Liu, G. Bonilla, T. M. Shaw, E. Liniger, et A. Lisi, “On the Contribution of Line-edge Roughness to In-

- tralevel TDDB Lifetime in Low-k Dielectrics,” in *International Reliability Physics Symposium (IRPS)*, 2009, pp. 602–605.
- [Lopez2004] A. Lopez, “Méthodes de Diminution de la Diaphonie dans les Interconnexions Destinées aux Nanotechnologies,” in *Journée des doctorants école doctorale "Information, Structures et Systèmes" Montpellier*, 2004, pp. 1–3.
- [Maex2003] K. Maex, M. Baklanov, D. Shamiryan, S. Brongersma, et Z. Yanovitskaya, “Low dielectric constant materials for microelectronics,” *Journal of Applied Physics*, vol. 93, no. 11, p. 8793, 2003.
- [Mark1968] P. Mark et T. Hartman, “On Distinguishing between the Schottky and Poole-Frenkel Effects in Insulators,” *Journal of Applied Physics*, vol. 39, pp. 2163–2164, 1968.
- [Ngwan2004] V. Ngwan, C. Zhu, et A. Krishnamoorthy, “Analysis of leakage mechanisms and leakage pathways in intra-level Cu interconnects,” in *International Reliability Physics Symposium (IRPS)*, 2004, pp. 571–572.
- [Nichols2012] M. T. Nichols, H. Sinha, C. A. Wiltbank, G. A. Antonelli, Y. Nishi, M. T. Nichols, H. Sinha, C. A. Wiltbank, G. A. Antonelli, Y. Nishi, et J. L. Shohet, “Time-dependent dielectric breakdown of plasma-exposed porous organosilicate glass Time-dependent dielectric breakdown of plasma-exposed porous organosilicate glass,” *Applied Physics Letters*, vol. 112905, no. May, 2012.
- [Noguchi2003] J. Noguchi, T. Tamaru, N. Hamada, R. Tsuneda, et I. Circuits, “Cu-Ion-Migration Phenomena and its Influence on TDDB Lifetime in Cu Metallization,” in *International Reliability Physics Symposium (IRPS)*, 2003, pp. 287–292.
- [Noguchi2005] J. Noguchi, “Dominant Factors in TDDB Degradation of Cu Interconnects,” *IEEE Transactions on Electron Devices*, vol. 52, no. 8, pp. 1743–1750, 2005.

-
- [O'Dwyer1969] J. O'Dwyer, "Theory of dielectric breakdown in solids," *Journal of The Electrochemical Society*, vol. 116, no. 2, pp. 239–242, 1969.
- [Ongaro1989] R. Ongaro et A. Pillonnet, "Generalized Poole Frenkel (PF) effect with donors distributed in energy," *Revue de Physique Appliquée*, vol. 24, no. 12, pp. 1097–1110, 1989.
- [Simmons1967] J. Simmons, "Poole-Frenkel effect and Schottky effect in metal-insulator-metal systems," *Physical Review*, vol. 155, no. 3, pp. 657–660, 1967.
- [Solomon1977] P. Solomon, "Highfield electron trapping in SiO₂ High-field electron trapping in SiO₂," *Journal of Applied Physics*, vol. 48, no. 9, p. 3843, 1977.
- [Strong2009] A. W. Strong, E. Y. Wu, G. L. Rosa, et S. E. Rauch, *Reliability Wearout Mechanisms in Advanced CMOS Technologies*, Wiley, Ed. IEEE Press, 2009.
- [Sune2001] J. Suné, "New Physics-Based Analytic Approach to the Thin-Oxide Breakdown Statistics," *Electron Device Letters, IEEE*, vol. 22, no. 6, pp. 296–298, 2001.
- [Suzumura2006] N. Suzumura, S. Yamamoto, D. Kodama, K. Makabe, J. Komori, E. Murakami, S. Maegawa, et K. Kubota, "A new TDDB Degradation Model Based on Cu Ion Drift in Cu Interconnect Dielectrics," in *International Reliability Physics Symposium (IRPS)*, 2006, pp. 484–489.
- [Suzumura2008] N. Suzumura, S. Yamamoto, D. Kodama, H. Miyazaki, M. Ogasawara, J. Komori, et E. Murakami, "Electric-field and temperature dependencies of TDDB degradation in Cu/Low-K damascene structures," in *International Reliability Physics Symposium (IRPS)*, 2008, pp. 138–143.

- [Tokei2008] Z. Tökei, Y. Li, I. Ciofi, K. Croes, et G. P. Beyer, “Low-k dielectric reliability : impact of test structure choice , copper and integrated dielectric quality,” in *International Interconnect Technology Conference*, 2008, pp. 111–113.
- [Toyama1983] N. Töyama, “Copper impurity levels in silicon,” *Solid-State Electronics*, vol. 26, no. 1, pp. 37–46, 1983.
- [VanBesien2012] E. Van Besien, M. Pantouvaki, L. Zhao, D. De Roest, M. Baklanov, Z. Tokei, et G. Beyer, “Influence of porosity on electrical properties of low-k dielectrics,” *Microelectronic Engineering*, vol. 92, pp. 59–61, 2012.
- [Vereecke2011] B. Vereecke, M. Pantouvaki, I. Ciofi, G. P. Beyer, et Z. Tökei, “Evaluating k-values for low-k materials after damascene integration : Method and results,” *Microelectronic Engineering*, vol. 88, no. 5, pp. 651–655, 2011.
- [Verriere2011] V. Verrière, “Fiabilité diélectrique des interconnexions,” Thèse de doctorat, Université Josph Fourier – Grenoble 1, 2011.
- [Vilmay2009] M. Vilmay, D. Roy, C. Monget, F. Volpi, et J. Chaix, “Copper-Line Topology Impact on the Reliability of SiOCH Low- k for the 45-nm Technology Node and Beyond,” *IEEE Transactions on Devices and Materials Reliability*, vol. 9, no. 2, pp. 120–127, 2009.
- [Vilmay2009c] M. Vilmay, D. Roy, S. Blonkowski, F. Volpi, et J. Chaix, “Capacitance variation under electrical stress of SiOCH low-k dielectrics for the advanced 45nm technology node and beyond,” in *Integrated Reliability Workshop Final Report*, no. 1, 2009, pp. 106–110.
- [Vilmay2010] M. Vilmay, “Fiabilité des diélectriques intermétalliques à faible permittivité pour les technologies avancées de la microélectro-

- nique,” Thèse de doctorat, Institut National Polytechnique de Grenoble, 2010.
- [Wang2008] R. C. J. Wang, K. S. Chang-liao, T. K. Wang, M. N. Chang, C. S. Wang, C. H. Lin, C. C. Lee, C. C. Chiu, et K. Wu, “Electrical conduction and TDDB reliability characterization for low-k SiCO dielectric in Cu interconnects,” *Thin Solid Films*, vol. 517, no. 3, pp. 1230–1233, 2008.
- [Wu2000a] E. Y. Wu, E. J. Nowak, et R.-p. Vollertsen, “Weibull Break-down Characteristics and Oxide Thickness Uniformity,” *IEEE Transactions on Electron Devices*, vol. 47, no. 12, pp. 2301–2309, 2000.
- [Wu2000b] E. Y. Wu, “Tutorial on ultra-thin oxide reliability for ULSI applications,” in *International Integrated Reliability Workshop, Lake Tahoe, CA*, 2000.
- [Wu2003] W. Wu, X. Duan, et J. Yuan, “A physical model of time-dependent dielectric breakdown in copper metallization,” in *International Reliability Physics Symposium (IRPS)*, 2003, pp. 282–286.
- [Yang2005a] C. Yang, Y. Yu, H. Lee, K. Lee, et C. Choi, “The effect of the CH₄ plasma treatment on deposited SiOC (–H) films with low dielectric constant prepared by using TMS/O₂ PECVD,” *Thin Solid Films*, vol. 475, no. 1-2, pp. 150 – 154, 2005.
- [Yanovitskaya2003] Z. S. Yanovitskaya, A. V. Zverev, D. Shamiryan, et K. Maex, “Simulations of diffusion barrier deposition on porous low-k films,” *Microelectronic Engineering*, vol. 70, pp. 363–367, 2003.
- [Yeap2013] K. B. Yeap, M. Gall, C. Sander, S. Niese, Z. Liao, Y. Ritz, R. Rosenkranz, U. Mühle, J. Gluch, E. Zschech, O. Aubel, A. Beyer,

- C. Hennesthäl, M. Hauschildt, G. Talut, J. Poppe, N. Vogel, D. Stauffer, R. Major, et O. Warren, “An Experimental Methodology for the In-situ Observation of the Time-Dependent Dielectric Breakdown Mechanism in Copper / Low-k On-Chip Interconnect Structures,” in *International Reliability Physics Symposium*, 2013, pp. 1–5.
- [Yeargan1968] J. Yeargan et H. Taylor, “The Poole-Frenkel Effect with Compensation Present,” *Journal of Applied Physics*, vol. 39, no. 12, pp. 5600–5604, 1968.
- [Yiang2009] K.-y. Yiang, H. W. Yao, A. Marathe, et O. Aubel, “New Perspectives of Dielectric Breakdown in Low-k Interconnects,” in *International Reliability Physics Symposium (IRPS)*, 2009, pp. 476–480.
- [Zhao2011] L. Zhao, Z. Tökei, K. Croes, C. J. Wilson, M. Baklanov, G. P. Beyer, et C. Claeys, “Direct observation of the $1/E$ dependence of time dependent dielectric breakdown in the presence of copper,” *Applied Physics Letters*, vol. 98, no. 3, pp. 98–100, 2011.
- [Zhao2011a] L. Zhao, M. Pantouvaki, K. Croes, Z. Tokei, Y. Barbarin, C. J. Wilson, M. R. Baklanov, G. P. Beyer, et C. Claeys, “Role of copper in time dependent dielectric breakdown of porous organosilicate glass low-k materials,” *Applied Physics Letters*, vol. 99, no. 22, p. 222110, 2011.

Résumé

Avec la miniaturisation continue des circuits intégrés et le remplacement de l'oxyde de silicium par des diélectriques low- κ poreux à base de SiOCH, la fiabilité des circuits microélectroniques a été fortement compromise. Il est aujourd'hui extrêmement important de mieux appréhender les mécanismes de dégradation au sein de ces matériaux afin de réaliser une estimation précise de leur durée de vie.

Dans ce contexte, ces travaux de thèse ont consisté à étudier les mécanismes de dégradation au sein du diélectrique afin de proposer un modèle de durée de vie plus pertinent. Par une étude statistique du temps à la défaillance sous différents types de stress électrique, un mécanisme de génération des défauts par impact est mis en évidence. En l'associant au mécanisme de conduction au sein du diélectrique, il a été possible de développer un modèle de durée de vie cohérent pour les interconnexions permettant une estimation de la durée de vie plus fiable que les modèles de la littérature. L'impact du piégeage de charges dans le diélectrique a ensuite été analysé grâce à ce modèle.

Mots Clés : Diélectrique low- κ , SiOCH poreux, Fiabilité, Courant de fuite, Interconnexions, modèle de dégradation.

Abstact

With the constant size reduction of integrated circuits and the replacement of silicon dioxide with porous SiOCH, the reliability of interconnects has been sharply reduced. A better understanding of degradation mechanisms is now required in order to have a precise estimation of product lifetime.

In this work, degradation mechanisms have been studied in order to propose a more accurate lifetime model. A statistical study of times to failure under various electrical stresses is used to explain the physical mechanisms involved in defect creation. Combining these degradation mechanisms and Poole-Frenkel conduction mechanism enables the use of a new lifetime model. This model leads to a better estimation of the lifetime than existing models. Finally, the effects of charge trapping on lifetime in these materials have been studied.

Keywords : Low- κ dielectric, Porous SiOCH, Reliability, Leakage current, Interconnects, Degradation model.